



**UNIVERSIDADE FEDERAL DO CEARÁ**  
**CENTRO DE TECNOLOGIA**  
**DEPARTAMENTO DE ENGENHARIA ELÉTRICA**  
**PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**SAULO CASTRO XIMENES**

**PROJETO DE UM CONVERSOR CC-CA TRIFÁSICO PARA INTERLIGAR UM  
SISTEMA FOTOVOLTAICO À REDE ELÉTRICA**

**FORTALEZA**

**2012**

SAULO CASTRO XIMENES

PROJETO DE UM CONVERSOR CC-CA TRIFÁSICO PARA INTERLIGAR UM  
SISTEMA FOTOVOLTAICO À REDE ELÉTRICA

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, do Departamento de Engenharia Elétrica da Universidade Federal do Ceará, como requisito parcial para obtenção do Título de Mestre em Engenharia Elétrica. Área de concentração: Eletrônica de Potência.

Orientador: Prof. PhD. Fernando Luiz Marcelo Antunes.

Coorientador: Prof. Dr.-Ing. Sergio Daher.

FORTALEZA

2012

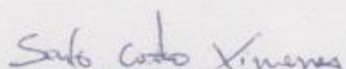
Dados Internacionais de Catalogação na Publicação  
Universidade Federal do Ceará  
Biblioteca de Pós-Graduação em Engenharia - BPGE

- 
- X35p Ximenes, Saulo Castro.  
Projeto de um conversor CC-CA trifásico para interligar um sistema fotovoltaico à rede elétrica /  
Saulo Castro Ximenes. – 2012.  
147 f. : il. color., enc. ; 30 cm.
- Dissertação (mestrado) – Universidade Federal do Ceará, Centro de Tecnologia, Departamento de  
Engenharia Elétrica, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza, 2012.  
Área de Concentração: Eletrônica de Potência e Acionamentos Elétricos.  
Orientação: Prof. Dr. Fernando Luiz Marcelo Antunes.  
Coorientação: Prof. Dr. Sergio Daher
1. Engenharia Elétrica. 2. Eletrônica de potência. 3. Sistemas de controle digital. I. Título.

**Saulo Castro Ximenes**

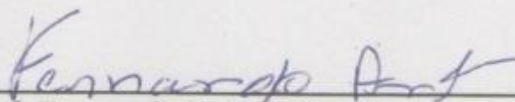
**Projeto de um Conversor CC-CA Trifásico Para Interligar um Sistema Fotovoltaico à Rede Elétrica**

Esta Dissertação foi julgada adequada para a obtenção de título de Mestre em Engenharia Elétrica, Área de Concentração em Eletrônica de Potência e Automação, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Ceará.



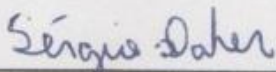
\_\_\_\_\_  
Saulo Castro Ximenes

**Orientador:**



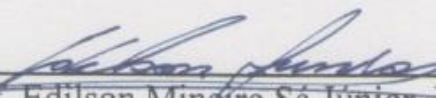
\_\_\_\_\_  
Prof. Fernando Luiz Marcelo Antunes, PhD.

**Co-Orientador:**

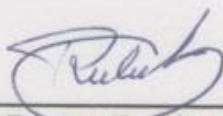


\_\_\_\_\_  
Prof. Sérgio Daher, Dr.-Ing.

**Banca Examinadora:**



\_\_\_\_\_  
Prof. Edilson Mineiro Sá Júnior, Dr.



\_\_\_\_\_  
Prof. René Pastor Torrico Bascopé, Dr.

Fortaleza, 14 de dezembro de 2012

A Deus.

Aos meus pais, Francisco e Célia.

## AGRADECIMENTOS

Primeiramente a Deus, o criador de todas as coisas sem o qual, nada somos.

Aos órgãos governamentais CNPq e CAPES por contribuir como o apoio financeiro para bolsas de pesquisa. Ao GPEC (Grupo de Processamento de Energia e Controle) por disponibilizar equipamentos e materiais necessários ao desenvolvimento do projeto.

Ao professor PhD. Fernando Luiz Marcelo Antunes, o qual tive o privilégio de tê-lo como orientador deste trabalho e que foi responsável por me iniciar no meio científico. Obrigado pela sua paciência e disponibilidade. Ao professor Dr.-Ing. Sérgio Daher, pela sua amizade, orientação e profissionalismo.

A todos os professores do Departamento de Engenharia Elétrica da UFC, responsáveis diretamente ou indiretamente pela minha formação na graduação e na pós-graduação.

A todos os meus colegas de pós-graduação, por me acompanhar durante esta importantíssima fase de minha vida.

Aos meus pais, Francisco e Célia, aos meus irmãos, Luana, Analu e Lucas, a minha namorada, Flora, e a todos os meus amigos e familiares por todo suporte e pela ajuda nos diversos momentos, bons e ruins, desta caminhada e que compreenderam minha ausência durante os períodos de dedicação aos estudos. Todos são muito importantes para mim.

A todas as pessoas que por motivo de esquecimento não foram citadas anteriormente, vou deixando neste espaço minhas sinceras desculpas.

“Comece fazendo o que é necessário, depois o que é possível, e de repente você estará fazendo o impossível.”

(São Francisco de Assis)

## RESUMO

Atualmente, existem no mercado internacional vários fabricantes de conversores estáticos para infraestrutura fotovoltaica. No Brasil, por praticamente não existir um produto com tecnologia nacional que atinja este nicho de mercado, é importante e urgente o desenvolvimento de tecnologia nacional na área de conversores para sistemas fotovoltaicos. O presente trabalho consiste no desenvolvimento de um conversor CC-CA trifásico com a finalidade de interligar um sistema fotovoltaico com a rede elétrica, onde o objetivo principal deste sistema é fornecer potência ativa para o sistema elétrico trifásico. Este conversor CC-CA trifásico é composto por um estágio de conversão CC-CC, o qual consiste em um conversor do tipo elevador (*Boost*), e um estágio de conversão CC-CA. A escolha da topologia do conversor considerou alguns critérios, tais como baixo custo de aquisição e de manutenção, baixa complexidade e elevado grau de compactação e de confiabilidade. A modelagem e o controle do conversor são feitos vetorialmente, ou seja, utilizando as transformadas  $dq0$  direta e inversa. Este controle foi implementado em um controlador digital sinais (DSC) da família dsPIC. O projeto dos controladores de ambos os estágios foi feito de forma digital. Por meio da simulação foi validado o funcionamento do conversor e de seus controladores projetados. Para a realização dos testes experimentais algumas modificações de projeto tiveram que ser efetuadas, pois se verificou uma quantidade significativa de interferência eletromagnética e ruídos gerados pelo protótipo durante o seu funcionamento. Dentro das condições estabelecidas foi possível injetar na rede elétrica uma potência em torno de 40% do valor máximo especificado. Os resultados experimentais obtidos a partir do protótipo montado em laboratório validaram o algoritmo de controle implementado no conversor, sendo injetadas na rede elétrica correntes senoidais com baixo conteúdo harmônico e na frequência do sistema elétrico brasileiro.

**Palavras-chave:** Sistema fotovoltaico conectado à rede elétrica. Conversor CC-CA trifásico. Controle e modulação vetorial.



## ABSTRACT

Currently, there are several manufacturers in the international market of static converters for photovoltaic infrastructure. In Brazil, by there is no product with a national technology to reach this niche market, is important and urgent to develop national technology in the field of DC-AC converters to PV systems. The present work consists of developing of a three-phase AC-DC converter with the purpose of connect a PV system to the electricity grid, where the main objective of this system is to provide active power for the three-phase electrical system. This three-phase AC-DC converter is composed of a stage of DC-DC conversion, which consists in a boost converter, and a stage of DC-AC conversion. The choice of converter topology considered some criteria, such as low cost of acquisition and maintenance, low complexity, high compaction and reliability. The modeling and control of the converter are made using the concept of space vector, in the other words, using the dq0 transform direct and inverse. This control was performed in a digital signal controller (DSC) of dsPIC family. The design of the controllers of both stages was done digitally. Through simulation was validated the operation of the converter and its controllers designed. For the experimental tests some design changes had to be made because there was a significant amount of electromagnetic interference and noise generated by the prototype during its operation. From the conditions established was possible to inject into the electricity grid a just over 40% of the maximum value of power specified. The experimental results from the prototype validated the control algorithm implemented in the converter, being injected into the electricity grid sinusoidal currents with low harmonic content and frequency of the brazilian electrical system.

**Keywords:** Grid-connected photovoltaic system. Three-phase DC-AC converter. Space vector modulation and control.

## LISTA DE ILUSTRAÇÕES

Figura 1.1 – Irradiação horizontal global. ....	30
Figura 1.2 – Sistema fotovoltaico proposto.....	33
Figura 1.3 – Formas de operação do sistema fotovoltaico proposto.....	35
Figura 1.4 – Sentido do fluxo de potência no sistema fotovoltaico proposto. ....	36
Figura 1.5 – Conversor CC-CA trifásico alimentado em tensão.....	37
Figura 1.6 – Conversor CC-CA trifásico alimentado em corrente.....	38
Figura 1.7 – Conversor CC-CA Z-source.....	39
Figura 2.1 – Topologia do inversor conectado à rede elétrica.....	42
Figura 2.2 – Oito possíveis combinações de chaveamento do VSI.....	44
Figura 2.3 – Posição angular dos vetores de estado com relação as tensões de fase senoidais. .....	46
Figura 2.4 – Localização dos seis vetores estacionários não nulos do conversor VSI no plano dq. ....	46
Figura 2.5 – Projeção do vetor $\vec{V}_s$ no setor 1.....	48
Figura 2.6 – Inversor VSI com ponto central z no elo CC. ....	50
Figura 2.7 – Modulação PWM senoidal para o inversor trifásico VSI. ....	50
Figura 2.8 – Sinais resultantes em um período de comutação T no setor 1: (a) sinais de comando dos interruptores superiores (S1, S2 e S3); (b) tensão na fase a, b e c em relação ao ponto z. ....	51
Figura 2.9 – Sinais moduladores obtidos com o uso da modulação vetorial.....	53
Figura 2.10 – Comparativo entre os sinais moduladores da fase A da modulação PWM senoidal e modulação vetorial. ....	54
Figura 3.1 – Estratégia de controle do estágio de conversão CC-CC .....	63
Figura 3.2 – Diagrama de Bode do sistema compensado.....	67
Figura 3.3 – Conversor CC-CA conectado à rede elétrica. ....	69
Figura 3.4 – Simplificação do circuito do conversor CC-CA conectado à rede elétrica.....	70
Figura 3.5 – Circuito equivalente visto pelo lado CC. ....	75
Figura 3.6 – Estratégia de controle do estágio de conversão CC-CA.....	78
Figura 3.7 – Diagrama de Bode do sistema compensado.....	82
Figura 3.8 – Diagrama de Bode do sistema compensado.....	85
Figura 4.1 – Circuito de potência simulado no programa PSIM. ....	87

Figura 4.2 – Resultados do estágio CC-CC: tensão no barramento de 311 V, corrente no indutor $L_b$ de entrada e tensão sobre o interruptor $S_b$ , respectivamente. ....	88
Figura 4.3 – Tensão no elo CC e tensão de fase na saída do inversor, respectivamente. ....	89
Figura 4.4 – Formas de onda da portadora triangular e do sinal modulador da fase C e tensão sobre o interruptor $S_5$ , respectivamente. ....	90
Figura 4.5 – Correntes nas fases A, B e C e comparativo entre tensão e corrente na fase A, respectivamente. ....	90
Figura 4.6 – Sinais moduladores das fases A, B e C e comparativo entre sinal modulador da fase A e resultante da transformada $dq_0$ inversa dos sinais de controle. ....	91
Figura 4.7 – Resultados decorrentes de uma diminuição brusca de potência de 2 kW para 1 kW. ....	92
Figura 4.8 – Resultados da aplicação de um degrau de carga de 1 kW para 2 kW. ....	93
Figura 4.9 – Protótipo montado em laboratório. ....	94
Figura 4.10 – Procedimentos experimentais. ....	96
Figura 4.11 – Bancada de testes. ....	98
Figura 4.12 – Diagrama de blocos da bancada de testes. ....	98
Figura 4.13 – Tensão (50V/div) e corrente (2A/div) na entrada do estágio CC-CC (725 W). ....	99
Figura 4.14 – Corrente no indutor de entrada (1A/div) e tensão sobre o interruptor $S_b$ do estágio CC-CC (100V/div). ....	100
Figura 4.15 – (a) Tensão no elo CC (100V/div). (b) Tensão de saída do inversor (100V/div). ....	101
Figura 4.16 – Tensão sobre um interruptor de um dos braços do estágio CC-CA (50V/div) ....	102
Figura 4.17 – Tensão sobre um interruptor de um dos braços do estágio CC-CA quando a mesma opera com um ciclo de trabalho de pouco menos de 50%. (a) Vista geral (50V/div). (b) Vista aproximada (50V/div). ....	102
Figura 4.18 – Tensão sobre um interruptor de um dos braços do estágio CC-CA quando a mesma opera com um ciclo de trabalho baixo (maior valor de ultrapassagem ao desligar o interruptor). (a) Vista geral (1000*50mV/div). (b) Vista aproximada (1000*50mV/div). ....	103
Figura 4.19 – Correntes nas fases A, B e C (2A/div) para as seguintes potências de entrada: (a) 650 W, (b) 725 W e (c) 800 W. ....	103
Figura 4.20 – Comparativo entre tensão (1000*50mV/div) e corrente (2A/div) na fase A para uma potência de entrada de 800 W. ....	104

Figura 4.21 – Dados coletados pela serial do microcontrolador: (a) sinais de controle das fases A, B e C; (b) valores de $I_q$ e de $I_d$ ; (c) posição da rede.....	105
Figura 4.22 – Curva de rendimento (condições experimentais).....	106
Figura B.1 – Circuito elétrico simulado. ....	121
Figura C.1 – Algoritmo do código implementado no microcontrolador.....	127
Figura D.1 – Diagrama de blocos do módulo de sincronismo. ....	141
Figura D.2 – Circuito detector de fase e de leitura de tensão alternada do módulo de sincronismo. (a) Esquemático. (b) PCB. (c) Foto.....	142
Figura E.1 – Obtenção da leitura de tensão CC.....	143
Figura E.2 – Circuito VCO utilizado. (a) Esquemático. (b) PCB. (c) Foto.....	144
Figura F.1 – Foto do circuito de potência do protótipo experimental. ....	145
Figura F.2 – PCB das placas modulares utilizadas nos seguintes elementos do protótipo experimental: (a) barramento de entrada do estágio CC-CC, (b) barramento de entrada do estágio CC-CA (elo CC), (c) diodo $D_b$ e interruptores dos estágios CC-CC e CC-CA ( $S_b$ , $S_1$ , $S_2$ , $S_3$ , $S_4$ , $S_5$ e $S_6$ ), (d) <i>drivers</i> dos interruptores.....	146

## LISTA DE TABELAS

Tabela 2.1 – Vetores de comutação e os respectivos valores de tensões de fase resultantes. ...	45
Tabela 2.2 – Intervalo de aplicação dos vetores. ....	49
Tabela 2.3 – Sequência de vetores para cada setor. ....	51
Tabela 2.4 – Tensões $V_{az}$ , $V_{bz}$ e $V_{cz}$ para todos os seis setores. ....	53
Tabela 2.5 – Especificações de projeto. ....	55
Tabela 2.6 – Parâmetros principais do IGBT IRG4PH50UD. ....	58
Tabela 2.7 – Parâmetros do circuito de potência. ....	61
Tabela 3.1 – Parâmetros utilizados no projeto do controlador. ....	64
Tabela 3.2 – Parâmetros utilizados no projeto dos controladores. ....	80
Tabela A.1 – Núcleo de ferrite 2-EE-65/33/26. ....	116
Tabela A.2 – Núcleo de ferrite EE-65/33/26. ....	119

## LISTA DE ABREVIATURAS E SIGLAS

CC	Corrente Contínua
CA	Corrente Alternada
PV	Photovoltaic
SVM	Space Vector Modulation
VSI	Voltage Source Inverter
CSI	Current Source Inverter
BC	Boost Clássico
DSP	Digital Signal Processor
PWM	Pulse Width Modulation
IGBT	Insulated-Gate Bipolar Transistor
PLL	Phase Locked Loop
PI	Proporcional-Integral
C2D	Continuous to Discrete
ZOH	Zero-Order Hold
THD	Total Harmonic Distortion
VCO	Voltage Controlled Oscillator

## SUMÁRIO

<b>INTRODUÇÃO GERAL</b> .....	27
<b>1 MOTIVAÇÕES, OBJETIVO E REVISÃO BIBLIOGRÁFICA</b> .....	29
1.1 Introdução .....	29
1.2 Objetivo do trabalho .....	32
1.3 Sistema fotovoltaico proposto .....	32
1.3.1 Princípio de funcionamento do sistema fotovoltaico proposto .....	35
1.4 Conversores CC-CA trifásicos conectados a rede elétrica .....	37
1.4.1 Conversor CC-CA trifásico alimentado em tensão (VSI) .....	37
1.4.2 Conversor CC-CA trifásico alimentado em corrente (CSI) .....	38
1.4.3 Conversor CC-CA Z-Source .....	39
1.5 Considerações finais .....	39
<b>2 ESCOLHA DA TOPOLOGIA DO CONVERSOR, ESTUDO DA MODULAÇÃO E DIMENSIONAMENTO DOS COMPONENTES DO CIRCUITO DE POTÊNCIA</b> ..	41
2.1 Introdução .....	41
2.2 Escolha da topologia do conversor .....	41
2.3 Modulação vetorial em conversores CC-CA trifásicos do tipo VSI .....	43
2.3.1 Implementação dos vetores .....	47
2.3.1 Obtenção dos sinais moduladores .....	50
2.4 Dimensionamento dos componentes do circuito de potência .....	55
2.4.1 Estágio CC-CC .....	55
2.4.2 Estágio CC-CA .....	59
2.5 Considerações finais .....	61
<b>3 MODELAGEM E CONTROLE DIGITAL DOS ESTÁGIOS CC-CC E CC-CA</b> 63	
3.1 Introdução .....	63
3.2 Controle do estágio CC-CC .....	63
3.2.1 Estratégia de controle do estágio CC-CC .....	63
3.2.2 Projeto do controlador discreto $Ci_{boost}(z)$ .....	64
3.3 Modelagem do conversor do estágio CC-CA .....	68
3.3.1 Obtenção do modelo do conversor visto do lado da rede .....	68
3.3.2 Obtenção do modelo do conversor visto do lado CC .....	74
3.4 Controle do estágio CC-CA .....	77
3.4.1 Estratégia de controle do estágio CC-CA .....	77

3.4.2	<i>Projeto dos controladores discretos</i> .....	79
3.5	<b>Considerações finais</b> .....	86
4	<b>RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS</b> .....	87
4.1	<b>Introdução</b> .....	87
4.2	<b>Resultados de simulação</b> .....	87
4.2.1	<i>Resultados do estágio CC-CC</i> .....	88
4.2.2	<i>Resultados do estágio CC-CA</i> .....	89
4.2.3	<i>Outros resultados</i> .....	92
4.3	<b>Resultados experimentais</b> .....	94
4.3.1	<i>Procedimentos experimentais</i> .....	96
4.3.2	<i>Resultados do estágio CC-CC</i> .....	99
4.3.3	<i>Resultados do estágio CC-CA</i> .....	100
4.3.4	<i>Outros resultados</i> .....	105
4.4	<b>Considerações finais</b> .....	107
5	<b>CONCLUSÕES GERAIS</b> .....	109
	<b>REFERÊNCIAS</b> .....	111
	<b>APÊNDICES</b> .....	115



## INTRODUÇÃO GERAL

A energia elétrica é de fundamental importância para o desenvolvimento das sociedades atuais. Existe uma série de benefícios que a eletricidade pode proporcionar ao homem e que vem tornando o ser humano cada vez mais dependente desta forma de energia. Dentre estes benefícios pode-se citar de uma forma geral: conforto, comodidade, bem-estar e praticidade. Além disso, a energia elétrica apresenta uma facilidade de geração, transporte, distribuição e utilização, com as consequentes transformações em outras formas de energia, o que atribui à eletricidade uma característica de universalização (LEÃO, 2009).

O crescimento da população mundial e da economia dos países emergentes tem como consequência o aumento substancial no consumo de energia elétrica. A segurança no suprimento mundial desta energia está associada às perspectivas de esgotamento das reservas de petróleo nas próximas décadas e a elevação dos preços de mercado dos combustíveis fósseis em consequência de problemas políticos e sociais nas principais regiões produtoras. Para o Brasil, fatores ambientais podem reduzir a segurança energética como, por exemplo, a ocorrência de longos períodos de estiagem que afetam a produtividade da biomassa e a geração hidroelétrica. Neste contexto, a complementação da matriz energética de um país com a utilização de energias renováveis, tais como solar, eólica, entre outras, aparece como alternativa para minimizar os impactos causados por crises internacionais que afetam o mercado de combustíveis fósseis ou por instabilidades na geração hidroelétrica em épocas de estiagem (MARTINS; GUARNIERI; PEREIRA, 2008).

A eletrônica de potência desempenha um papel importante na atividade de conversão de energia renovável, particularmente nas áreas fotovoltaica e eólica. No caso da conversão fotovoltaica tem-se como resultado uma fonte de corrente contínua que precisa ser convertida em corrente alternada, possibilitando, assim, que a energia convertida neste processo seja entregue ao sistema elétrico. A adequação da energia convertida pelos módulos fotovoltaicos aos critérios de fornecimento de energia elétrica é realizada partindo da teoria de eletrônica de potência, onde sua implementação prática se dá por meio de conversores estáticos (TÉRAN, 2012).

Neste trabalho foi desenvolvido um conversor CC-CA trifásico para interligar um sistema fotovoltaico a rede elétrica. Este conversor é composto de dois estágios de processamento de energia:

- O primeiro estágio trata-se de um conversor CC-CC do tipo *Boost* (elevador de tensão) responsável por possibilitar um nível de tensão na entrada do barramento inversor de tal forma que a energia proveniente dos módulos flua no sentido da rede elétrica.
- O segundo estágio trata-se de um conversor CC-CA trifásico do tipo *Full-bridge* (ponte completa) responsável por converter a corrente contínua proveniente do primeiro estágio em corrente alternada num nível de tensão, frequência e fase úteis à rede elétrica trifásica.

No Capítulo 1 é feita uma breve contextualização onde estão contidas as motivações deste trabalho. Em seguida, é apresentado o objetivo do trabalho, são mostradas algumas das principais topologias de conversores CC-CA trifásicos que interligam sistemas fotovoltaicos à rede elétrica e, por fim, é apresentado o sistema fotovoltaico onde o conversor projetado neste trabalho será inserido.

No Capítulo 2 são definidas as topologias dos conversores dos estágios CC-CA e CC-CC com base nos requisitos de conversão e processamento de energia do sistema fotovoltaico proposto. Além disso, também é realizado o dimensionamento dos componentes dos circuitos de potência de ambos os conversores.

No Capítulo 3 foi desenvolvida a modelagem do conversor CC-CA vista tanto pelo lado da rede como pelo lado do estágio CC-CC. Esta modelagem é necessária para a obtenção das funções de transferência necessárias para o projeto dos controladores de corrente e de tensão do conversor CC-CA. A modelagem do conversor CC-CC não foi desenvolvida neste trabalho, porém suas funções de transferência podem ser obtidas com base na teoria apresentada em (VORPERIAN, 1990). Neste capítulo também são mostradas as estratégias de controle que serão utilizadas em ambos os conversores e, por fim, é realizado o projeto dos controladores das malhas de tensão e de corrente dos respectivos conversores de acordo com a técnica de controle adotada.

No Capítulo 4 são apresentados tanto os resultados obtidos por simulação como os resultados obtidos do protótipo montado em laboratório. Tais resultados validaram o projeto do conversor CC-CA trifásico desenvolvido neste trabalho.

No Capítulo 5 estão as considerações finais do projeto, onde são feitas conclusões do trabalho com base nos resultados obtidos, nas dificuldades de projetos e também são dadas sugestões de trabalhos futuros que poderão ser desenvolvidos com base no estudo apresentado nesta dissertação de mestrado.

## 1 MOTIVAÇÕES, OBJETIVO E REVISÃO BIBLIOGRÁFICA

### 1.1 Introdução

Os diversos investimentos de geração de energia elétrica com a utilização de fontes renováveis vêm sendo incentivados devido à busca pela redução da emissão de gases poluentes e pela necessidade sempre crescente de energia disponível para suprir com segurança as diversas nações do globo terrestre.

Com relação à energia solar fotovoltaica, a sua crescente expansão está ligada basicamente a dois fatores, que são (CASTRO; PAES; DANTAS, 2012):

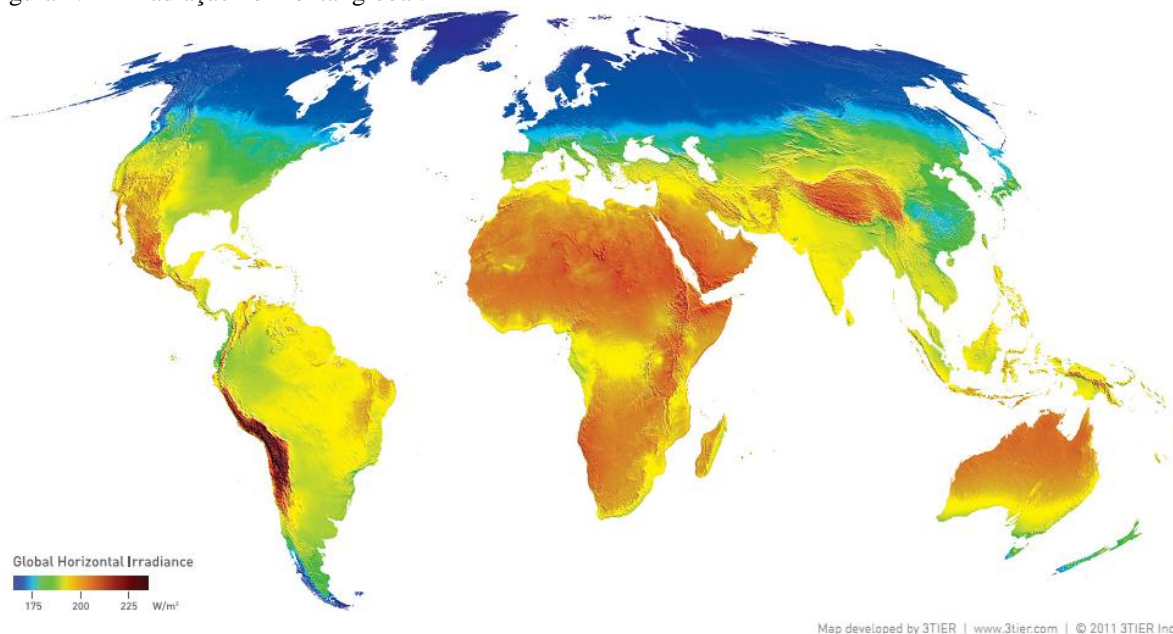
- A adoção de uma política de incentivo tarifária a geração de energia solar fotovoltaica, a qual foi utilizada com êxito em diversos países da Europa, tais como Alemanha, Portugal, Espanha, Itália e República Tcheca;
- Crescimento com base na geração distribuída, que consistem desde pequenas e médias centrais de geração localizadas em telhados de residências, aeroportos e estádios de futebol até grandes usinas solares conectados a rede elétrica. Segundo dados da IEA (IEA, 2010), nos últimos anos o mercado global de geração fotovoltaica tem experimentado taxas de crescimento anuais superiores a 40 %, onde é cada vez mais crescente a participação de sistemas fotovoltaicos conectados à rede elétrica, quando comparados a sistemas fotovoltaicos isolados, na potência fotovoltaica global acumulada. Atualmente, estima-se que os sistemas fotovoltaicos conectados à rede elétrica representem cerca de 90 % da potência fotovoltaica global instalada.

O crescente aumento na produção de módulos fotovoltaicos está ocasionando em uma redução dos custos de aprendizagem e de produção em escala. Além disso, verifica-se também uma redução dos custos dos equipamentos que compõem o sistema, tais como inversores, cabeamentos, estruturas mecânicas, etc, os quais podem chegar a mais de 35% do custo das instalações (CASTRO; PAES; DANTAS, 2012). Por isso, a ideia de que a geração solar fotovoltaica é uma forma de geração cara esta mudando dia após dia.

Devido a sua localização geográfica, o Brasil é um país privilegiado por possuir níveis de irradiação solar superiores a maioria das nações desenvolvidas, como pode ser observado na Figura 1.1. Segundo (RÜTHER; SALAMONI, 2011), com base nos valores mínimos e máximos anuais da irradiação solar anual para o plano horizontal, a região menos ensolarada do Brasil recebe aproximadamente 25% mais radiação solar do que a região mais

ensolarada da Alemanha, que é o país que apresenta a maior potência fotovoltaica instalada<sup>1</sup> e que teve mais de 4,3 GWp de potência instalada só na primeira metade de 2012.

Figura 1.1 – Irradiação horizontal global.



Fonte: (3TIER, 2011).

O Brasil tem grandes possibilidades de desenvolver a indústria de energia fotovoltaica e de ampliar a participação desta fonte na matriz elétrica brasileira. Esta dinâmica se dará em primeiro lugar pelo grande potencial desta fonte de energia dada a dimensão continental e do Brasil ser um país tropical. Em segundo, pelo crescimento animador, verificado nos últimos dois anos, das políticas públicas que favorecem o desenvolvimento do setor de produção da energia solar fotovoltaica. A seguir estão listados alguns dos principais acontecimentos dentro dos dois últimos anos que mostram de forma nítida o avanço das políticas de incentivo da geração solar fotovoltaica distribuída no Brasil:

- Em 20 junho de 2011 foi lançada pela ANEEL a Nota Técnica n° 0025/2011 que tem como objetivo propor alterações em Resoluções e nos Procedimentos de Distribuição (PRODIST) para reduzir as barreiras existentes para a conexão de geração distribuída de pequeno porte, com potência instalada menor ou igual a 1 MW, na rede de distribuição e também alterar os descontos na Tarifa de Uso do Sistema de Distribuição (TUSD) e na

---

<sup>1</sup>Em agosto de 2012 a Alemanha apresentou cerca de 30,6 GWp de potência acumulada em sistemas fotovoltaicos conectados à rede elétrica.

Tarifa de Uso do Sistema de Transmissão (TUST) para usinas que utilizam a fonte solar (fotovoltaica e termossolar) (ANEEL, 2011).

- Em 30 junho de 2011, teve-se como marco a inauguração da primeira usina fotovoltaica conectada ao sistema elétrico em Tauá, município localizado no estado do Ceará.
- Em 18 de agosto de 2011, o Governo do Estado do Rio de Janeiro lançou a Carta do Sol, a qual consiste em um documento que propõe algumas diretrizes para incentivar o uso da energia solar fotovoltaica no Brasil. A Carta do Sol propõe algumas medidas, tais como incentivos financeiros, fiscais e tributários adequados ao desenvolvimento da cadeia produtiva da energia solar fotovoltaica, desde a transformação da matéria prima, fabricação e instalação dos componentes e sistemas, até a venda da energia elétrica (RIO DE JANEIRO, 2011).
- Em 17 de abril de 2012 a ANEEL aprovou a Resolução Normativa N° 482, a qual estabelece as condições gerais para o acesso de microgeração e minigeração distribuída aos sistemas de distribuição de energia elétrica e o sistema de compensação de energia elétrica. Nesta resolução a microgeração distribuída foi definida como uma central geradora de energia elétrica conectada à rede elétrica por meio de instalações de unidades consumidoras, com potência instalada menor ou igual a 100 kW e que utilize fontes com base em energia hidráulica, solar, eólica, biomassa ou cogeração qualificada. Para a minigeração distribuída utilizou-se praticamente o mesmo conceito de central geradora definido anteriormente, entretanto, com uma potência instalada superior a 100 kW e menor ou igual a 1 MW. Esta resolução marca de forma efetiva a abertura do mercado de energia para a microgeração e a minigeração distribuída no Brasil (ANEEL, 2012).

Tendo em vista o atual cenário nacional da energia solar fotovoltaica, a tecnologia da eletrônica de potência tem um papel primordial neste momento, pois permite a integração de sistemas fotovoltaicos à rede elétrica atendendo aos critérios de controle de tensão e frequência, controle de energias ativas e reativas e redução de harmônicos. Por ser uma tecnologia que permite a conversão eficiente de energia elétrica, ela é parte essencial na integração de unidades de geração distribuída à rede elétrica, e no desempenho eficiente de um sistema de energia elétrica. Portanto, fica caracterizada necessidade de alto grau de inovação tecnológica deste ramo (ANTUNES, F. L. M., 2010).

Existem no mercado internacional vários fabricantes de conversores estáticos para infra-estrutura fotovoltaica. Entretanto, no Brasil praticamente não existe um produto com tecnologia nacional que atinja este nicho de mercado, sendo que os inúmeros fabricantes nacionais apenas têm desenvolvido e produzido conversores CC-CA, ou inversores, para o

mercado de no-breaks. Como resultado, grande parte dos sistemas fotovoltaicos conectados à rede ou autônomos são implementados com tecnologia importada, resultando em custos mais elevados, além de dificuldades de manutenção e dependência tecnológica. Portanto, é importante e urgente o desenvolvimento de tecnologia nacional na área de conversores para sistemas fotovoltaicos (ANTUNES, F. L. M., 2010).

## **1.2 Objetivo do trabalho**

Diante do potencial fotovoltaico brasileiro, das perspectivas de redução do custo de investimento desta tecnologia e da necessidade de produtos nacionais que visem tal mercado, este trabalho tem como objetivo realizar o projeto de um conversor CC-CA trifásico para interligar um sistema fotovoltaico à rede elétrica, onde o objetivo primordial deste sistema é fornecer a energia captada pelos painéis fotovoltaicos para o sistema elétrico trifásico.

Para alcançar o objetivo deste trabalho, foram realizadas, basicamente, as tarefas listadas a seguir:

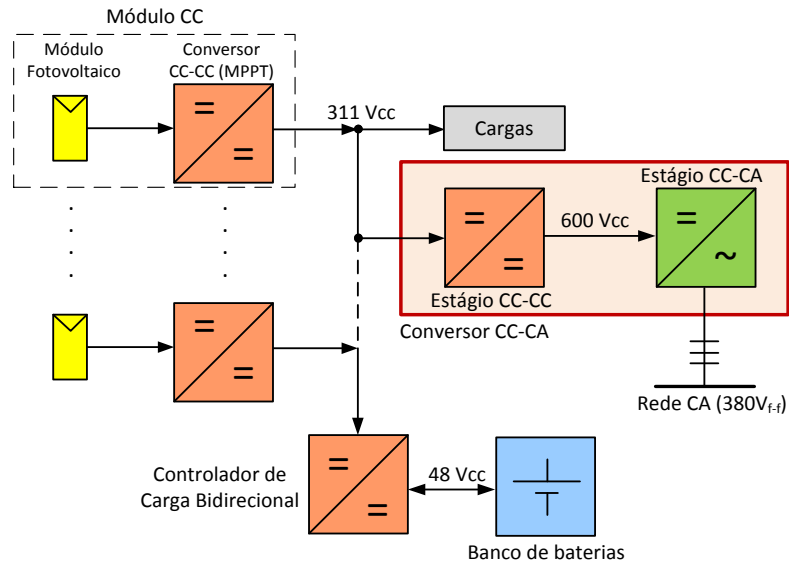
1. Estudo teórico do sistema, o qual abrange o sistema fotovoltaico proposto e as principais topologias de conversores CC-CA trifásicos conectados à rede elétrica;
2. Escolha da topologia do conversor, definição das especificações de projeto e dimensionamento dos elementos do circuito de potência;
3. Definição das estratégias de controle do conversor e projeto dos controladores de tensão e de corrente;
4. Validação do projeto realizado mediante uso de ferramentas de simulação computacional e também por meio de testes de interligação à rede elétrica realizados em um protótipo experimental.

## **1.3 Sistema fotovoltaico proposto**

O sistema fotovoltaico proposto consiste em um sistema conectado a rede elétrica que integra pequenas unidades de produção de energia elétrica (módulos fotovoltaicos), juntamente com dispositivos de armazenamento de energia (baterias) e pequenas cargas residenciais. A Figura 1.2 mostra o sistema fotovoltaico proposto. Este sistema consiste em projeto de pesquisa de um grupo composto por 2 professores doutores, 3 alunos de mestrado,

1 aluno de doutorado e 5 bolsistas de iniciação científica do Departamento de Engenharia Elétrica da Universidade Federal do Ceará em parceria com o CNPq.

Figura 1.2 – Sistema fotovoltaico proposto.



Fonte: Autor.

O sistema proposto apresentado na Figura 1.2 é composto por um conjunto de módulos fotovoltaicos, que somam uma potência total de 2 kWp; um banco de baterias com tensão de 48 V; um barramento CC de 311 V; um conversor de alto ganho de 200 W por painel fotovoltaico; um controlador de carga bidirecional de 2 kW; um conversor elevador de tensão de 2kW, que fará a interligação entre o barramento de 311 V e elo CC de 600 V na entrada do conversor CC-CA; e um conversor CC-CA trifásico com potência de 2 kW, o qual realizará o processamento da energia que será entregue a rede elétrica.

Os trabalhos de Coelho e de Li (COELHO; SCHIMTZ; MARTINS, 2011; Li *et al.*, 2009) apresentam sistemas semelhantes ao sistema proposto da Figura 1.2. Entretanto, ambos são monofásicos, utilizam diferentes formas de geração (fotovoltaica, eólica e célula combustível) e apresentam uma energia de *backup* fornecida por baterias, células a combustível ou supercapacitores. Entre estes, somente Coelho propõe a inserção de cargas em um barramento CC intermediário.

Observando a Figura 1.2 é possível notar que em cada módulo fotovoltaico é agregado um conversor CC-CC. O conjunto formado pelo módulo fotovoltaico e pelo conversor CC-CC é chamado de módulo CC. Este conversor será responsável por processar a máxima potência de cada módulo fotovoltaico individualmente por meio do algoritmo MPPT (*Maximum Power Point Tracking*), o que resultará em um aumento da eficiência da conversão

fotovoltaica, pois quando um dos módulos for sombreado a efetividade do algoritmo MPPT nos demais módulos não será prejudicada. Maiores informações sobre este conversor, como topologia, etapas de funcionamento e simulações, foram apresentadas por Freitas em (FREITAS *et al.*, 2012).

O controlador de carga bidirecional tem por objetivos elevar a tensão cedida pelas baterias a um nível de tensão CC apropriado quando as mesmas estiverem carregadas, modo *Boost*, e possibilitar o carregamento das baterias quando estas estiverem em uma situação crítica de carga, modo *Buck*. A topologia adotada trata-se de uma topologia de alto ganho que leva em conta a elevada corrente de entrada do conversor e a potência processada. Um estudo detalhado deste conversor para esta aplicação específica é apresentado por Marques em (MARQUES, 2012).

A escolha de utilização de um barramento de 311 V em corrente contínua é motivada pela possibilidade de muitos equipamentos eletrônicos poderem ser alimentados diretamente com esse nível de tensão contínua. Em (SILVA, 2010) é apresentado um sistema fotovoltaico isolado de 500 W que utiliza o conceito de fornecimento de energia elétrica a pequenas cargas por meio de uma tensão contínua de 311 V. Este sistema fotovoltaico foi instalado com êxito em uma pequena escola rural do município de Uruçuí, localizado no estado do Piauí. Lâmpadas fluorescentes compactas, televisores de LCD, leitores de DVDs, carregadores de celular são exemplos de cargas que foram testadas com sucesso nesta pequena escola rural alimentada em 311 V (ANTUNES *et al.*, 2011). Portanto, a utilização de um barramento em corrente contínua de 311 V, onde poderão ser conectadas algumas cargas residenciais, é o grande diferencial desta concepção de sistema fotovoltaico conectado à rede elétrica.

Esta dissertação tem como objeto de estudo o conversor CC-CA mostrado na região demarcada da Figura 1.2. Como apresentado, este conversor é composto por dois estágios de processamento de energia. O primeiro estágio consiste em uma conversão CC-CC onde a tensão de entrada é elevada de 311 V para 600 V, pois, para tornar possível a injeção na rede elétrica da energia convertida nos módulos fotovoltaicos, a tensão do barramento de 311 V deve ser elevada para uma tensão superior a tensão de pico de linha da rede elétrica, que vale aproximadamente  $540 V_{\text{pico}}$ . O segundo estágio consiste em uma conversão CC-CA onde é feita a entrega da energia convertida nos módulos fotovoltaicos para o sistema elétrico trifásico.

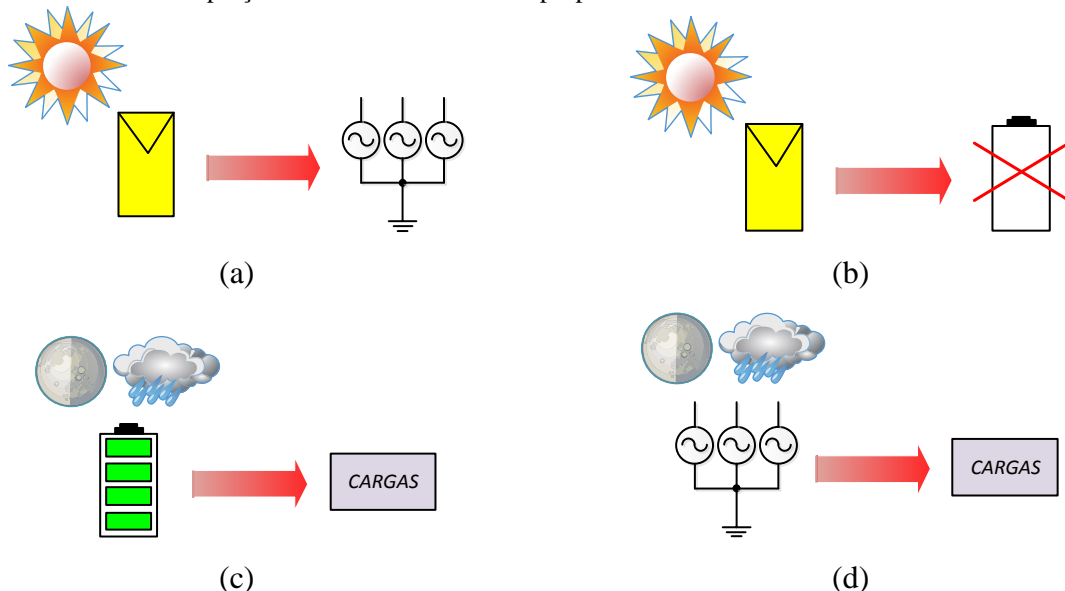


A seguir será apresentado de forma breve o princípio de funcionamento do sistema fotovoltaico proposto. Um bom entendimento da proposta de operação do sistema da Figura 1.2 ajudará na definição dos critérios de projeto do conversor CC-CA.

### 1.3.1 Princípio de funcionamento do sistema fotovoltaico proposto

A Figura 1.3 mostra de forma simplificada as quatro formas de operação do sistema fotovoltaico proposto. Na Figura 1.3 (a) pode-se observar o principal modo de funcionamento deste sistema, que nada mais é do que a energia captada pelos módulos sendo entregue diretamente a rede elétrica por meio do barramento de 311 V, considerando que a tensão deste barramento está sendo mantida pelo banco de baterias. Quando o banco de baterias estiver em um baixo nível de carga, onde já não será mais capaz de manter a tensão do barramento de tensão contínua, a energia convertida pelos painéis fotovoltaicos será utilizada para realizar o carregamento das baterias e o inversor será desligado, como ilustrado na Figura 1.3 (b).

Figura 1.3 – Formas de operação do sistema fotovoltaico proposto.



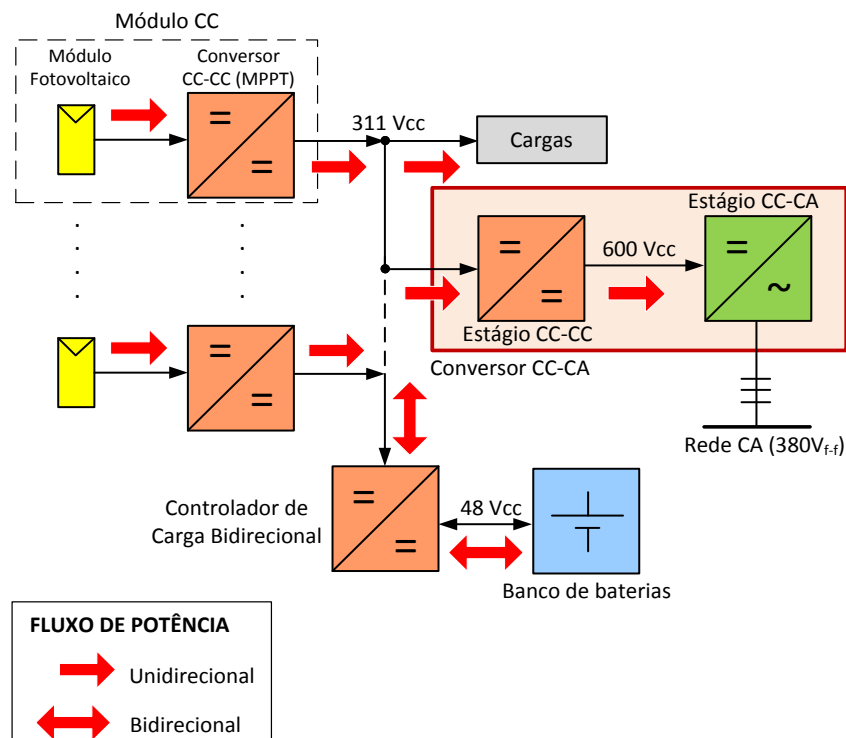
Fonte: Autor.

Para baixos índices de radiação solar, como no caso de um dia chuvoso ou durante a noite, o sistema disponibiliza dois modos de operação, conforme mostrado nas Figura 1.3 (c) e (d). Na Figura 1.3 (c) é visto o modo de operação em que as baterias, que foram carregadas durante o dia, fornecem energia a um conjunto de cargas residenciais por meio do

controlador de cargas bidirecional e do barramento de 311 V. Em uma situação crítica, como vários dias sem sol, as baterias podem chegar a um nível de carga insuficiente para manter o barramento de 311 V e continuar alimentando cargas conectadas a este barramento. Para estas cargas não serem desligadas de modo abrupto é apresentada a alternativa de alimentá-las com energia proveniente da rede elétrica por meio do inversor, que agora funcionará como retificador. Este modo alternativo de funcionamento é apresentado na Figura 1.3 (d). É importante ressaltar que os dois modos de funcionamento descritos anteriormente só ocorreram quando forem verificados baixos índices de radiação solar (o que pode ser observado durante a noite), do contrário, a prioridade será fornecer a energia captada pelos painéis diretamente à rede elétrica por meio do barramento de 311 V e do inversor trifásico.

A forma de operação do sistema fotovoltaico proposto deve ser definida a partir de um sistema inteligente de gerenciamento e monitoramento, o qual deve comunicar-se com todos os conversores ligando-os ou desligando-os quando for necessário. O gerenciamento e monitoramento deste sistema serão tratados em um trabalho futuro que foge do escopo desta dissertação, onde o converso CC-CA projetado nesta dissertação será inserido no sistema completo, juntamente com os demais conversores que compõem este sistema.

Figura 1.4 – Sentido do fluxo de potência no sistema fotovoltaico proposto.



Fonte: Autor.

Considerando as condições climáticas do nordeste brasileiro e como o objetivo primordial deste trabalho consiste em projetar um conversor CC-CA trifásico, o qual processará a energia proveniente de um sistema fotovoltaico e a entregará a rede elétrica, o modo de operação em que o sistema passa a receber energia (Figura 1.3 (d)) é sugerida apenas como uma alternativa que poderá ser implementada em trabalhos futuros. Portanto, na Figura 1.4 é apresentado como se dará o fluxo de potência em cada etapa do sistema fotovoltaico proposto.

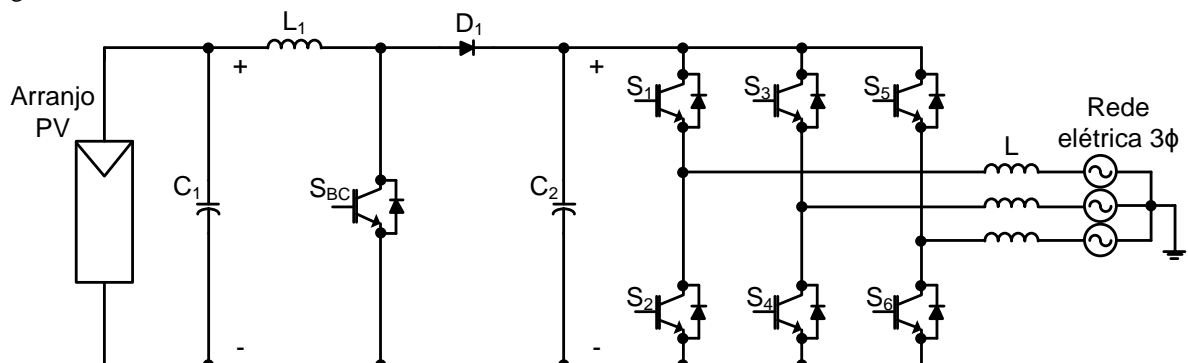
#### 1.4 Conversores CC-CA trifásicos conectados a rede elétrica

A seguir serão apresentadas de forma breve algumas das principais topologias de inversores trifásicos utilizados para interligar sistemas fotovoltaicos à rede elétrica.

##### 1.4.1 Conversor CC-CA trifásico alimentado em tensão (VSI)

O conversor CC-CA trifásico alimentado em tensão, comumente chamado na literatura como VSI (*Voltage Source Inverter*), é a topologia de conversor trifásico mais difundida no mundo quando se trata de fornecer energia proveniente de um arranjo de painéis fotovoltaicos à rede elétrica trifásica (CASARO; MARTINS, 2010). Existem alguns trabalhos nacionais que utilizam tal topologia com esta finalidade específica, tais como apresentado em (CASARO; MARTINS, 2010; VILLALVA, 2010). A topologia conversor CC-CA trifásico alimentado em tensão que utiliza como estágio precedente de conversão um conversor do tipo *Boost* clássico (BC) é mostrado na Figura 1.5.

Figura 1.5 – Conversor CC-CA trifásico alimentado em tensão.



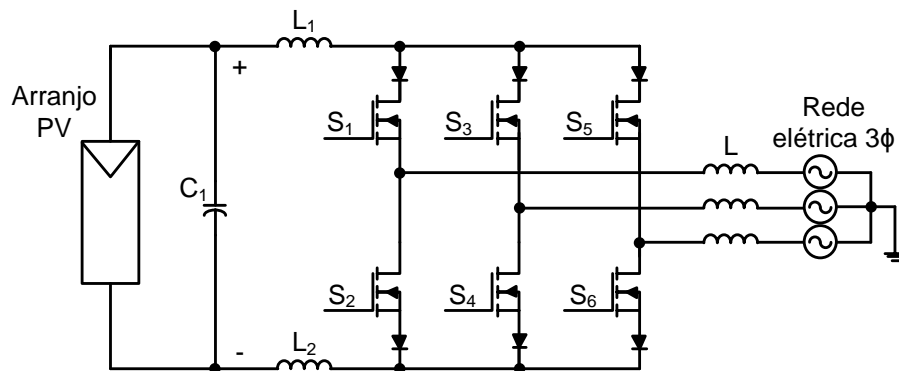
Fonte: (CASARO; MARTINS, 2010).

Como desvantagem desta topologia pode-se citar a necessidade de um estágio a mais de processamento de energia, a qual deve elevar a tensão de saída dos painéis a um nível de tensão cerca de 10% acima da tensão de pico de linha da rede elétrica onde o conversor está conectado (SAHAN *et al.*, 2008). Sem a utilização deste estágio elevador de tensão, seria necessária a utilização de vários módulos fotovoltaicos em série para fornecer uma tensão elevada sobre o capacitor  $C_2$ .

#### 1.4.2 Conversor CC-CA trifásico alimentado em corrente (CSI)

A topologia conversor CC-CA trifásico alimentado em corrente, comumente chamado na literatura como CSI (*Current Source Inverter*) é apresentada como uma alternativa viável à topologia VSI+BC. A Figura 1.6 mostra a topologia conversor CC-CA trifásico alimentado em corrente.

Figura 1.6 – Conversor CC-CA trifásico alimentado em corrente.



Fonte: (SAHAN *et al.*, 2008).

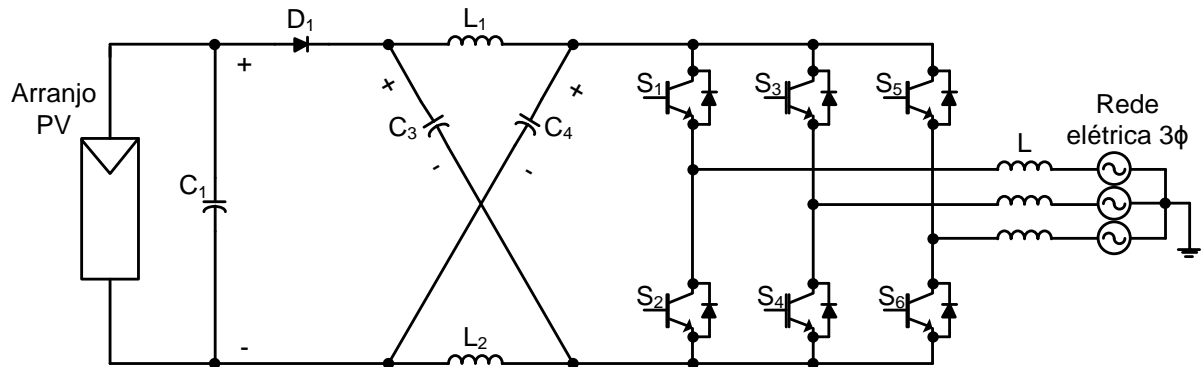
Diferentemente da topologia VSI, um inversor do tipo CSI pode ser conectado diretamente a um painel fotovoltaico devido a sua característica elevadora de tensão, o que torna sem necessidade a utilização de um estágio adicional de conversão de energia. Como o nível de tensão da rede elétrica está bem distante da tensão de saída de um painel fotovoltaico convencional, para uma melhor eficiência da utilização da topologia CSI, Sahan (SAHAN *et al.*, 2008) apresenta a integração de painel fotovoltaico de alta tensão a um conversor do tipo CSI conectado a rede elétrica trifásica. Mais detalhes, tais como etapas de operação e equacionamento, desta implementação estão bem documentados em (SAHAN *et al.*, 2008).

### 1.4.3 Conversor CC-CA Z-Source

A topologia de conversor CC-CA *Z-source*, que apresenta a característica tanto de elevar como de reduzir a tensão de entrada (*boost/buck*), representa uma combinação das duas topologias comentadas anteriormente. Esta estrutura tem a vantagem de permitir a elevação do nível de tensão na saída do inversor, evitando, desta forma, o uso de um estágio intermediário elevador de tensão.

Tal característica elevadora da estrutura *Z-source* se deve a uma associação de capacitâncias e indutâncias que formam uma única impedância entre a fonte de entrada e o barramento do inversor, como pode ser visto na Figura 1.7.

Figura 1.7 – Conversor CC-CA Z-source.



Fonte: (WEI; TANG; XIE, 2010).

Aplicações deste tipo de conversor em sistemas fotovoltaicos conectados à rede elétrica são apresentadas em (WEI; TANG; XIE, 2010; HUANG *et al.*, 2006).

## 1.5 Considerações finais

Neste capítulo foi feita uma breve contextualização introdutória sobre assunto que será tratado neste trabalho. Primeiramente, comentou-se um pouco sobre a situação da expansão da geração solar fotovoltaica no Brasil e no mundo. Em seguida, foi apresentada uma descrição sobre o sistema fotovoltaico em que o conversor CC-CA será inserido. Um bom entendimento do funcionamento do sistema PV ajudará bastante nas definições dos critérios de projeto do inversor. Finalmente, foram apresentadas algumas das principais topologias de conversores CC-CA trifásicos que interligam sistemas fotovoltaicos à rede elétrica. Este breve estudo auxiliara na escolha das topologias do conversor CC-CA trifásico projetado nesta dissertação.

## **2 ESCOLHA DA TOPOLOGIA DO CONVERSOR, ESTUDO DA MODULAÇÃO E DIMENSIONAMENTO DOS COMPONENTES DO CIRCUITO DE POTÊNCIA**

### **2.1 Introdução**

Neste capítulo será apresentada a escolha das topologias dos estágios CC-CA e CC-CC do conversor que interliga o sistema fotovoltaico apresentado na Figura 1.2 à rede elétrica. Esta escolha é baseada no breve estudo das principais topologias de conversores CC-CA trifásicos conectados à rede elétrica e na descrição do funcionamento do sistema fotovoltaico proposto apresentados no Capítulo 1. Além disso, também são considerados os principais desafios para a escolha da topologia de um conversor eletrônico, que são: baixos custos de aquisição e de manutenção, elevado grau de compactação e de confiabilidade, reduzida interferência eletromagnética, pequena emissão de ruído sonoro, elevado rendimento elétrico e estratégia de gestão do fluxo de energia com baixa complexidade.

Depois de feita a escolha das topologias são estudados alguns dos aspectos fundamentais da modulação vetorial aplicada ao conversor do estágio CC-CA. Ao final deste estudo é apresentada e justificada a forma como é implementada a modulação vetorial no protótipo experimental.

Após definidos as topologias dos dois estágios de processamento de energia e o método de implementação da modelagem do estágio CC-CA, é realizado o dimensionamento dos componentes dos circuitos de potência de ambos os estágios de processamento de energia. Os componentes dimensionados nesta etapa são utilizados no projeto dos controladores e nas montagens da simulação e do protótipo experimental.

### **2.2 Escolha da topologia do conversor**

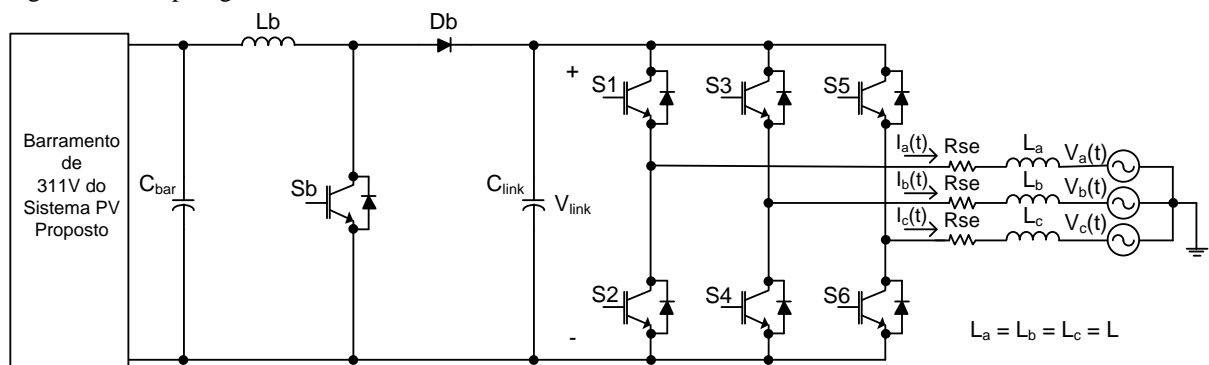
Para possibilitar a conexão da configuração de sistema fotovoltaico da Figura 1.2 com a rede elétrica, o conversor CC-CA necessita de dois estágios de processamento de energia. O primeiro estágio consiste em uma conversão CC-CC, a qual deve elevar a tensão do barramento de 311 V para 600 V no elo CC. O uso de uma topologia bidirecional neste estágio possibilita que o sistema fotovoltaico proposto na Figura 1.2 possa não só fornecer energia, mas também receber energia da rede elétrica. Neste último caso, tem-se uma alternativa que poderia ser utilizado para alimentar as cargas conectadas no barramento de

311 V em uma situação crítica em que as baterias apresentam uma carga insuficiente para fornecer tal energia. Por motivos apresentados no capítulo 1 (condições climáticas e objetivo principal do trabalho), a opção de se utilizar um conversor bidirecional foi descartada, sendo sugerida como um trabalho futuro. Portanto, a topologia escolhida para esse estágio CC-CC é a topologia *Boost* clássica. Dentre as vantagens da topologia *Boost* clássica, podem-se citar (POMILIO, 2007):

- Devido a sua simplicidade e menor número de componentes, apresenta um custo baixo quando comparada com outras topologias elevadoras de tensão.
- Uma exigência menor de filtros IEM (interferência eletromagnética) devido a corrente de entrada não ser interrompida (modo de condução contínua).
- O interruptor deve suportar uma tensão igual à tensão de saída e seu acionamento é simples, uma vez que pode ser feito por um sinal de baixa tensão referenciado ao terra.
- O capacitor de saída opera em uma tensão mais elevada, o que permite que este possa assumir valores de capacitâncias relativamente menores.

A segunda etapa de processamento de energia consiste em um estágio de conversão CC-CA, onde é feita a entrega da energia convertida nos módulos fotovoltaicos para o sistema elétrico trifásico. Para este estágio de conversão foi escolhida a topologia *Full-bridge* trifásica com fonte de tensão na entrada, comumente citado na literatura como topologia VSI (*Voltage Source Inverter*). A razão da utilização desta topologia é devido ao barramento de tensão CC característico da saída do estágio de conversão CC-CC. Segundo Casaro (CASARO; MARTINS, 2010), esta topologia é a mais utilizada quando se trata de conversores CC-CA conectados à rede elétrica. Na Figura 2.1 estão ilustradas as topologias dos estágios CC-CC e CC-CA do conversor projetado.

Figura 2.1 – Topologia do inversor conectado à rede elétrica.



Fonte: Autor.

Em alguns países, como os Estados Unidos, o isolamento galvânico entre o sistema fotovoltaico e a rede elétrica é obrigatório (CASARO; MARTINS, 2010). Entretanto, o isolamento galvânico não é exigido em algumas normas importantes, tais como a IEEE Std 929-2000 (*Recommended Practice for Utility Interface of Photovoltaic Systems*), nem é uma obrigatoriedade em alguns países, como, por exemplo, a Alemanha. A razão da escolha de topologias não isoladas neste trabalho leva em conta as seguintes considerações:

- De acordo com a Resolução Normativa N° 482, de 17 de abril de 2012, o sistema fotovoltaico proposto faz parte da categoria microgeração distribuída (potência instalada igual ou menor a 100 kW) e não existiu nenhuma exigência de isolamento galvânico entre esse tipo de geração e a rede elétrica (ANEEL, 2012).
- De acordo com (CASARO; MARTINS, 2010), os inversores trifásicos comerciais tendem a apresentar isolamento galvânico quando apresentam uma potência acima de 10 kW.
- Este trabalho preza pela escolha de topologias de conversores relativamente simples, o que implica em uma menor complexidade no dimensionamento dos componentes do circuito de potência e na elaboração do projeto do sistema de controle. Além disso, a escolha de topologias simples leva a uma redução de custos do projeto.

Os próximos tópicos deste capítulo tratam sobre a modulação vetorial aplicada a topologia trifásica VSI e o dimensionamento dos componentes do circuito de potência dos dois estágios de conversão. O projeto do sistema de controle é mostrado detalhadamente no capítulo seguinte.

### **2.3 Modulação vetorial em conversores CC-CA trifásicos do tipo VSI**

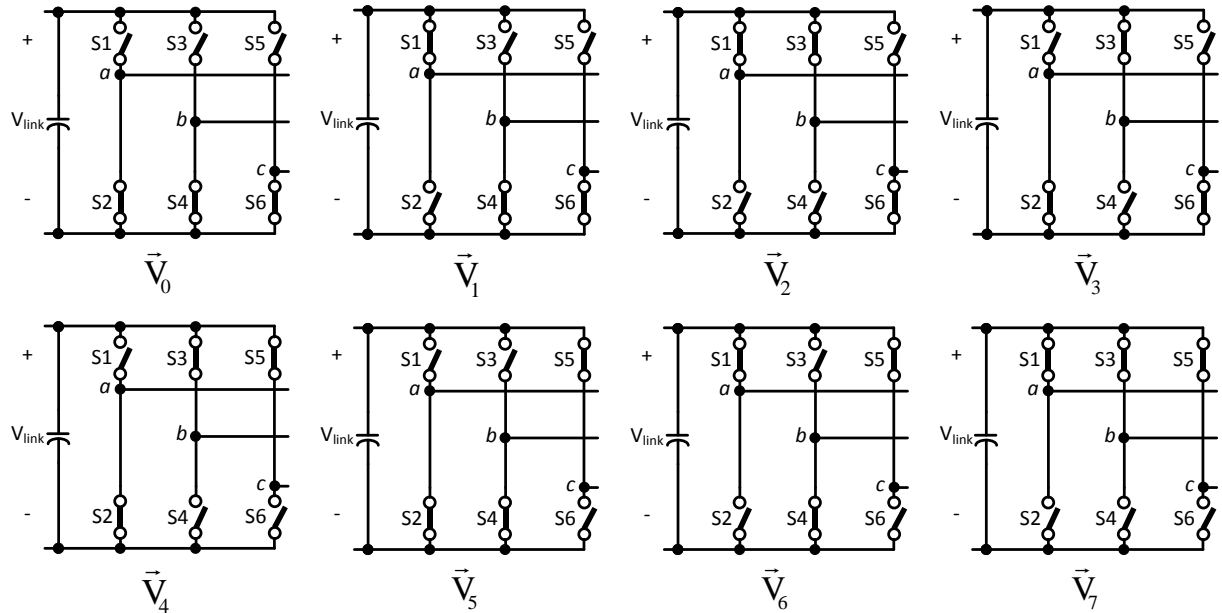
Em meados de 1980 uma nova forma de modulação PWM (*Pulse Width Modulation*) chamada modulação vetorial, ou *Space Vector Modulation* (SVM), foi proposta, a qual se afirmava oferecer vantagens significativas em relação à modulação PWM senoidal em termos de desempenho, facilidade de implementação, utilização de maiores índices de modulação e minimização do conteúdo harmônico, dentre outras características (HOLMES; LIPO, 2003). Este tópico tratará sobre alguns aspectos fundamentais da modulação vetorial, a qual será útil para a obtenção dos sinais de controle do conversor do estágio CC-CA.

A utilização da modulação vetorial em inversores trifásicos do tipo VSI parte do princípio de que esta topologia apresenta somente oito combinações de chaveamento possíveis, conforme apresentado na Figura 2.2. Observe que cada estado de chaveamento é



designado por um vetor comutação. Dois destes estados ( $\vec{V}_0$  e  $\vec{V}_7$ ) correspondem à aplicação de um curto circuito na saída.

Figura 2.2 – Oito possíveis combinações de chaveamento do VSI.



Fonte: (HOLMES; LIPO, 2003).

Para o vetor de comutação  $\vec{V}_1$ , obtêm-se as tensões de linha apresentadas em

(2.1).

$$\begin{cases} V_{ab} = V_{\text{link}} \\ V_{bc} = 0 \\ V_{ca} = -V_{\text{link}} \end{cases} \quad (2.1)$$

Supondo que o conversor esteja ligado a uma carga conectada em Y, a expressão

(2.2) mostra as relações entre tensão de linha e de fase.

$$\begin{cases} V_{ab} = V_a - V_b \\ V_{bc} = V_b - V_c \\ V_{ca} = V_c - V_a \\ V_a + V_b + V_c = 0 \end{cases} \quad (2.2)$$

Substituindo (2.1) em (2.2) e resolvendo o sistema de equações resultante, obtém-se o valor definitivo das tensões de fase para o vetor  $\vec{V}_1$ , conforme mostrado em (2.3). É importante ressaltar que todas as vezes que nesta seção for citado o termo tensões de fase, está sendo feita referência às tensões em relação ao ponto neutro de uma carga trifásica conectada em Y.

$$\begin{cases} V_a = \frac{2}{3} \cdot V_{\text{link}} \\ V_b = -\frac{1}{3} \cdot V_{\text{link}} \\ V_c = -\frac{1}{3} \cdot V_{\text{link}} \end{cases} \quad (2.3)$$

Os valores de tensão de fase para os demais vetores de comutação podem ser calculados de maneira análoga ao realizado para o vetor  $\vec{V}_1$ . A Tabela 2.1 sintetiza estes valores de fase para os oito vetores de comutação definidos na Figura 2.2.

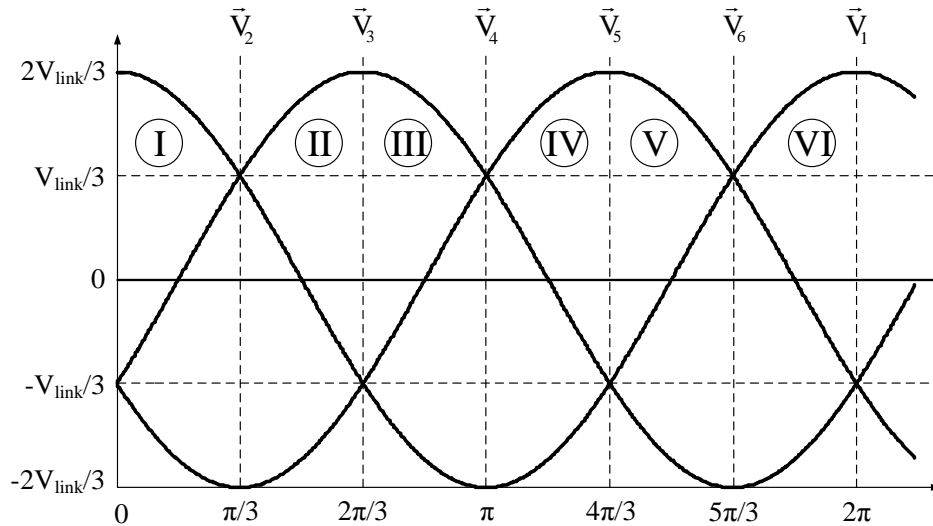
Tabela 2.1 – Vetores de comutação e os respectivos valores de tensões de fase resultantes.

Vetor	$V_a$	$V_b$	$V_c$
$\vec{V}_0$	0	0	0
$\vec{V}_1$	$\frac{2}{3} \cdot V_{\text{link}}$	$-\frac{1}{3} \cdot V_{\text{link}}$	$-\frac{1}{3} \cdot V_{\text{link}}$
$\vec{V}_2$	$\frac{1}{3} \cdot V_{\text{link}}$	$\frac{1}{3} \cdot V_{\text{link}}$	$-\frac{2}{3} \cdot V_{\text{link}}$
$\vec{V}_3$	$-\frac{1}{3} \cdot V_{\text{link}}$	$\frac{2}{3} \cdot V_{\text{link}}$	$-\frac{1}{3} \cdot V_{\text{link}}$
$\vec{V}_4$	$-\frac{2}{3} \cdot V_{\text{link}}$	$\frac{1}{3} \cdot V_{\text{link}}$	$\frac{1}{3} \cdot V_{\text{link}}$
$\vec{V}_5$	$-\frac{1}{3} \cdot V_{\text{link}}$	$-\frac{1}{3} \cdot V_{\text{link}}$	$\frac{2}{3} \cdot V_{\text{link}}$
$\vec{V}_6$	$\frac{1}{3} \cdot V_{\text{link}}$	$-\frac{2}{3} \cdot V_{\text{link}}$	$\frac{1}{3} \cdot V_{\text{link}}$
$\vec{V}_7$	0	0	0

Fonte: Autor.

Os seis vetores de comutação não nulos podem ser considerados estacionários. A Figura 2.3 mostra as tensões de fase senoidais e a localização dos seis vetores não nulos, onde o vetor  $\vec{V}_1$  foi tomado como referência em  $\omega \cdot t$  igual a zero. Observe que a cada dois vetores foi definido, por meio de algarismos romanos, um setor, resultando num total de seis setores.

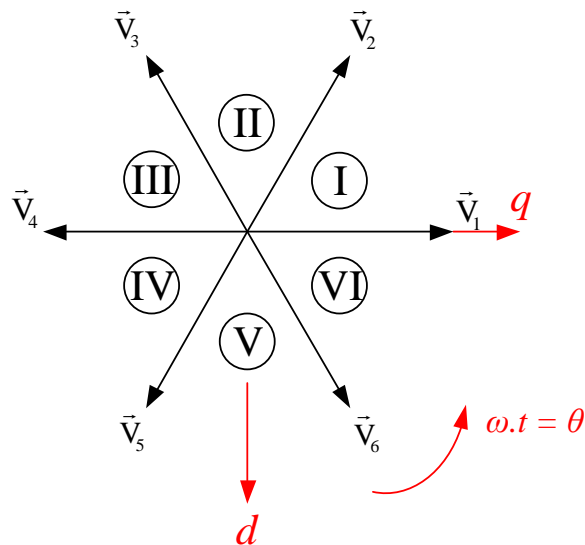
Figura 2.3 – Posição angular dos vetores de estado com relação as tensões de fase senoidais.



Fonte: (HOLMES; LIPO, 2003).

Os seis setores e os seis vetores estacionários podem ser representados em um plano bidimensional de coordenadas  $dq$ , conforme apresentado na Figura 2.4. Este sistema de eixos  $dq$  gira a uma velocidade  $\omega \cdot t$  igual a do sistema trifásico  $abc$ .

Figura 2.4 – Localização dos seis vetores estacionários não nulos do conversor VSI no plano  $dq$ .



Fonte: (HOLMES; LIPO, 2003).

Da Figura 2.4 vê-se que os seis vetores estacionários apresentam a mesma magnitude, a qual é calculada partindo da transformada dq0, que é dada pela expressão (2.4) (HOLMES; LIPO, 2003).

$$\begin{bmatrix} V_0 \\ V_d \\ V_q \end{bmatrix} = \begin{bmatrix} \sqrt{2}/3 & \sqrt{2}/3 & \sqrt{2}/3 \\ 0 & -1/\sqrt{3} & -1/\sqrt{3} \\ 2/3 & -1/3 & -1/3 \end{bmatrix} \cdot \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (2.4)$$

Tomando com exemplo o vetor estacionário  $\vec{V}_2$  e aplicando (2.4) em seus respectivos valores de tensão de fase chega-se a (2.5).

$$\begin{bmatrix} V_0 \\ V_d \\ V_q \end{bmatrix} = \begin{bmatrix} 0 \\ -V_{\text{link}}/\sqrt{3} \\ V_{\text{link}}/3 \end{bmatrix} \quad (2.5)$$

Portanto, a magnitude de  $\vec{V}_2$  é calculado em (2.6).

$$|\vec{V}_2| = \sqrt{V_d^2 + V_q^2} = \sqrt{V_{\text{link}}^2/3 + V_{\text{link}}^2/9} = 2 \cdot V_{\text{link}}/3 \quad (2.6)$$

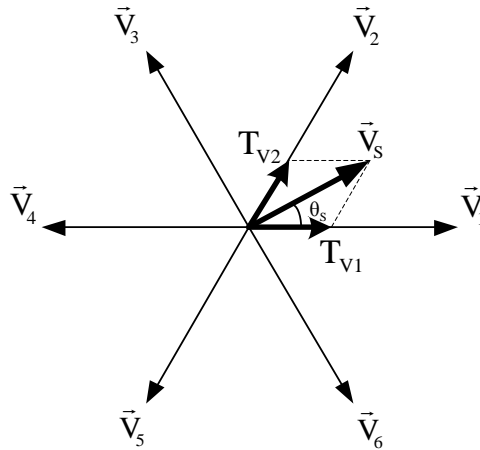
### 2.3.1 Implementação dos vetores

Para sintetizar um vetor desejado  $\vec{V}_s$ , primeiramente verifica-se o setor onde o vetor está localizado e, conseqüentemente, os dois vetores estacionários que limitam este setor. Na Figura 2.5 têm-se as projeções do vetor de exemplo  $\vec{V}_s$  no setor 1.

O vetor  $\vec{V}_s$  pode ser obtido pela média ponderada dos intervalos de aplicação dos vetores estáticos não nulos que delimitam o setor 1 ( $\vec{V}_1$  e  $\vec{V}_2$ ) em relação a um período de comutação T. Em (2.7) tem-se a expressão matemática para o cálculo de  $\vec{V}_s$ .

$$\vec{V}_s = \frac{T_{V1}}{T} \cdot \vec{V}_1 + \frac{T_{V2}}{T} \cdot \vec{V}_2 \quad (2.7)$$

Figura 2.5 – Projeção do vetor  $\vec{V}_s$  no setor 1.



Fonte: (HOLMES; LIPO, 2003).

Um período de comutação é composto pelo intervalo de aplicação do vetor  $\vec{V}_1$ , pelo intervalo de aplicação do vetor  $\vec{V}_2$  e pela soma dos intervalos de aplicação dos vetores nulos, como mostrado em (2.8).

$$T = T_{V1} + T_{V2} + T_0 \quad (2.8)$$

Expressando (2.7) na forma polar, obtém-se (2.9).

$$|\vec{V}_s| \angle \theta_s = \frac{T_{V1}}{T} \cdot \left( \frac{2}{3} \cdot V_{\text{link}} \right) \angle 0^\circ + \frac{T_{V2}}{T} \cdot \left( \frac{2}{3} \cdot V_{\text{link}} \right) \angle \pi/3 \quad (2.9)$$

Passando (2.9) para a forma cartesiana, chega-se a (2.10).

$$|\vec{V}_s| \cdot [\cos(\theta_s) + j \cdot \text{sen}(\theta_s)] = \frac{T_{V1}}{T} \cdot \frac{2}{3} \cdot V_{\text{link}} + \frac{T_{V2}}{T} \cdot \frac{2}{3} \cdot V_{\text{link}} \cdot \left[ \cos\left(\frac{\pi}{3}\right) + j \cdot \text{sen}\left(\frac{\pi}{3}\right) \right] \quad (2.10)$$

Igualando os componentes da parte real e da parte imaginária, obtém-se a solução apresentada em (2.11) e (2.12).

$$T_{V1} = \frac{\sqrt{3} \cdot |\vec{V}_s| \cdot \text{sen}\left(\frac{\pi}{3} - \theta_s\right)}{V_{\text{link}}} \cdot T = \frac{\sqrt{3} \cdot |\vec{V}_s|}{V_{\text{link}}} \cdot \cos\left(\theta_s + \frac{\pi}{6}\right) \cdot T \quad (2.11)$$

$$T_{V2} = \frac{\sqrt{3} \cdot |\vec{V}_s| \cdot \text{sen}(\theta_s)}{V_{\text{link}}} \cdot T = \frac{\sqrt{3} \cdot |\vec{V}_s|}{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{\pi}{2}\right) \cdot T \quad (2.12)$$

De (2.8) conclui-se que a soma de  $T_{V1}$  e  $T_{V2}$  não pode exceder o período de comutação, isto é,  $T_{V1} + T_{V2} \leq T$ . Analisando geometricamente a Figura 2.5, vê-se que esta situação limite ocorre quando  $\theta_s = \pi/6$ . Desta forma, a magnitude máxima de  $\vec{V}_s$  é calcula em (2.13).

$$\frac{T_{V1} + T_{V2}}{T} = \frac{2\sqrt{3} \cdot |\vec{V}_s|}{V_{\text{link}}} \cdot \cos\left(\frac{\pi}{3}\right) \leq 1 \quad (2.13)$$

$$|\vec{V}_s| \leq \frac{V_{\text{link}}}{\sqrt{3}}$$

Utilizando-se o mesmo procedimento realizado acima, podem-se encontrar as relações dos intervalos de aplicação dos vetores para demais setores, conforme sintetizado na Tabela 2.2.

Tabela 2.2 – Intervalo de aplicação dos vetores.

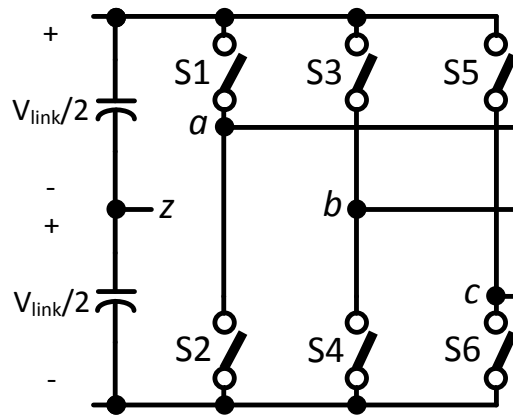
Setor 1	$T_{V1} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s + \frac{\pi}{6}\right) \cdot T$	$T_{V2} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{\pi}{2}\right) \cdot T$
Setor 2	$T_{V2} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{\pi}{6}\right) \cdot T$	$T_{V3} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{5\pi}{6}\right) \cdot T$
Setor 3	$T_{V3} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{\pi}{2}\right) \cdot T$	$T_{V4} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{7\pi}{6}\right) \cdot T$
Setor 4	$T_{V4} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{5\pi}{6}\right) \cdot T$	$T_{V5} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{3\pi}{2}\right) \cdot T$
Setor 5	$T_{V5} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{7\pi}{6}\right) \cdot T$	$T_{V6} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{11\pi}{6}\right) \cdot T$
Setor 6	$T_{V6} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{3\pi}{2}\right) \cdot T$	$T_{V1} = \frac{\sqrt{3} \cdot  \vec{V}_s }{V_{\text{link}}} \cdot \cos\left(\theta_s - \frac{\pi}{6}\right) \cdot T$

Fonte: Autor.

### 2.3.1 Obtenção dos sinais moduladores

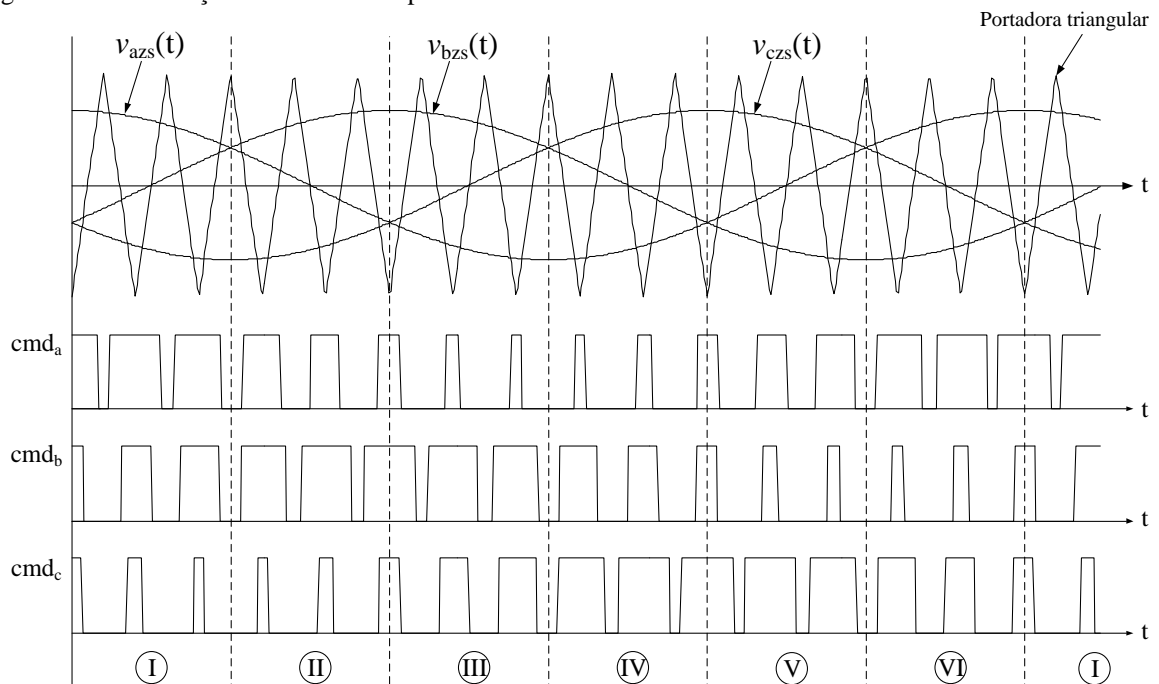
Para a obtenção dos sinais moduladores  $v_{azv}(t)$ ,  $v_{bzv}(t)$  e  $v_{czv}(t)$  resultantes da modulação vetorial, primeiramente serão considerados o inversor VSI da Figura 2.6 e a modulação PWM senoidal mostrada na Figura 2.7, onde os sinais resultantes  $cmd_a$ ,  $cmd_b$  e  $cmd_c$  são os sinais de comando dos interruptores S1, S3 e S5, respectivamente.

Figura 2.6 – Inversor VSI com ponto central z no elo CC.



Fonte: (HOLMES; LIPO, 2003).

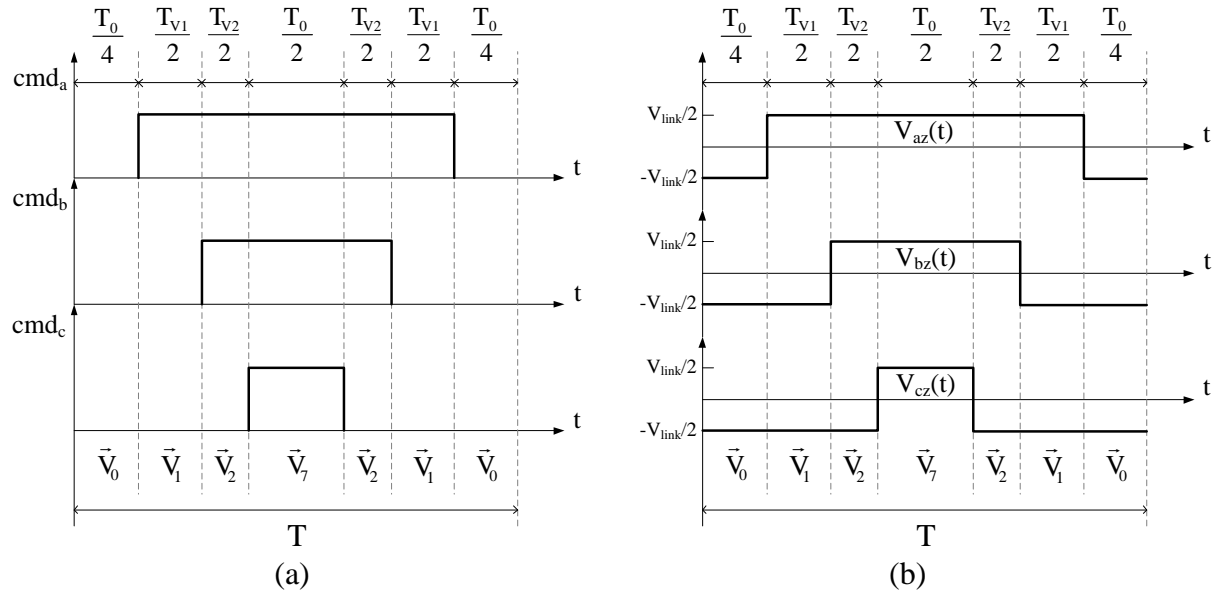
Figura 2.7 – Modulação PWM senoidal para o inversor trifásico VSI.



Fonte: Autor.

Na Figura 2.8 (a) estão mostrados de forma aproximada os sinais de comando do setor 1 em um determinado período de comutação  $T$ , onde vê-se claramente a sequência de vetores  $\vec{V}_0 \vec{V}_1 \vec{V}_2 \vec{V}_7 \vec{V}_2 \vec{V}_1 \vec{V}_0$  no referido setor. O tempo de aplicação de cada vetor estático, conforme mostrado na Figura 2.8 para o setor 1, é provado em (HOLMES; LIPO, 2003).

Figura 2.8 – Sinais resultantes em um período de comutação  $T$  no setor 1: (a) sinais de comando dos interruptores superiores (S1, S2 e S3); (b) tensão na fase a, b e c em relação ao ponto z.



Fonte: (BATISTA, 2006).

As seqüências de vetores para os outros setores podem ser obtidos da mesma maneira realizada para o setor 1. A Tabela 2.3 mostra a seqüência de vetores para todos os seis setores.

Tabela 2.3 – Seqüência de vetores para cada setor.

Setor	Seqüência de vetores
I	$\vec{V}_0 \vec{V}_1 \vec{V}_2 \vec{V}_7 \vec{V}_2 \vec{V}_1 \vec{V}_0$
II	$\vec{V}_0 \vec{V}_3 \vec{V}_2 \vec{V}_7 \vec{V}_2 \vec{V}_3 \vec{V}_0$
III	$\vec{V}_0 \vec{V}_3 \vec{V}_4 \vec{V}_7 \vec{V}_4 \vec{V}_3 \vec{V}_0$
IV	$\vec{V}_0 \vec{V}_5 \vec{V}_4 \vec{V}_7 \vec{V}_4 \vec{V}_5 \vec{V}_0$
V	$\vec{V}_0 \vec{V}_5 \vec{V}_6 \vec{V}_7 \vec{V}_5 \vec{V}_6 \vec{V}_0$
VI	$\vec{V}_0 \vec{V}_1 \vec{V}_6 \vec{V}_7 \vec{V}_6 \vec{V}_1 \vec{V}_0$

Fonte: (BATISTA, 2006).



Com base na Figura 2.8 (b), o cálculo do valor médio dos sinais de saída das tensões de fase em relação ao ponto z para o setor 1 são obtidos por meio da expressão (2.14).

$$\begin{cases} v_{az}(t) = \frac{V_{link}}{2} \cdot \left( \frac{T_{v1}}{T} + \frac{T_{v2}}{T} \right) \\ v_{bz}(t) = \frac{V_{link}}{2} \cdot \left( -\frac{T_{v1}}{T} + \frac{T_{v2}}{T} \right) \\ v_{cz}(t) = \frac{V_{link}}{2} \cdot \left( -\frac{T_{v1}}{T} - \frac{T_{v2}}{T} \right) \end{cases} \quad (2.14)$$

Substituindo em (2.14) os dados da Tabela 2.2, as tensões médias  $v_{az}(t)$ ,  $v_{bz}(t)$  e  $v_{cz}(t)$  podem ser expressas como mostrado em (2.15).

$$\begin{cases} v_{az}(t) = \frac{\sqrt{3} \cdot |\vec{V}_s|}{2} \cdot \left[ \cos\left(\theta_s + \frac{\pi}{6}\right) + \cos\left(\theta_s - \frac{\pi}{2}\right) \right] \\ v_{bz}(t) = \frac{\sqrt{3} \cdot |\vec{V}_s|}{2} \cdot \left[ -\cos\left(\theta_s + \frac{\pi}{6}\right) + \cos\left(\theta_s - \frac{\pi}{2}\right) \right] \\ v_{cz}(t) = \frac{\sqrt{3} \cdot |\vec{V}_s|}{2} \cdot \left[ -\cos\left(\theta_s + \frac{\pi}{6}\right) - \cos\left(\theta_s - \frac{\pi}{2}\right) \right] \end{cases} \quad (2.15)$$

Simplificando (2.15), obtém-se a expressão final (2.16).

$$\begin{cases} v_{az}(t) = \frac{\sqrt{3} \cdot |\vec{V}_s|}{2} \cdot \cos\left(\theta_s - \frac{\pi}{6}\right) \\ v_{bz}(t) = \frac{3 \cdot |\vec{V}_s|}{2} \cdot \cos\left(\theta_s - \frac{2\pi}{3}\right) \\ v_{cz}(t) = \frac{\sqrt{3} \cdot |\vec{V}_s|}{2} \cdot \cos\left(\theta_s + \frac{5\pi}{6}\right) \end{cases} \quad (2.16)$$

Para obter as expressões de tensões médias  $v_{az}(t)$ ,  $v_{bz}(t)$  e  $v_{cz}(t)$  para os demais setores, realiza-se o mesmo procedimento desenvolvido para o setor 1. Na Tabela 2.4 são apresentadas as tensões de fase médias em relação ao ponto z para todos os seis setores estacionários.

Tabela 2.4 – Tensões  $V_{az}$ ,  $V_{bz}$  e  $V_{cz}$  para todos os seis setores.

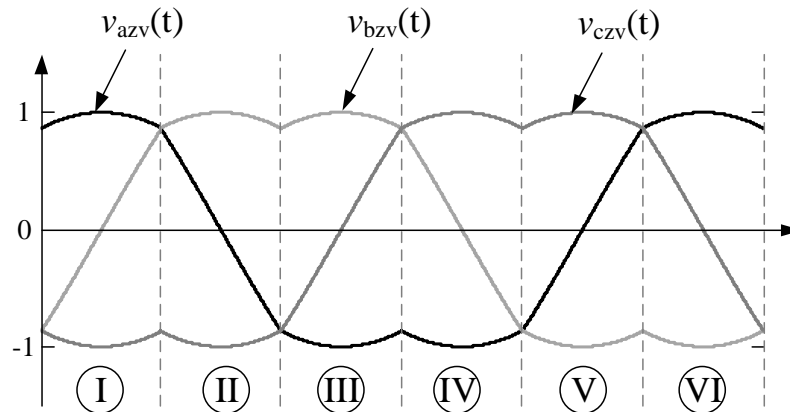
Vetor	$v_{az}(t)$	$v_{bz}(t)$	$v_{cz}(t)$
I	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s - \frac{\pi}{6}\right)$	$\frac{3 \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s - \frac{2\pi}{3}\right)$	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s + \frac{5\pi}{6}\right)$
II	$\frac{3 \cdot  \vec{V}_s }{2} \cdot \cos(\theta_s)$	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \sin(\theta_s)$	$-\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \sin(\theta_s)$
III	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s + \frac{\pi}{6}\right)$	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s - \frac{5\pi}{6}\right)$	$\frac{3 \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s + \frac{2\pi}{3}\right)$
IV	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s - \frac{\pi}{6}\right)$	$\frac{3 \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s - \frac{2\pi}{3}\right)$	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s + \frac{5\pi}{6}\right)$
V	$\frac{3 \cdot  \vec{V}_s }{2} \cdot \cos(\theta_s)$	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \sin(\theta_s)$	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \sin(\theta_s)$
VI	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s + \frac{\pi}{6}\right)$	$\frac{\sqrt{3} \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s - \frac{5\pi}{6}\right)$	$\frac{3 \cdot  \vec{V}_s }{2} \cdot \cos\left(\theta_s + \frac{2\pi}{3}\right)$

Fonte: Autor.

Por fim, as expressões que definem os sinais moduladores  $v_{azv}(t)$ ,  $v_{bzv}(t)$  e  $v_{czv}(t)$  estão apresentadas em (2.17).

$$\begin{cases} v_{azv}(t) = \frac{2 \cdot v_{az}(t)}{V_{\text{link}}} \\ v_{bzv}(t) = \frac{2 \cdot v_{bz}(t)}{V_{\text{link}}} \\ v_{czv}(t) = \frac{2 \cdot v_{cz}(t)}{V_{\text{link}}} \end{cases} \quad (2.17)$$

Figura 2.9 – Sinais moduladores obtidos com o uso da modulação vetorial.



Fonte: Autor.

A

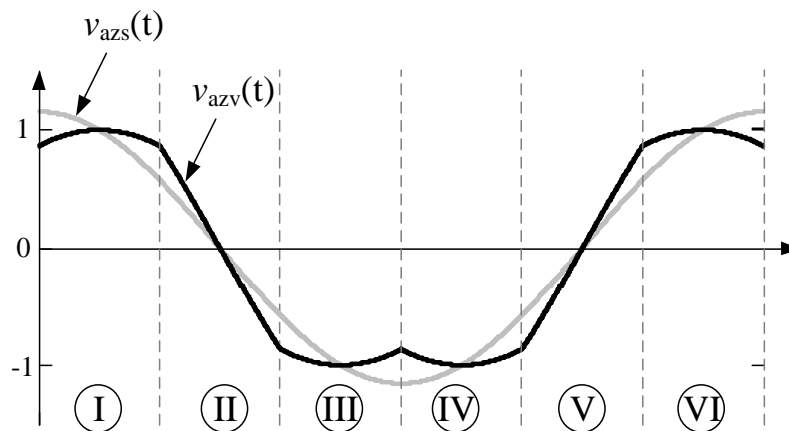
Figura 2.9 mostra os sinais moduladores obtidos vetorialmente considerando que  $|\vec{V}_s|$  é igual a seu valor máximo, isto é,  $V_{link}/\sqrt{3}$ .

O processo de implementação da modulação vetorial em um microcontrolador por meio da identificação dos setores e utilização das equações obtidas acima pode se tornar bem complexo. Como alternativa a essa complexidade, (HOLMES; LIPO, 2003) apresenta a expressão (2.18), a qual, na opinião deste autor, é a forma mais efetiva de se implementar a modulação vetorial em um sistema digital.

$$\begin{cases} v_{azv}(t) = v_{azs}(t) - \frac{\max(v_{azs}(t), v_{bzs}(t), v_{czs}(t)) + \min(v_{azs}(t), v_{bzs}(t), v_{czs}(t))}{2} \\ v_{bzv}(t) = v_{bzs}(t) - \frac{\max(v_{azs}(t), v_{bzs}(t), v_{czs}(t)) + \min(v_{azs}(t), v_{bzs}(t), v_{czs}(t))}{2} \\ v_{czv}(t) = v_{czs}(t) - \frac{\max(v_{azs}(t), v_{bzs}(t), v_{czs}(t)) + \min(v_{azs}(t), v_{bzs}(t), v_{czs}(t))}{2} \end{cases} \quad (2.18)$$

Onde  $v_{azs}(t)$ ,  $v_{bzs}(t)$  e  $v_{czs}(t)$  são os sinais moduladores da modulação PWM senoidal mostrada em Figura 2.7. Em Figura 2.10 vê-se um comparativo entre os sinais moduladores da fase A da modulação PWM senoidal e modulação vetorial, onde está evidente que sinal resultante da modulação vetorial corresponde, para este caso, ao sinal da modulação PWM senoidal adicionado a uma componente de terceira harmônica.

Figura 2.10 – Comparativo entre os sinais moduladores da fase A da modulação PWM senoidal e modulação vetorial.



Fonte: Autor.

Por fim, com o intuito de se obter uma menor complexidade de implementação, é utilizada a expressão (2.18) para realizar a modulação vetorial no conversor CC-CA projetado neste trabalho.

## 2.4 Dimensionamento dos componentes do circuito de potência

As especificações de projeto necessárias para o dimensionamento dos elementos do circuito de potência dos conversores são apresentadas na Tabela 2.5, onde a potência de entrada corresponde à máxima potência convertida nos módulos fotovoltaicos, considerando que toda esta energia disponível seja completamente entregue ao conversor interligado à rede elétrica trifásica e, conseqüentemente, ao sistema elétrico.

Tabela 2.5 – Especificações de projeto.

Parâmetro	Simbologia	Valor
Tensão no barramento de 311 V	$V_{\text{bar}}$	311 V
Tensão no elo CC	$V_{\text{link}}$	600 V
Tensão de linha da rede elétrica	$V_{\text{ac}}$	380 V <sub>rms</sub>
Frequência de chaveamento do estágio CC-CC	$F_{s1}$	30 kHz
Frequência de chaveamento do estágio CC-CA	$F_{s2}$	10 kHz
Potência nominal de entrada	$P_{\text{in}}$	2 kW
Ondulação percentual da tensão no elo CC	$\Delta V_{\text{link}}\%$	1%
Ondulação percentual nas correntes de linha sintetizadas pelo conversor	$\Delta i_a\%$	22%
Ondulação percentual na corrente do indutor $L_b$	$\Delta i_{lb}\%$	13%
Rendimento do estágio CC-CC	$\eta_{\text{CC}}$	95%
Rendimento Total	$\eta_T$	90%

Fonte: Autor.

### 2.4.1 Estágio CC-CC

#### 2.4.1.1 Cálculo do indutor $L_b$ e do capacitor $C_{\text{link}}$

Para o dimensionamento do indutor  $L_b$  e do capacitor do elo CC,  $C_{\text{link}}$ , apresentados na Figura 2.1, foram utilizadas as equações de dimensionamento de um conversor do tipo *Boost* clássico para o modo de condução contínua.

Antes de tudo, deve-se calcular o ciclo de trabalho do conversor considerando as tensões de entrada e saída como as tensões no barramento de 311 V e no elo CC, respectivamente, conforme visto em (2.19).

$$D = 1 - \frac{V_{\text{bar}}}{V_{\text{link}}} = 1 - \frac{311}{600} = 48,2\% \quad (2.19)$$

Em (2.20) e (2.21) são apresentadas as equações para o dimensionamento do indutor  $L_b$  e do capacitor de filtro de saída  $C_{\text{link}}$ .

$$L_b = \frac{V_{\text{link}} \cdot D \cdot (1 - D)}{f_{s1} \cdot \Delta i_{lb}} \quad (2.20)$$

$$C_{\text{link}} \geq \frac{I_o \cdot D}{f_{s1} \cdot \Delta V_{\text{link}}} \quad (2.21)$$

Onde,

$$\Delta i_{lb} = \Delta i_{lb} \% \cdot \frac{P_{in}}{V_{\text{bar}}} \quad (2.22)$$

$$\Delta V_{\text{link}} = \Delta V_{\text{link}} \% \cdot V_{\text{link}} \quad (2.23)$$

$$I_o = \frac{\eta_{CC} \cdot P_{in}}{V_{\text{link}}} \quad (2.24)$$

Substituindo em (2.20) e (2.21) os parâmetros especificados anteriormente, obtêm-se os valores de  $L_b$  e de  $C_{\text{link}}$ , conforme apresentado em (2.25) e (2.26).

$$L_b = 5,973 \cdot 10^{-3} \text{ H} \quad (2.25)$$

$$C_{\text{link}} \geq 8,48 \cdot 10^{-6} \text{ F} \quad (2.26)$$

Os valores práticos adotados para o indutor  $L_b$  e para o capacitor de filtro de saída,  $C_{\text{link}}$ , foram de 5,91 mH e 470  $\mu\text{F}$ , respectivamente. No Apêndice A é apresentado o projeto físico do indutor  $L_b$ . Para o capacitor  $C_{\text{link}}$  foi escolhida uma associação em paralelo

de dois conjuntos de dois capacitores em série do tipo B43845A9477M0 da EPCOS com 470  $\mu\text{F}/400\text{ V}$  e resistência série equivalente igual a 60 m $\Omega$  (calculado com valores típicos das folhas de dados).

#### 2.4.1.2 Dimensionamento do interruptor de potência $S_b$

A seguir são calculados alguns parâmetros indispensáveis para a escolha segura do interruptor de potência  $S_b$  do estágio CC-CC. As equações utilizadas foram obtidas do livro (BARBI, 2007).

- Corrente de pico no interruptor  $S_b$ :

$$I_{S_{b\max}} = \frac{P_{\text{in}}}{V_{\text{bar}}} + \frac{V_{\text{bar}} \cdot D}{2 \cdot F_{S_1} \cdot L_b} = 6,854 \text{ A} \quad (2.27)$$

- Corrente média no interruptor  $S_b$ :

$$I_{S_{b\text{md}}} \approx \frac{P_{\text{in}}}{V_{\text{bar}}} \cdot D = 3,1 \text{ A} \quad (2.28)$$

- Corrente eficaz no interruptor  $S_b$ :

$$I_{S_{b\text{ef}}} = \sqrt{D \cdot \left( I_{S_{b\text{min}}}^2 + I_{S_{b\text{min}}} \cdot \Delta i_{\text{lb}} + \frac{1}{3} \cdot \Delta i_{\text{lb}}^2 \right)} = 4,468 \text{ A} \quad (2.29)$$

Onde,

$$I_{S_{b\text{min}}} = I_{S_{b\max}} - \frac{V_{\text{bar}} \cdot D}{F_{S_1} \cdot L_b} \quad (2.30)$$

$$\Delta i_{\text{lb}} = \frac{V_{\text{bar}} \cdot D}{F_{S_1} \cdot L_b} \quad (2.31)$$

- Tensão de pico no interruptor  $S_b$ :

$$V_{s_{bp}} = V_{link} \quad (2.32)$$

Para o interruptor  $S_b$  foi escolhido o IGBT IRG4PH50UD, cujas principais características são apresentadas na Tabela 2.6.

Tabela 2.6 – Parâmetros principais do IGBT IRG4PH50UD.

Parâmetro	Simbologia	Valor
Tensão máxima coletor emissor	$V_{CES}$	1200 V
Corrente máxima coletor (25° C)	$I_C$	45 A
Resistência térmica junção-cápsula	$R_{\theta JC}$	0,64 °C/W
Resistencia térmica cápsula-dissipador	$R_{\theta CS}$	0,24 °C/W
Resistência térmica junção-ambiente	$R_{\theta JA}$	40 °C/W
Tempo de subida da corrente de coletor	$t_r$	24 ns
Tempo de descida da corrente de coletor	$t_f$	180 ns

Fonte: (RECTIFIER, 2000).

#### 2.4.1.3 Dimensionamento do diodo $D_b$

A seguir são calculados alguns parâmetros indispensáveis para a escolha do diodo  $D_b$  do estágio CC-CC.

- Corrente de pico no diodo  $D_b$ :

$$I_{Dbmax} = \frac{P_{in}}{V_{bar}} + \frac{(V_{link} - V_{bar}) \cdot (1 - D)}{2 \cdot F_{S1} \cdot L_b} = 6,853 \text{ A} \quad (2.33)$$

- Corrente média no diodo  $D_b$ :

$$I_{Dbmd} \approx \frac{P_{in}}{V_{bar}} \cdot (1 - D) = 3,331 \text{ A} \quad (2.34)$$

- Corrente eficaz no diodo  $D_b$ :

$$I_{Dbef} = \sqrt{(1 - D) \cdot \left( I_{Dbmax}^2 - I_{Dbmax} \cdot \Delta i_{lb} - \frac{1}{3} \cdot \Delta i_{lb}^2 \right)} = 4,632 \text{ A} \quad (2.35)$$

- Tensão de pico no diodo Db:

$$V_{Dbp} = V_{link} - V_{bar} = 289 \text{ V} \quad (2.36)$$

Devido aos esforços sobre o diodo Db serem bem próximos dos esforços calculados para interruptor Sb e a grande disponibilidade do IGBT IRG4PH50UD no laboratório, para o diodo Db foi utilizado o diodo interno do IGBT IRG4PH50UD.

## 2.4.2 Estágio CC-CA

### 2.4.2.1 Cálculo do indutor de filtro de saída $L$ ( $L_a = L_b = L_c = L$ )

A equação para o cálculo da indutância do filtro de saída foi desenvolvida a partir da equação de dimensionamento do indutor de filtro de entrada do retificador projetado em (BATISTA, 2006). Algumas pequenas alterações foram realizadas na equação referenciada para adequá-la aos parâmetros de especificação de projeto mencionados na Tabela 2.5.

$$L = \frac{\sqrt{3} \cdot V_{ac}^2}{F_{s2} \cdot \Delta i_a \% \cdot P_o} \cdot \left( 1 - \frac{V_{ac} \cdot \sqrt{2}}{V_{link}} \right) \quad (2.37)$$

Onde  $P_o$  é a potência nominal de saída, a qual é calculada multiplicando a potência nominal de entrada ( $P_{in}$ ) pelo rendimento global do conversor ( $\eta_T$ ) de 90%. Este rendimento global considera as perdas dos dois estágios de conversão.

Substituindo em (2.37) os parâmetros especificados anteriormente, obtêm-se o valor de  $L$ , conforme apresentado em (2.38).

$$L = 6,589 \cdot 10^{-3} \text{ H} \quad (2.38)$$

O valor prático adotado para o indutor de filtro de saída do inversor,  $L$ , foi de 6,72 mH. No Apêndice A é apresentado detalhadamente o projeto do indutor de filtro de saída  $L$ .



### 2.4.2.2 Dimensionamento dos interruptores de potência

A seguir são calculados alguns parâmetros indispensáveis para a escolha adequada dos seis interruptores presentes nos três braços do VSI. As equações utilizadas são exatamente as mesmas apresentadas em (BATISTA, 2006).

- Corrente eficaz no interruptor:

$$I_{S_{ef}} = \frac{P_{in}}{V_p} \cdot \sqrt{\frac{V_{link} - 1,63 \cdot V_p}{5,7 \cdot V_{link}}} = 1,061 A \quad (2.39)$$

Onde,

$$V_p = \sqrt{\frac{2}{3}} \cdot V_{ac} \approx 311 V \quad (2.40)$$

- Corrente de pico no interruptor:

$$I_{S_p} = \frac{2 \cdot P_{in}}{3 \cdot V_p} \cdot \left(1 + \frac{\Delta i_a \%}{2}\right) = 4,716 A \quad (2.41)$$

- Corrente média no interruptor:

$$I_{S_{med}} = \frac{P_{in}}{V_p} \cdot \left(\frac{4}{3 \cdot \pi} - \frac{2 \cdot V_p}{3 \cdot V_{link}}\right) = 0,507 A \quad (2.42)$$

- Tensão de pico no interruptor:

$$V_{S_p} \approx V_{link} = 600 V \quad (2.43)$$

A partir dos cálculos acima foi escolhida como interruptor de potência o IGBT IRG4PH50UD, que foi o mesmo componente de potência adotada para Sb do estágio CC-CC.

## 2.5 Considerações finais

Neste capítulo foi escolhida a topologia do conversor CC-CA que conectará o sistema fotovoltaico proposto à rede elétrica trifásica. Para o estágio CC-CC foi escolhida a topologia *Boost* clássica e para o estágio CC-CA foi adotada a topologia *Full-bridge* trifásica com entrada fonte de tensão (VSI). A escolha destas topologias foi baseada em alguns critérios utilizados para o projeto, como, menor complexidade de operação e de dimensionamento dos componentes. Além disso, foi feita uma contextualização sobre a modulação vetorial aplicada a topologia VSI, onde se definiu a forma como esta modulação é implementada no conversor do estágio CC-CA.

Depois de selecionada as topologias e definido o método de implementação da modelagem do estágio CC-CA, realizou-se o dimensionamento dos componentes dos circuitos de potência de ambos os estágios de processamento de energia. A Tabela 2.7 sintetiza os parâmetros do circuito de potência do conversor CC-CA trifásico apresentado na Figura 2.1. Estes parâmetros serão utilizados para o projeto dos controladores, para o desenvolvimento da simulação e para a montagem do protótipo, onde serão realizados os testes experimentais.

Tabela 2.7 – Parâmetros do circuito de potência.

Parâmetro	Simbologia	Valor
Tensão no barramento de 311 V	$V_{\text{bar}}$	311 V
Tensão no elo CC	$V_{\text{link}}$	600 V
Indutor do estágio CC-CC	$L_b$	5,91 mH
Capacitor de entrada do estágio CC-CC	$C_{\text{bar}}^2$	470 $\mu\text{F}$
Capacitor de elo CC	$C_{\text{link}}$	470 $\mu\text{F}$
Indutor de filtro em cada fase	$L_a = L_b = L_c = L$	6,72 mH
Tensão de linha da rede elétrica	$V_{\text{ac}}$	380 Vrms

Fonte: Autor.

<sup>2</sup> Para o capacitor de filtro de entrada,  $C_{\text{bar}}$ , foi escolhido um capacitor do tipo B43845A9477M0 da EPCOS com 470  $\mu\text{F}/400$  V devido a sua disponibilidade no laboratório.

### 3 MODELAGEM E CONTROLE DIGITAL DOS ESTÁGIOS CC-CC E CC-CA

#### 3.1 Introdução

Neste capítulo é apresentado o projeto dos controladores digitais dos estágios CC-CC e CC-CA. A funcionalidade dos controladores projetados é verificada no capítulo seguinte por meio dos testes de variação de carga realizados em simulação.

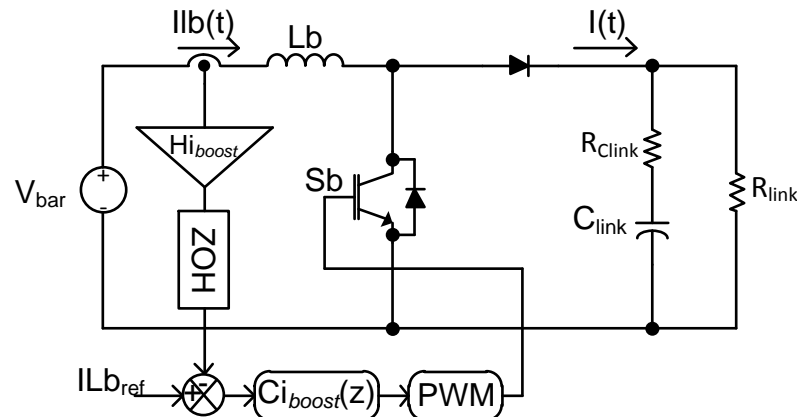
A obtenção das funções de transferências necessárias para o projeto dos controladores discretos das malhas de tensão e de corrente do estágio CC-CA também são apresentadas. Em (KAZIMIERCZUK, 2008) é apresentada de forma detalhada a teoria necessária para a obtenção da função de transferência necessária para o projeto do controlador do estágio CC-CC deste trabalho.

#### 3.2 Controle do estágio CC-CC

##### 3.2.1 Estratégia de controle do estágio CC-CC

A Figura 3.1 mostra a estratégia de controle utilizada para realizar o controle do conversor do estágio CC-CC. Observe que a única variável a ser controlada é a corrente que circula pelo indutor  $L_b$ , uma vez assumindo-se que a tensão de entrada provém de um barramento de 311V controlado e a tensão de saída é controlada pelo estágio de conversão CC-CA.

Figura 3.1 – Estratégia de controle do estágio de conversão CC-CC .



Fonte: Autor.

A seguir é mostrado passo-a-passo o projeto do controlador de corrente  $C_{i_{boost}}(z)$ .

### 3.2.2 Projeto do controlador discreto $Ci_{boost}(z)$

O projeto do controlador de corrente discreto do conversor do estágio CC-CC é realizado utilizando a metodologia apresentada em (BATISTA, 2006), onde os controladores discretos são projetados considerando a resposta em frequência do sistema controlado, com o intuito de se elaborar o projeto com uma metodologia semelhante a aplicada nos sistemas contínuos. Para tanto, é necessário aplicar a transformação W, onde a variável z, é substituída por uma função de w dada por (3.1) (KLEPL, 1986).

$$z = \frac{1 + \frac{T_a}{2} \cdot w}{1 - \frac{T_a}{2} \cdot w} \quad (3.1)$$

Onde  $T_a$  é o tempo de amostragem.

A Tabela 3.1 mostra os parâmetros necessários para o projeto do controlador discreto.

Tabela 3.1 – Parâmetros utilizados no projeto do controlador.

Parâmetro	Simbologia	Valor
Tensão no barramento de 311 V	$V_{bar}$	311 V
Tensão no elo CC	$V_{link}$	600 V
Capacitor de elo CC	$C_{link}$	470 $\mu$ F
Indutor de entrada	$L_b$	5,91 mH
Resistência do capacitor $C_{link}$	$R_{Clink}$	60 m $\Omega$
Frequência de chaveamento	$F_{s1}$	30 kHz
Ciclo de trabalho	$D$	0,4817
Resistência do elo CC vista pelo <i>Boost</i> *	$R_{link}$	189,5 $\Omega$
Tempo de amostragem da malha de corrente	$T_{ai}$	100 $\mu$ s
Valor de pico do sinal triangular	$V_{tboost}$	982
Ganho do elemento de medição de corrente	$H_{iboost}$	30

\*Definida a partir da tensão do elo CC e da potência presente no elo CC ( $P_{in} \cdot \eta_{CC} = 2000 \cdot 0,95 = 1900$  W)

Fonte: Autor.

Todos os valores presentes na Tabela 3.1 tratam-se de valores reais, isto é, valores praticamente iguais aos que foram utilizados no protótipo experimental, o qual será

apresentado no próximo capítulo. Como será visto, os controladores projetados foram implementados em um dsPIC30F4011. Com este microcontrolador poderiam ser utilizadas taxas de amostragem um pouco mais baixas do que a taxa  $T_{ai}$  adotada. Portanto, optou-se por uma taxa de amostragem rápida, mas abaixo do limite máximo disponibilizado pelo microcontrolador.

Em (3.2) tem-se a função de transferência necessária para o controle da corrente  $i_{lb}(t)$ .

$$\frac{\tilde{i}_{lb}(s)}{\tilde{d}(s)} = \frac{\frac{V_{bar}}{D} \cdot \left( 1 + \frac{R_{link} \cdot D}{R_{link} \cdot D + R_{Clink}} + s \cdot (R_{link} + R_{Clink}) \cdot C_{link} \right)}{\frac{R_{link} \cdot D \cdot (R_{link} \cdot D + R_{Clink})}{R_{link} + R_{Clink}} + s \cdot (L_b + R_{link} \cdot R_{Clink} \cdot C_{link} \cdot D) + s^2 \cdot (R_{link} + R_{Clink}) \cdot L_b \cdot C_{link}} \quad (3.2)$$

Portanto, a função de transferência de malha aberta do sistema é dada pela expressão (3.3).

$$G_{i_{boost}}(s) = \frac{H_{i_{boost}}}{V_{t_{boost}}} \cdot \frac{\tilde{i}_{lb}(s)}{\tilde{d}(s)} = 3337,614 \cdot \frac{s + 22,44}{s^2 + 16,11 \cdot s + 83530} \quad (3.3)$$

Utilizando o método de discretização *zoh* por meio da função *c2d* do Matlab (`c2d(Gi,Tai,'zoh')`), obtém-se a função de transferência discretizada para o projeto do controlador de corrente, conforme visto em (3.4).

$$G_{i_{boost}}(z) = 0,3338 \cdot \frac{z - 0,9978}{z^2 - 1,998 \cdot z + 0,9984} \quad (3.4)$$

Portanto, a função de transferência utilizada para o projeto do controlador de corrente no plano  $W$  é dada por (3.5). A obtenção dessa função de transferência no plano  $W$  pode ser feita substituindo (3.1) em (3.4), ou simplesmente executando a função *d2c* do Matlab em (3.4) utilizando o método *tustin*, ou seja, `d2c(Giz,'tustin')`.

$$G_{i_{boost}}(w) = -0,1669 \cdot \frac{(w + 22,45) \cdot (w - 20000)}{w^2 + 16,12 \cdot w + 83540} \quad (3.5)$$

O compensador adotado para o controle foi um compensador do tipo proporcional-integral (PI), cuja função de transferência no plano W é dada por (3.6).

$$C_{i_{\text{boost}}}(w) = K_i \cdot \frac{w + \omega_{zi}}{w} \quad (3.6)$$

A frequência de cruzamento para a malha de corrente foi definida vinte vezes menor do que a frequência de chaveamento  $F_{s1}$ , resultando nas frequências mostradas em (3.7) e (3.8).

$$f_{CI} = \frac{F_{s1}}{20} = 1500 \text{ Hz} \quad (3.7)$$

$$\omega_{CI} = 2 \cdot \pi \cdot f_{CI} = 9424,8 \text{ rad/s} \quad (3.8)$$

O zero do controlador PI foi alocado em uma frequência igual a 10 Hz, conforme (3.9) e (3.10).

$$f_{zi} = 100 \text{ Hz} \quad (3.9)$$

$$\omega_{zi} = 2 \cdot \pi \cdot f_{zi} = 628,3185 \text{ rad/s} \quad (3.10)$$

Quando a transformação para o plano W é realizada ocorrem distorções de frequência, que podem ser corrigidas por meio de (3.11) e (3.12).

$$v_{CI} = \left( \frac{2}{T_{ai}} \right) \cdot \tan(\pi \cdot T_{ai} \cdot f_{CI}) = 10191 \text{ rad/s} \quad (3.11)$$

$$v_{zi} = \left( \frac{2}{T_{ai}} \right) \cdot \tan(\pi \cdot T_{ai} \cdot f_{zi}) = 628,5253 \text{ rad/s} \quad (3.12)$$

A obtenção do ganho do controlador,  $K_i$ , é feita de forma que se tenha a frequência de corte desejada, conforme calculado em (3.13).

$$K_i = \left. \frac{1}{\frac{w + v_{ZI}}{w} \cdot (-0,1669) \cdot \frac{(w + 11,21) \cdot (w - 20000)}{w^2 + 21,89 \cdot w + 41770}} \right|_{w=v_{ci}} = 2,713 \quad (3.13)$$

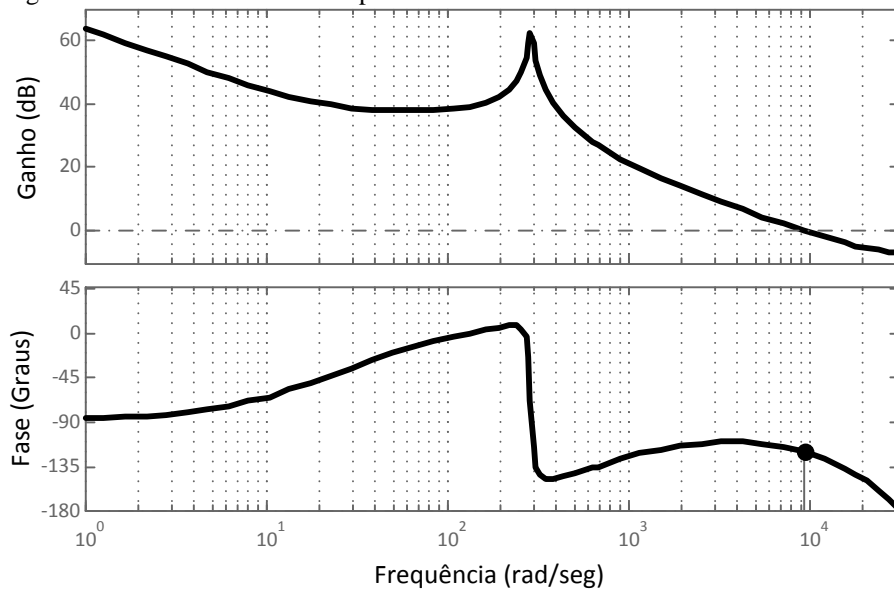
Substituindo (3.12) e (3.13) em (3.6) obtém-se a função de transferência de controlador de corrente no plano W, apresentada em (3.14).

$$C_{i_{\text{boost}}}(w) = 2,713 \cdot \frac{w + 628,53}{w} \quad (3.14)$$

Obtido o controlador no plano W, a próxima etapa consiste na transformação deste controlador para o plano Z. Esta transformação pode ser facilmente realizada por meio da aplicação do comando *c2d* do Matlab em (3.14) utilizando o método *tustin*, ou seja, *c2d(Ciw,Tai,'tustin')*. A expressão (3.15) mostra a equação do controlador de corrente projetado.

$$C_{i_{\text{boost}}}(z) = 2,7982 \cdot \frac{z - 0,9391}{z - 1} \quad (3.15)$$

Figura 3.2 – Diagrama de Bode do sistema compensado.



Fonte: Autor.

A Figura 3.2 mostra o diagrama de Bode do sistema compensado. A partir do diagrama de Bode, conclui-se que o controlador projetado atendeu bem as especificações de projeto, pois o gráfico do ganho corta o eixo exatamente na frequência de cruzamento especificada ( $9,42 \cdot 10^3$  rad/s) e o sistema compensado apresentou uma margem de fase aceitável de  $59,4^\circ$ .

A equação a diferença que é implementada no programa do microcontrolador é mostrada em (3.16), onde  $PI_{\text{boost}}[k]$  é a saída do controlador. No trabalho de Almeida (ALMEIDA, 2012) é mostrado passo-a-passo o desenvolvimento desta equação a partir da função de transferência de um controlador do tipo proporcional-integral (PI). Esta função será executada a cada 100 us. As funções  $ilb[k-1]$  e  $erro[k-1]$  representam os valores armazenados da corrente no indutor  $L_b$  e do erro estático em um laço anterior ao atual laço de operação, respectivamente.

$$PI_{\text{boost}}[k] = PI_{\text{boost}}[k-1] + A \cdot erro[k] - B \cdot erro[k-1] \quad (3.16)$$

Onde,

$$\begin{cases} erro[k] = (ilb_{\text{ref}} - ilb[k] \cdot Hi_{\text{boost}}) \\ ilb_{\text{ref}} = \frac{P_{\text{in}}}{V_{\text{bar}}} \cdot Hi_{\text{boost}} = 6,43 \cdot 30 = 193 \\ A = 2,7982 \\ B = 2,7982 \cdot 0,9391 = 2,6278 \end{cases} \quad (3.17)$$

### 3.3 Modelagem do conversor do estágio CC-CA

#### 3.3.1 Obtenção do modelo do conversor visto do lado da rede

Para a obtenção do modelo do conversor CC-CA visto do lado rede, primeiramente, devem-se assumir as tensões de fase para um sistema trifásico equilibrado em sequência positiva, conforme mostrado em (3.18).



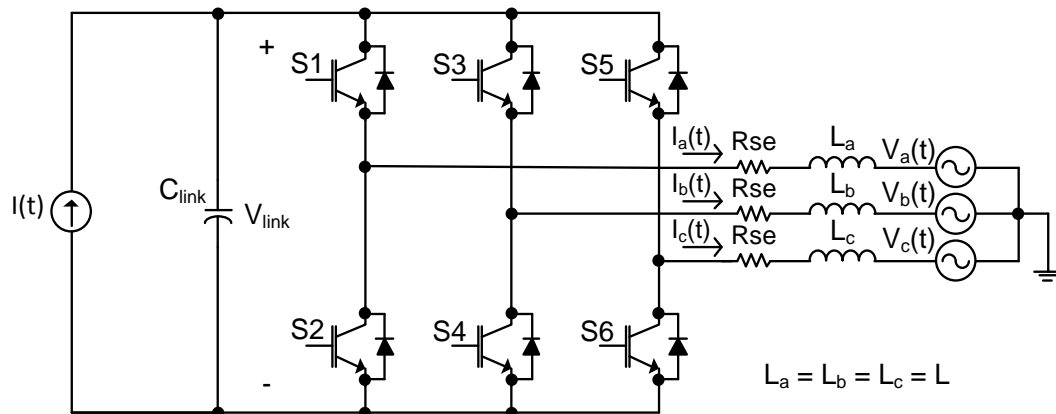
$$\begin{cases} V_a(t) = V_p \cdot \text{sen}(\omega \cdot t) \\ V_b(t) = V_p \cdot \text{sen}(\omega \cdot t - 120^\circ) \\ V_c(t) = V_p \cdot \text{sen}(\omega \cdot t + 120^\circ) \end{cases} \quad (3.18)$$

Portanto, os valores de linha destas tensões de entrada são mostrados na expressão (3.19).

$$\begin{cases} V_{ab}(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 30^\circ) \\ V_{bc}(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t - 90^\circ) \\ V_{ca}(t) = \sqrt{3} \cdot V_p \cdot \text{sen}(\omega \cdot t + 150^\circ) \end{cases} \quad (3.19)$$

O conversor CC-CA está representado na Figura 3.3. Algumas modificações foram feitas para simplificar sua análise. A corrente  $I(t)$  representa a corrente proveniente do estágio CC-CC antecedente ao barramento de entrada do inversor.

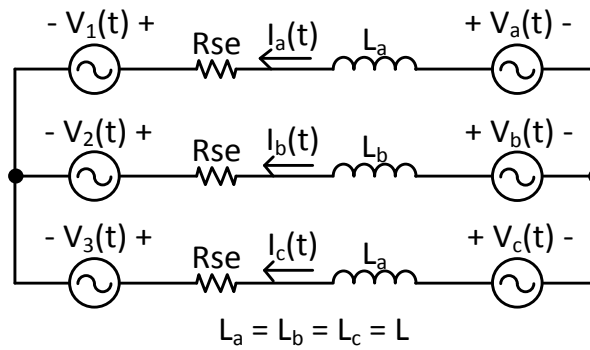
Figura 3.3 – Conversor CC-CA conectado à rede elétrica.



Fonte: Autor.

Para desenvolver a modelagem o circuito da Figura 3.3 foi simplificado para o circuito mostrado na Figura 3.4.

Figura 3.4 – Simplificação do circuito do conversor CC-CA conectado à rede elétrica.



Fonte: Autor.

A partir do conhecimento das leis de Kirchoff, chega-se às equações das malhas mostradas em (3.20).

$$\begin{cases} V_a(t) - L_a \cdot \frac{dI_a(t)}{dt} - Rse \cdot I_a(t) - V_1(t) - V_b(t) + L_b \cdot \frac{dI_b(t)}{dt} + Rse \cdot I_b(t) + V_2(t) = 0 \\ V_b(t) - L_b \cdot \frac{dI_b(t)}{dt} - Rse \cdot I_b(t) - V_2(t) - V_c(t) + L_c \cdot \frac{dI_c(t)}{dt} + Rse \cdot I_c(t) + V_3(t) = 0 \\ V_c(t) - L_c \cdot \frac{dI_c(t)}{dt} - Rse \cdot I_c(t) - V_3(t) - V_a(t) + L_a \cdot \frac{dI_a(t)}{dt} + Rse \cdot I_a(t) + V_1(t) = 0 \end{cases} \quad (3.20)$$

Reorganizando os termos de (3.20), obtém-se (3.21).

$$\begin{cases} V_{ab}(t) - L \cdot \frac{dI_{ab}(t)}{dt} - Rse \cdot I_{ab}(t) - V_{12}(t) = 0 \\ V_{bc}(t) - L \cdot \frac{dI_{bc}(t)}{dt} - Rse \cdot I_{bc}(t) - V_{23}(t) = 0 \\ V_{ca}(t) - L \cdot \frac{dI_{ca}(t)}{dt} - Rse \cdot I_{ca}(t) - V_{31}(t) = 0 \end{cases} \quad (3.21)$$

Onde,

$$\begin{cases} V_{ab}(t) = V_a(t) - V_b(t) \quad \therefore \quad I_{ab}(t) = I_a(t) - I_b(t) \quad \therefore \quad V_{12} = V_1(t) - V_2(t) \\ V_{bc}(t) = V_b(t) - V_c(t) \quad \therefore \quad I_{bc}(t) = I_b(t) - I_c(t) \quad \therefore \quad V_{23} = V_2(t) - V_3(t) \\ V_{ca}(t) = V_c(t) - V_a(t) \quad \therefore \quad I_{ca}(t) = I_c(t) - I_a(t) \quad \therefore \quad V_{31} = V_3(t) - V_1(t) \\ L_a = L_b = L_c = L \end{cases} \quad (3.22)$$

Sabendo-se que o conversor CC-CA com entrada fonte de tensão apresenta característica de um conversor do tipo *Buck*, podem-se escrever as tensões  $V_{12}(t)$ ,  $V_{23}(t)$  e  $V_{32}(t)$  em função das razões cíclicas  $D_{ab}(t)$ ,  $D_{bc}(t)$  e  $D_{ca}(t)$  e da tensão no elo CC,  $V_{link}$ , conforme apresentado em (3.23).

$$\begin{cases} V_{12}(t) = V_{link} \cdot D_{ab}(t) \\ V_{23}(t) = V_{link} \cdot D_{bc}(t) \\ V_{31}(t) = V_{link} \cdot D_{ca}(t) \end{cases} \quad (3.23)$$

A substituição de (3.23) em (3.21) resulta em (3.24).

$$\begin{cases} V_{ab}(t) - L \cdot \frac{dI_{ab}(t)}{dt} - Rse \cdot I_{ab}(t) - V_{link} \cdot D_{ab}(t) = 0 \\ V_{bc}(t) - L \cdot \frac{dI_{bc}(t)}{dt} - Rse \cdot I_{bc}(t) - V_{link} \cdot D_{bc}(t) = 0 \\ V_{ca}(t) - L \cdot \frac{dI_{ca}(t)}{dt} - Rse \cdot I_{ca}(t) - V_{link} \cdot D_{ca}(t) = 0 \end{cases} \quad (3.24)$$

Partindo de (3.24), são definidos os vetores apresentados em (3.25).

$$\vec{V}_{abc} = \begin{bmatrix} V_{ab}(t) \\ V_{bc}(t) \\ V_{ca}(t) \end{bmatrix}; \vec{I}_{abc} = \begin{bmatrix} I_{ab}(t) \\ I_{bc}(t) \\ I_{ca}(t) \end{bmatrix}; \vec{D}_{abc} = \begin{bmatrix} D_{ab}(t) \\ D_{bc}(t) \\ D_{ca}(t) \end{bmatrix} \text{ e } \vec{V}_{link} = \begin{bmatrix} V_{link} \\ V_{link} \\ V_{link} \end{bmatrix} \quad (3.25)$$

Logo, (3.24) pode ser representada na forma vetorial, como visto em (3.26).

$$\vec{V}_{abc} - L \cdot \frac{d\vec{I}_{abc}}{dt} - Rse \cdot \vec{I}_{abc} - \vec{V}_{link} \cdot \vec{D}_{abc} = 0 \quad (3.26)$$

Dando continuidade a modelagem vista do lado rede, define-se a matriz  $\vec{B}^{-1}$  como sendo a transformada dq0 direta, conforme apresentada em (3.27) (HOLMES; LIPO, 2003).

$$\vec{\mathbf{B}}^{-1} = \frac{2}{3} \cdot \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ \text{sen}(\omega.t) & \text{sen}(\omega.t - 2.\pi/3) & \text{sen}(\omega.t + 2.\pi/3) \\ \text{cos}(\omega.t) & \text{cos}(\omega.t - 2.\pi/3) & \text{cos}(\omega.t + 2.\pi/3) \end{bmatrix} \quad (3.27)$$

A inversa de  $\vec{\mathbf{B}}^{-1}$ , que é a matriz  $\vec{\mathbf{B}}$ , é mostrada em (3.28).

$$\vec{\mathbf{B}} = \begin{bmatrix} 1/\sqrt{2} & \text{sen}(\omega.t) & \text{cos}(\omega.t) \\ 1/\sqrt{2} & \text{sen}(\omega.t - 2.\pi/3) & \text{cos}(\omega.t - 2.\pi/3) \\ 1/\sqrt{2} & \text{sen}(\omega.t + 2.\pi/3) & \text{cos}(\omega.t + 2.\pi/3) \end{bmatrix} \quad (3.28)$$

Os vetores da equação (3.25) podem ser representados em função da transformada inversa e dos vetores nas coordenadas dq0, conforme mostrado em (3.29).

$$\vec{\mathbf{V}}_{abc} = \vec{\mathbf{B}} \cdot \vec{\mathbf{V}}_{dq0}; \quad \vec{\mathbf{I}}_{abc} = \vec{\mathbf{B}} \cdot \vec{\mathbf{I}}_{dq0} \quad \text{e} \quad \vec{\mathbf{D}}_{abc} = \vec{\mathbf{B}} \cdot \vec{\mathbf{D}}_{dq0} \quad (3.29)$$

A substituição dos vetores definidos em (3.29) na equação (3.24) resulta em (3.30).

$$\begin{aligned} \vec{\mathbf{B}} \cdot \vec{\mathbf{V}}_{dq0} - L \cdot \frac{d(\vec{\mathbf{B}} \cdot \vec{\mathbf{I}}_{dq0})}{dt} - R_{SE} \cdot \vec{\mathbf{B}} \cdot \vec{\mathbf{I}}_{dq0} - \vec{\mathbf{V}}_{link} \cdot \vec{\mathbf{B}} \cdot \vec{\mathbf{D}}_{dq0} &= 0 \\ \vec{\mathbf{V}}_{dq0} - L \cdot \frac{d\vec{\mathbf{I}}_{dq0}}{dt} - L \cdot \vec{\mathbf{B}}^{-1} \cdot \frac{d\vec{\mathbf{B}}}{dt} \cdot \vec{\mathbf{I}}_{dq0} - R_{SE} \cdot \vec{\mathbf{I}}_{dq0} - \vec{\mathbf{V}}_{link} \cdot \vec{\mathbf{D}}_{dq0} &= 0 \end{aligned} \quad (3.30)$$

Desenvolvendo  $\vec{\mathbf{B}}^{-1} \cdot \left[ \frac{d\vec{\mathbf{B}}}{dt} \right]$ , obtém-se o resultado mostrado em (3.31).

$$\vec{\mathbf{B}}^{-1} \cdot \left[ \frac{d\vec{\mathbf{B}}}{dt} \right] = \omega \cdot \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & -1 \\ 0 & 1 & 0 \end{bmatrix} \quad (3.31)$$

Substituindo (3.31) em (3.30), chega-se à (3.32).

$$\begin{bmatrix} V_0(t) \\ V_d(t) \\ V_q(t) \end{bmatrix} - L \cdot \begin{bmatrix} \frac{dI_0(t)}{dt} \\ \frac{dI_d(t)}{dt} \\ \frac{dI_q(t)}{dt} \end{bmatrix} - L \cdot \omega \begin{bmatrix} 0 \\ -I_q(t) \\ I_d(t) \end{bmatrix} - R_{SE} \begin{bmatrix} I_0(t) \\ I_d(t) \\ I_q(t) \end{bmatrix} - V_{link} \begin{bmatrix} D_0(t) \\ D_d(t) \\ D_q(t) \end{bmatrix} = 0 \quad (3.32)$$

Aplicando a transformada dq0 direta nas tensões de linha da entrada, (3.19), obtém-se (3.33).

$$\vec{V}_{dq0} = \vec{B}^{-1} \cdot \vec{V}_{abc} \rightarrow \begin{bmatrix} V_0(t) \\ V_d(t) \\ V_q(t) \end{bmatrix} = V_p \cdot \begin{bmatrix} 0 \\ \sqrt{3} \\ 0 \end{bmatrix} \quad (3.33)$$

Por fim, as expressões para o conversor em variáveis dq0 são dadas em (3.34).

$$\begin{cases} L \cdot \frac{dI_0(t)}{dt} = -R_{se} \cdot I_0(t) - V_{link} \cdot D_0(t) \\ \frac{dI_d(t)}{dt} = \frac{V_p \cdot \sqrt{3}}{L} - \frac{R_{se}}{L} \cdot I_d(t) - \frac{V_{link}}{L} \cdot D_d(t) + \omega \cdot I_q(t) \\ \frac{dI_q(t)}{dt} = -\frac{R_{se}}{L} \cdot I_q(t) - \frac{V_{link}}{L} \cdot D_q(t) - \omega \cdot I_d(t) \end{cases} \quad (3.34)$$

Para desacoplar o eixo direto e de quadratura são definidas as variáveis auxiliares  $D_d'(t)$  e  $D_q'(t)$ , mostradas em (3.35).

$$\begin{cases} D_d'(t) = D_d(t) - \frac{L \cdot \omega \cdot I_q(t)}{V_{link}} \\ D_q'(t) = D_q(t) + \frac{L \cdot \omega \cdot I_d(t)}{V_{link}} \end{cases} \quad (3.35)$$

As expressões para o inversor em variáveis dq em função de  $D_d'(t)$  e  $D_q'(t)$  são apresentadas em (3.36).

$$\begin{cases} \frac{dI_d(t)}{dt} = \frac{V_p \cdot \sqrt{3}}{L} - \frac{R_{se}}{L} \cdot I_d(t) - \frac{V_{link}}{L} \cdot D_d'(t) \\ \frac{dI_q(t)}{dt} = -\frac{R_{se}}{L} \cdot I_q(t) - \frac{V_{link}}{L} \cdot D_q'(t) \end{cases} \quad (3.36)$$

Adicionando-se pequenas perturbações em torno do ponto de operação obtém-se (3.37).

$$\begin{cases} D_d'(t) = D_d'(t) + \tilde{d}_d'(t) \\ D_q'(t) = D_q'(t) + \tilde{d}_q'(t) \\ I_d(t) = I_d(t) + \tilde{i}_d(t) \\ I_q(t) = I_q(t) + \tilde{i}_q(t) \end{cases} \quad (3.37)$$

Substituindo os novos valores de  $D_d'(t)$ ,  $D_q'(t)$ ,  $I_d(t)$  e  $I_q(t)$  na equação geral (3.36), chega-se à (3.38).

$$\begin{cases} \frac{d[I_d(t) + \tilde{i}_d(t)]}{dt} = \frac{V_p \cdot \sqrt{3}}{L} - \frac{R_{se}}{L} \cdot [I_d(t) + \tilde{i}_d(t)] - \frac{V_{link}}{L} \cdot [D_d'(t) + \tilde{d}_d'(t)] \\ \frac{d[I_q(t) + \tilde{i}_q(t)]}{dt} = -\frac{R_{se}}{L} \cdot [I_q(t) + \tilde{i}_q(t)] - \frac{V_{link}}{L} \cdot [D_q'(t) + \tilde{d}_q'(t)] \end{cases} \quad (3.38)$$

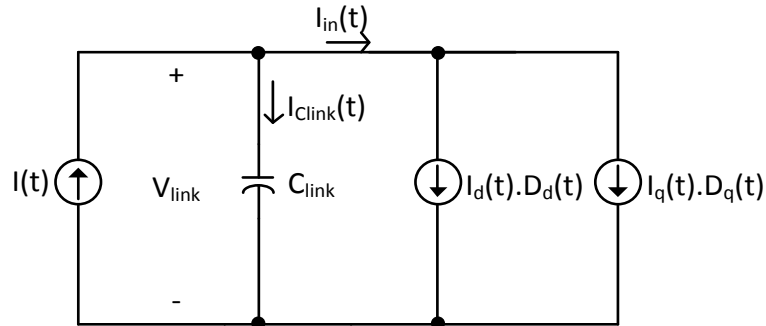
Subtraindo-se as equações com perturbações das equações sem perturbações e aplicando a transformada de Laplace obtêm-se as funções de transferências para os controladores de corrente com o sistema desacoplado. Estas funções estão apresentadas em (3.39).

$$\begin{cases} \frac{\tilde{i}_d(s)}{\tilde{d}_d'(s)} = -\frac{V_{link}}{R_{se} + s \cdot L} \\ \frac{\tilde{i}_q(s)}{\tilde{d}_q'(s)} = -\frac{V_{link}}{R_{se} + s \cdot L} \end{cases} \quad (3.39)$$

### 3.3.2 Obtenção do modelo do conversor visto do lado CC

Para obtenção da função de transferência sobre o capacitor no elo CC, deve-se considerar o circuito equivalente visto pelo lado CC mostrado Figura 3.5. Neste circuito equivalente, a corrente  $I(t)$  representa a corrente proveniente do estágio CC-CC a montante do inversor e a corrente  $I_{in}(t)$  é a corrente de entrada do inversor.

Figura 3.5 – Circuito equivalente visto pelo lado CC.



Fonte: Autor.

As equações (3.40) e (3.41) são obtidas do nó presente no circuito da Figura 3.5.

$$I(t) = I_{in}(t) + I_{Clink}(t) \quad (3.40)$$

$$I_{in}(t) = I_d(t) \cdot D_d(t) + I_q(t) \cdot D_q(t) \quad (3.41)$$

De (3.40) pode-se obter a função de transferência entre a tensão no elo CC,  $V_{link}$ , e a corrente de entrada do inversor,  $I_{in}(t)$ . Adicionando-se pequenas perturbações em torno do ponto de operação em (3.40) chega-se à (3.42).

$$I(t) = I_{in}(t) + \tilde{i}_{in}(t) + C_{link} \cdot \frac{d[V_{link}(t) + \tilde{v}_{link}(t)]}{dt} \quad (3.42)$$

Subtraindo (3.42) de (3.40) e aplicando a transformada de Laplace, chega-se à função de transferência mostrada em (3.43).

$$\frac{\tilde{v}_{link}(s)}{\tilde{i}_{in}(s)} = -\frac{1}{s \cdot C_{link}} \quad (3.43)$$

Para a obtenção da função de transferência entre a tensão no elo CC e da componente da corrente no eixo direto,  $I_d(t)$ , são aplicadas as devidas perturbações em (3.41), chegando a (3.44).

$$I_{in}(t) + \tilde{i}_{in}(t) = [I_d(t) + \tilde{i}_d(t)] \cdot [D_d(t) + \tilde{d}_d(t)] + I_q(t) \cdot D_q(t) \quad (3.44)$$

$$I_{in}(t) + \tilde{i}_{in}(t) = I_d(t) \cdot D_d(t) + I_d(t) \cdot \tilde{d}_d(t) + \tilde{i}_d(t) \cdot D_d(t) + \tilde{i}_d(t) \cdot \tilde{d}_d(t) + I_q(t) \cdot D_q(t)$$

Partindo da transformada de Park, (3.27), chega-se a (3.45), que define  $D_d(t)$ .

$$D_d(t) = \frac{\sqrt{3} \cdot V_p}{V_{link}} \quad (3.45)$$

A potência ativa pode ser calculada considerando as componentes da tensão e da corrente nos eixos ortogonais dq0, conforme mostra a expressão (3.46). A equação (3.47) mostra de forma simplificada o cálculo da potência ativa, considerando que  $V_q(t)$  é igual a zero.

$$P_o = \frac{V_d(t) \cdot I_d(t) + V_q(t) \cdot I_q(t)}{\sqrt{2}} \quad (3.46)$$

$$P_o = \frac{V_d(t) \cdot I_d(t)}{\sqrt{2}} \quad (3.47)$$

Subtraindo a equação com perturbação, (3.44), da equação sem perturbação, (3.41), e substituindo (3.45) e (3.47), chega-se à (3.48).

$$\tilde{i}_{in}(t) = \frac{\sqrt{2} \cdot P_o}{\sqrt{3} \cdot V_p} \cdot \tilde{d}_d(t) + \tilde{i}_d(t) \cdot \frac{\sqrt{3} \cdot V_p}{V_{link}} + \tilde{i}_d(t) \cdot \tilde{d}_d(t) \quad (3.48)$$

Partindo de (3.35) e considerando  $I_q(t)$  igual a zero, assumindo que, como será visto no próximo tópico deste trabalho, a referência de corrente de eixo de quadratura será zero, chega-se a (3.49).

$$\tilde{d}_d'(t) = \tilde{d}_d(t) \quad (3.49)$$



Em (3.48), o termo  $\tilde{i}_d(t)\tilde{d}_d(t)$ , devido a sua pequena magnitude, pode ser desprezado. Finalmente, substituindo as funções de transferências apresentadas em (3.39) e (3.43) na expressão (3.48), obtem-se a função de transferência (3.50).

$$\frac{\tilde{v}_{\text{link}}(s)}{\tilde{i}_d(s)} = -\frac{1}{s \cdot C_{\text{link}}} \cdot \left[ -K \cdot R_{se} - K \cdot s \cdot L + \frac{\sqrt{3} \cdot V_p}{V_{\text{link}}} \right] \quad (3.50)$$

Onde,

$$K = \frac{\sqrt{2} \cdot P_o}{\sqrt{3} \cdot V_p \cdot V_{\text{link}}} \quad (3.51)$$

### 3.4 Controle do estágio CC-CA

#### 3.4.1 Estratégia de controle do estágio CC-CA

A estratégia de controle mostrada na Figura 3.6 e é equivalente a estratégia apresentada adotada para o conversor do estágio CC-CA está em (SCHONARDIE; MARTINS, 2007). Esta técnica de controle apresenta duas importantes características que justificam sua implementação, que são:

- A utilização de um menor número de sensores, pois somente são necessários dois sensores de corrente, uma vez que o terceiro sinal de corrente pode ser obtido de forma algébrica, e um sensor de tensão no elo CC.
- É realizada somente uma transformada dq direta e uma transformada dq inversa, onde são obtidas as corrente de eixo direto,  $I_d$ , e de quadratura,  $I_q$ , e os sinais trifásicos que serão modulados, respectivamente.

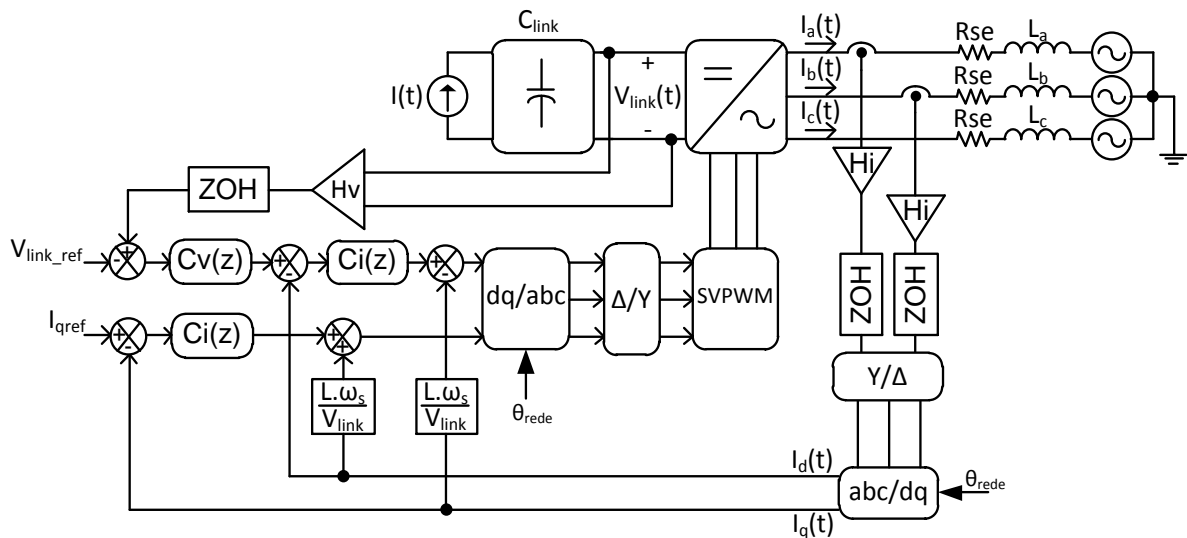
Outras estratégias de controle para inversores trifásicos alimentados em tensão conectados à rede elétrica são apresentadas nos artigos de Villalva, Khalifa, Tsengenes e Liuchen (KHALIFA; EL-SAADANY, 2010; TSENGENES; ADAMIDIS, 2011; VILLALVA; GAZOLI; FILHO, 2009; WANG; CHANG; MAO, 2008).

De acordo com a Figura 3.6, inicialmente dois dos três sinais de correntes sintetizadas pelo conversor são adquiridos por meio de sensores. Em seguida, as operações

apresentadas em (3.52) são executadas nos sinais de corrente medidos. A transformada dq0 é então aplicada nos valores de corrente  $I_{ab}(t)$ ,  $I_{bc}(t)$  e  $I_{ca}(t)$ .

$$\begin{cases} I_c(t) = -[I_a(t) + I_b(t)] \\ I_{ab}(t) = I_a(t) - I_b(t) \\ I_{bc}(t) = I_b(t) - I_c(t) \\ I_{ca}(t) = I_c(t) - I_a(t) \end{cases} \quad (3.52)$$

Figura 3.6 – Estratégia de controle do estágio de conversão CC-CA.



Fonte: Autor.

O ângulo utilizado nas transformadas dq direta e inversa,  $\theta_{rede}$ , representa a posição instantânea da tensão de linha  $V_{ab}$  da rede elétrica. O ângulo de posicionamento da rede elétrica trifásica pode ser obtido por meio de um circuito de sincronismo do tipo PLL (*Phase Locked Loop*) ou simplesmente por um circuito que faz a detecção da passagem pelo zero de uma fase adotada como referência. Neste trabalho foi adotado um circuito simples do tipo PLL. Maiores detalhes do circuito de sincronismo podem ser verificados no Apêndice D.

Os valores de referência da tensão do elo CC e da corrente do eixo de quadratura são designados por  $V_{link\_ref}$  e  $I_{qref}$ , respectivamente. A saída do compensador da malha de tensão do elo CC,  $Cv[z]$ , é a utilizada como referência da corrente de eixo direto.

Antes da obtenção da transformada inversa dq0 e da obtenção dos sinais de controle dos interruptores do estágio CC-CA, são feitas algumas operações que correspondem ao acoplamento das variáveis  $I_d$  e  $I_q$  às saídas dos compensadores que controlam  $I_q$  e  $I_d$ , respectivamente. Estas operações correspondem às equações apresentadas em (3.35). Com o

sistema acoplado, realiza-se a transformada inversa  $dq0$  nos sinais de controle obtidos. Os três sinais resultantes desta transformação são convertidos em seus respectivos valores de fase. Por fim, os sinais resultantes são modulados e os ciclos de trabalho dos interruptores do estágio CC-CA são obtidos.

Com a tensão de entrada controlada em 600 V, a quantidade de potência ativa disponível na entrada do estágio CC-CA será determinada pela corrente processada pelo estágio CC-CC, que dependerá da energia disponibilizada no barramento de 311V. Desta forma, o controle do estágio CC-CC deve receber a informação instantânea da quantidade de energia convertida nos módulos fotovoltaicos para, assim, poder ajustar o valor da corrente de entrada do conversor.

O controle da potência reativa será realizado alterando-se o valor de  $I_{qref}$ . Como se pretende injetar somente potência ativa na rede elétrica,  $I_{qref}$  assumirá o valor zero. O valor de  $I_{qref}$  poderá ser diferente de zero em algumas situações onde é necessária a entrega de potência reativa à rede elétrica, como no caso da ocorrência de um afundamento de tensão na saída do conversor.

### ***3.4.2 Projeto dos controladores discretos***

Para o projeto dos controlares discretos das malhas de tensão e corrente do conversor do estágio CC-CA, foi utilizada exatamente a mesma metodologia utilizada no projeto controlador de corrente do conversor do estágio CC-CC. A Tabela 3.2 mostra os parâmetros necessários para o projeto dos controladores discretos. Assim como na Tabela 3.1, todos os valores presentes na Tabela 3.2 tratam-se de valores reais. Observa-se que a taxa de amostragem da malha de tensão é escolhida 10 vezes menor do que a taxa de amostragem adotada para a malha de corrente, pois a malha de tensão do elo CC deve ser mais lenta que a malha de corrente de eixo direto. O valor de potência de saída apresentado na Tabela 3.2 nada mais é do que a potência de entrada ( $P_{in}$ ) multiplicada pelo rendimento total do conversor ( $\eta_T$ ) dados na Tabela 2.5. O ganho do elemento de medição de tensão ( $H_v$ ) foi representado com o valor 1, pois a leitura de tensão fornece o valor real da tensão presente no elo CC, considerando uma pequena tolerância. O circuito que faz esta medida de tensão é mostrado com detalhes no Apêndice E.

Tabela 3.2 – Parâmetros utilizados no projeto dos controladores.

Parâmetro	Simbologia	Valor
Tensão de linha da rede elétrica	V <sub>ac</sub>	380 V <sub>rms</sub>
Tensão no elo CC	V <sub>link</sub>	600 V
Capacitor de elo CC	C <sub>link</sub>	470 μF
Indutor de filtro em cada fase	L <sub>a</sub> = L <sub>b</sub> = L <sub>c</sub> = L	6,72 mH
Resistência série equivalente do indutor L	R <sub>se</sub>	0,8 Ω
Potência máxima de saída	P <sub>o</sub>	1800 W
Frequência de chaveamento	F <sub>s2</sub>	10 kHz
Frequência da rede elétrica	Fr	60 Hz
Tempo de amostragem da malha de tensão	T <sub>av</sub>	1 ms
Tempo de amostragem da malha de corrente	T <sub>ai</sub>	100 μs
Valor de pico do sinal triangular	V <sub>t</sub>	2950
Ganho do elemento de medição de tensão	H <sub>v</sub>	1
Ganho do elemento de medição de corrente	H <sub>i</sub>	27

Fonte: Autor.

### 3.4.2.1 Projeto da malha de corrente

A função de transferência para o projeto do controlador da malha de corrente é dada pela expressão (3.53).

$$\frac{\tilde{i}_d(s)}{\tilde{d}_d'(s)} = -\frac{H_i}{V_t} \cdot \frac{V_{link}}{R_{se} + s.L} = -\frac{817,191}{s + 119} \quad (3.53)$$

Da expressão (3.53), determina-se a função de transferência discretizada utilizada no projeto do controlador (3.54).

$$\frac{\tilde{i}_d(z)}{\tilde{d}_d'(z)} = -\frac{0,081235}{z - 0,9882} \quad (3.54)$$

Portanto, a função de transferência utilizada para o projeto do controlador de corrente no plano W é dada por (3.55).

$$\frac{\tilde{i}_d(w)}{\tilde{d}_d'(w)} = 0,04086 \cdot \frac{w - 20000}{w + 119} \quad (3.55)$$

O compensador adotado para o controle foi um compensador do tipo proporcional-integral (PI), cuja função de transferência no plano W é dada por (3.56).

$$C_i(w) = -K_i \cdot \frac{w + \omega_{zi}}{w} \quad (3.56)$$

A frequência de cruzamento para a malha de corrente foi definida em um décimo da frequência de chaveamento  $F_{s2}$ , resultando nas frequências mostradas em (3.57) e (3.58).

$$f_{CI} = \frac{F_{s2}}{10} = 1000 \text{ Hz} \quad (3.57)$$

$$\omega_{CI} = 2 \cdot \pi \cdot f_{CI} = 6283,2 \text{ rad/s} \quad (3.58)$$

O zero do controlador PI foi alocado em uma frequência igual a cinco vezes a frequência da rede elétrica, conforme (3.59) e (3.60).

$$f_{zi} = 5 \cdot Fr = 300 \text{ Hz} \quad (3.59)$$

$$\omega_{zi} = 2 \cdot \pi \cdot f_{zi} = 1885 \text{ rad/s} \quad (3.60)$$

Corrigindo as distorções de frequência resultantes da transformação para o plano W obtêm-se (3.61) e (3.62).

$$v_{CI} = \left( \frac{2}{T_{ai}} \right) \cdot \tan(\pi \cdot T_{ai} \cdot f_{CI}) = 6498,4 \text{ rad/s} \quad (3.61)$$

$$v_{zi} = \left( \frac{2}{T_{ai}} \right) \cdot \tan(\pi \cdot T_{ai} \cdot f_{zi}) = 1890,6 \text{ rad/s} \quad (3.62)$$

A obtenção do ganho do controlador,  $K_i$ , é feita de forma que se tenha a frequência de corte desejada, conforme calculado em (3.63).

$$K_i = \left. \frac{1}{-\frac{w + v_{z1}}{w} \cdot 0,04086 \cdot \frac{w - 20000}{w + 0,1488}} \right|_{w=v_{c1}} = 7,263 \quad (3.63)$$

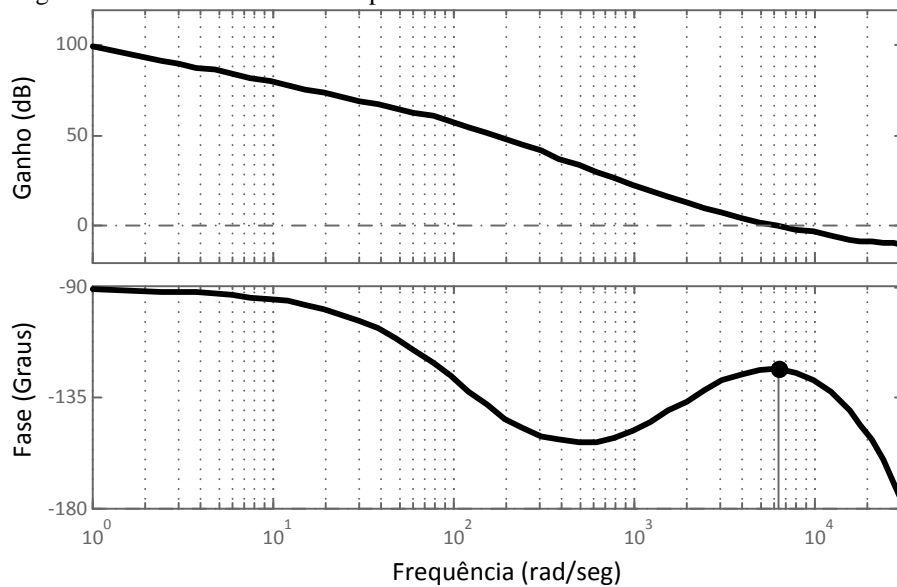
Substituindo (3.62) e (3.63) em (3.56) obtém-se a função de transferência de controlador de corrente no plano W, apresentada em (3.64).

$$C_i(w) = -7,263 \cdot \frac{w + 1891}{w} \quad (3.64)$$

Fazendo a transformação do plano W para o plano discreto em (3.64), chega-se a expressão (3.65)(3.81), a qual mostra o controlador de corrente projetado.

$$C_i(z) = -7,9495 \cdot \frac{z - 0,8273}{z - 1} \quad (3.65)$$

Figura 3.7 – Diagrama de Bode do sistema compensado.



Fonte: Autor.

A Figura 3.7 mostra os diagramas de Bode de ganho e de fase do sistema compensado. A partir do diagrama de Bode, conclui-se que o controlador projetado atendeu bem as especificações de projeto, pois o gráfico do ganho cruza o eixo exatamente na

frequência de cruzamento especificada ( $6,28 \cdot 10^3$  rad/s) e o sistema compensado apresentou uma margem de fase aceitável de  $56,8^\circ$ .

As equações a diferença que são implementadas no programa do microcontrolador para o controle das correntes de eixo direto e de quadratura são mostrada em (3.66) e (3.67), onde  $PI_d[k]$  e  $PI_q[k]$  são as saídas dos controladores de corrente.

$$PI_d[k] = PI_d[k-1] + A \cdot \text{erro}_{id}[k] - B \cdot \text{erro}_{id}[k-1] \quad (3.66)$$

$$PI_q[k] = PI_q[k-1] + A \cdot \text{erro}_{iq}[k] - B \cdot \text{erro}_{iq}[k-1] \quad (3.67)$$

Onde,

$$\begin{cases} \text{erro}_{id}[k] = (i_{dref} - i_d[k]) \\ i_{dref} = PI_{vlink}[k] \\ \text{erro}_{iq}[k] = (i_{qref} - i_q[k]) \\ i_{qref} = 0 \\ A = 7,9495 \\ B = 7,9495 \cdot 0,8273 = 6,5766 \end{cases} \quad (3.68)$$

### 3.4.2.2 Projeto da malha de tensão

A função de transferência para o projeto do controlador da malha de tensão é dada pela expressão (3.69).

$$\frac{\tilde{v}_{link}(s)}{\tilde{i}_d(s)} = -\frac{Hv}{Hi} \cdot \frac{1}{s \cdot C_{link}} \cdot \left[ -K \cdot R_{se} - K \cdot s \cdot L + \frac{\sqrt{3} \cdot V_p}{V_{link}} \right] = -0,0041691 \cdot \frac{s - 16860}{s} \quad (3.69)$$

Onde  $K$  é dado por (3.51) e  $V_p$  é o valor de pico da tensão de fase da rede elétrica.

A partir de (3.69), determina-se a função de transferência discretizada para o projeto do controlador de tensão, conforme visto em (3.70).

$$\frac{\tilde{v}_{link}(z)}{\tilde{i}_d(z)} = -0,0041691 \cdot \frac{z - 17,86}{z - 1} \quad (3.70)$$

Realizando as devidas operações em (3.70), obtém-se a função de transferência utilizada para o projeto do controlador de tensão no plano W (3.71).

$$\frac{\tilde{v}_{\text{link}}(w)}{\tilde{i}_d(w)} = -0,039309 \cdot \frac{w - 1788}{w} \quad (3.71)$$

O compensador adotado para o controle foi um compensador do tipo proporcional-integral (PI), cuja função de transferência no plano W é dada por (3.72).

$$C_v(w) = K_v \cdot \frac{w + \omega_{zV}}{w} \quad (3.72)$$

A frequência de cruzamento para a malha de tensão foi definida em 20 Hz, resultando nas frequências mostradas em (3.73) e (3.74).

$$f_{cV} = 20\text{Hz} \quad (3.73)$$

$$\omega_{cV} = 2 \cdot \pi \cdot f_{cV} = 125,664\text{rad/s} \quad (3.74)$$

O zero do controlador PI foi alocado em uma frequência igual a 5 Hz, conforme (3.75) e (3.76).

$$f_{zV} = 5\text{Hz} \quad (3.75)$$

$$\omega_{zV} = 2 \cdot \pi \cdot f_{zV} = 31,416\text{rad/s} \quad (3.76)$$

Realizado as correções das distorções de frequência resultantes da transformação para o plano W, obtém-se (3.77) e (3.78).

$$v_{cV} = \left( \frac{2}{T_{av}} \right) \cdot \tan(\pi \cdot T_{av} \cdot f_{cV}) = 125,829\text{rad/s} \quad (3.77)$$

$$v_{zV} = \left( \frac{2}{T_{av}} \right) \cdot \tan(\pi \cdot T_{av} \cdot f_{zV}) = 31,419\text{rad/s} \quad (3.78)$$



A obtenção do ganho do controlador,  $K_v$ , é feita de forma que se tenha a frequência de corte desejada, conforme calculado em (3.79).

$$K_v = \left| \frac{1}{\frac{w + v_{zv}}{w} \cdot (-0,020969) \cdot \frac{w - 1688}{w}} \right|_{w=v_{cv}} = 1,7327 \quad (3.79)$$

Substituindo (3.78) e (3.79) em (3.72) obtém-se a função de transferência de controlador de tensão no plano  $W$ , apresentada em (3.80).

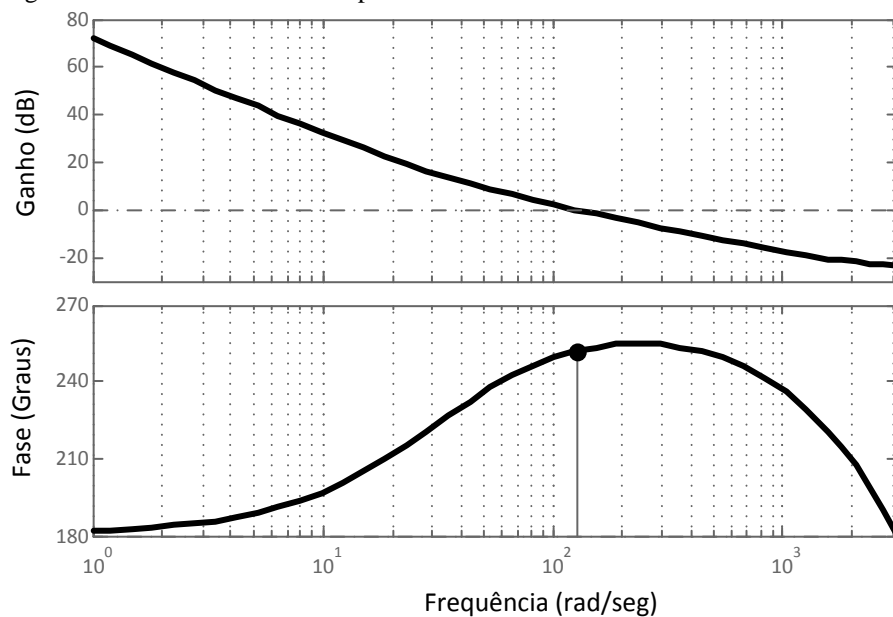
$$C_v(w) = 1,7327 \cdot \frac{w + 31,42}{w} \quad (3.80)$$

Fazendo a transformação do plano  $W$  para o plano discreto chega-se a expressão (3.81), que mostra o controlador de tensão projetado.

$$C_v(z) = 1,7599 \cdot \frac{z - 0,9691}{z - 1} \quad (3.81)$$

A Figura 3.8 mostra os diagramas de Bode de ganho e de fase do sistema compensado.

Figura 3.8 – Diagrama de Bode do sistema compensado.



Fonte: Autor.

Observando a Figura 3.8, conclui-se que o controlador de tensão projetado também correspondeu as especificações, uma vez que o gráfico do ganho cruza o eixo exatamente na frequência de cruzamento especificada (126 rad/s) e o sistema compensado apresentou uma margem de fase de 72°, a qual está dentro dos limites aceitáveis (entre 45° e 90°).

A equação a diferença que é implementada no microcontrolador para o controle da tensão no elo CC é mostrada em (3.82), onde  $PI_{vlink}[k]$  é a saída do controlador de tensão.

$$PI_{vlink}[k] = PI_{vlink}[k-1] + A \cdot erro_v[k] - B \cdot erro_v[k-1] \quad (3.82)$$

Onde,

$$\begin{cases} erro_v[k] = (V_{link}[k] - V_{link\_ref}) \\ V_{link\_ref} = 600 \text{ V} \\ A = 1,7599 \\ B = 1,7599 \cdot 0,9691 = 1,7055 \end{cases} \quad (3.83)$$

### 3.5 Considerações finais

Neste capítulo foi apresentado o projeto dos controladores digitais de ambos os estágios de processamento de energia para uma potência de entrada do conversor o valor máximo de 2 kW, com a taxa a amostragem da malha de tensão em 1 kHz e com a taxa de amostragem das malhas de corrente em 10 kHz. Além disso, foi apresentada a obtenção das funções de transferência necessárias para o projeto dos controladores do conversor do estágio CC-CA.

## 4 RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

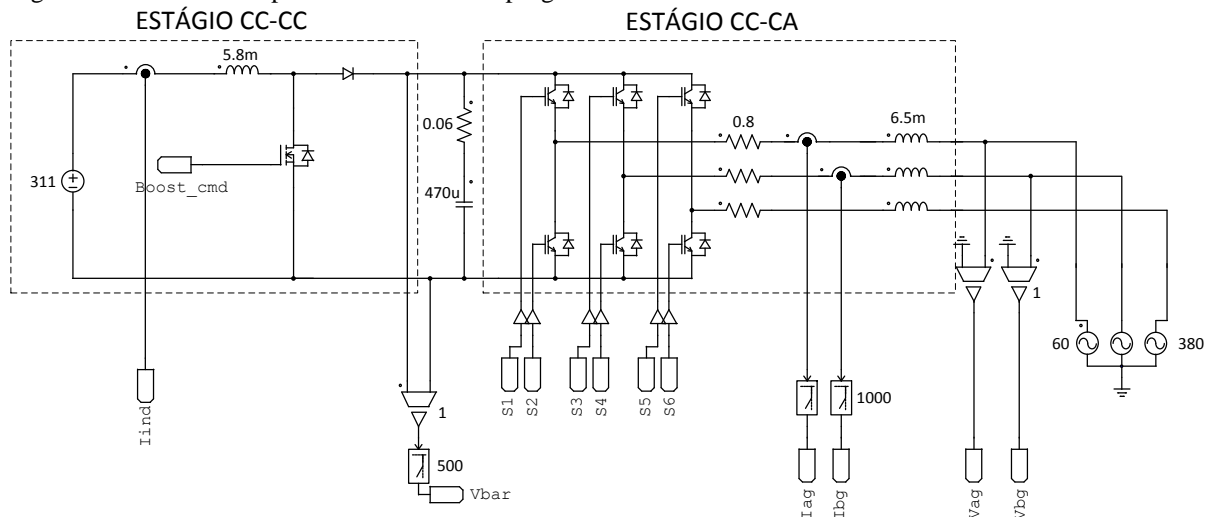
### 4.1 Introdução

Nesse capítulo são apresentados os principais resultados de simulação e experimentais relacionados ao funcionamento dos dois estágios do conversor CC-CA estudado e projetado neste trabalho. São mostradas as principais formas de onda de operação dos estágios CC-CC e CC-CA do conversor quando este está interligado à rede elétrica. Os resultados apresentados são suficientes para validar o projeto do conversor e o algoritmo de controle adotado.

### 4.2 Resultados de simulação

Neste tópico são apresentados os resultados de simulação, a qual foi desenvolvida no programa PSIM. A Figura 4.1 mostra o circuito de potência simulado.

Figura 4.1 – Circuito de potência simulado no programa PSIM.



Fonte: Autor.

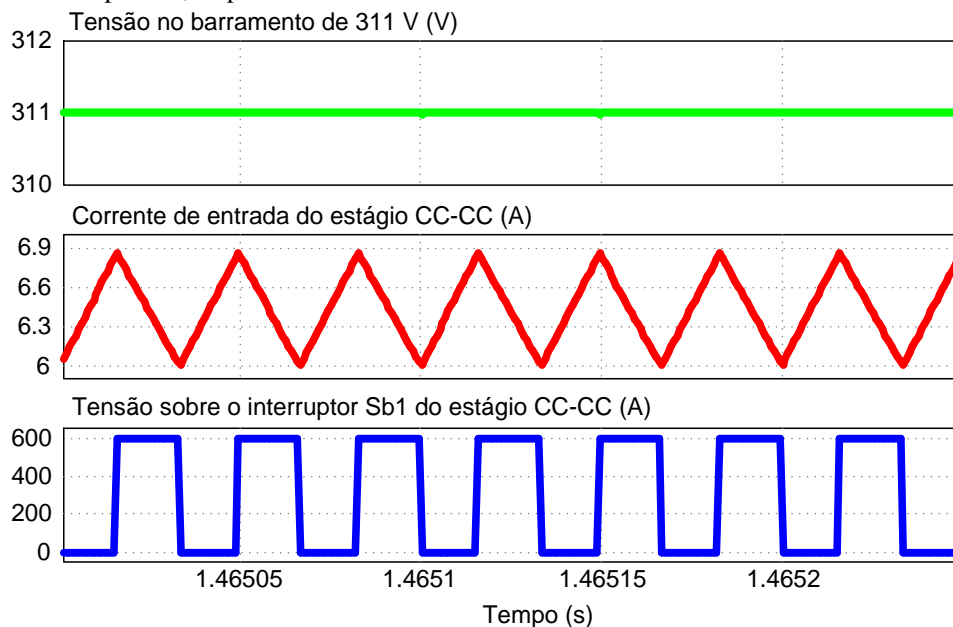
O controle digital projetado no capítulo anterior foi implementado por meio do *simplified C block*, o qual permite que o código em C seja inserido diretamente sem ser compilado. No Apêndice B pode-se ver todo o circuito de potência e de controle simulados, bem como os códigos em linguagem C inseridos dentro dos *simplified C blocks*. A simulação com o algoritmo de controle em linguagem C facilita bastante o processo de implementação deste código no microcontrolador. Este procedimento é descrito em detalhes neste capítulo.

### 4.2.1 Resultados do estágio CC-CC

Os dois estágios de processamento de energia foram simulados de forma simultânea, portanto os resultados que serão apresentados neste tópico correspondem ao do estágio CC-CC considerando o sistema já interligado a rede elétrica. Estes resultados de simulação são apresentados na Figura 4.2.

Da Figura 4.2, pode-se observar que a tensão no barramento CC de 311 V apresentou um valor estável, uma vez que foi considerado uma fonte de tensão constante. A corrente no indutor de entrada apresentou um valor médio de 6,43 A e um ondulação de 0,86 A (aproximadamente 13,4% do valor médio). A partir destes resultados de tensão e de corrente de entrada do estágio CC-CC, observa-se que a simulação foi desenvolvida com uma potência de entrada de 2 kW, a qual corresponde a potência máxima especificada que o sistema fotovoltaico é capaz de fornecer. Ainda na Figura 4.2, vê-se que o interruptor Sb apresentou uma frequência de chaveamento de 30 kHz e uma tensão de 600 V quando o mesmo é desligado. Esta tensão é exatamente a tensão controlada no elo CC, o que indica que o interruptor operou de forma correta.

Figura 4.2 – Resultados do estágio CC-CC: tensão no barramento de 311 V, corrente no indutor Lb de entrada e tensão sobre o interruptor Sb, respectivamente.



Fonte: Autor.

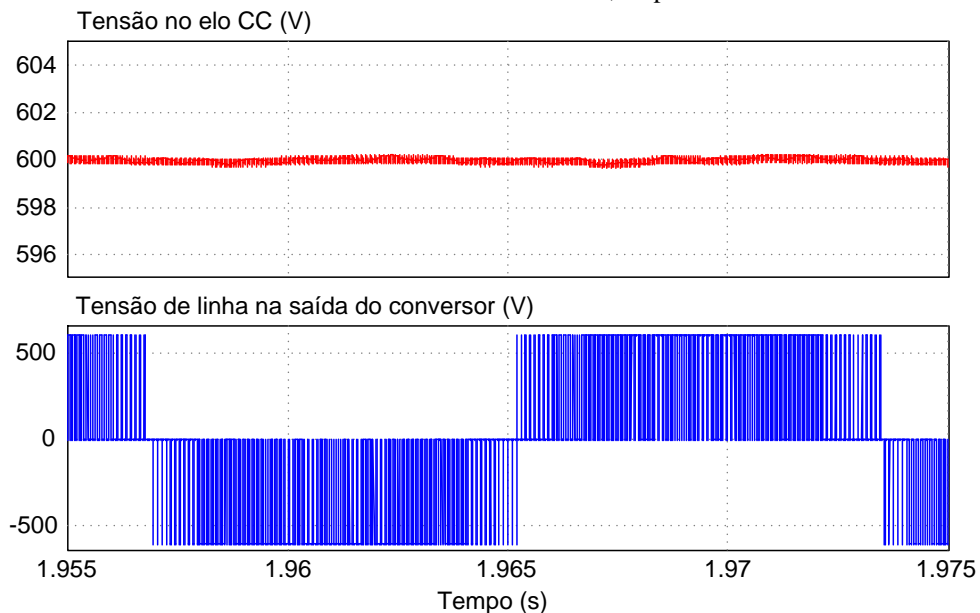
Por fim, conclui-se que os resultados do estágio CC-CC foram bem satisfatórios e validaram em simulação o projeto desenvolvido nos capítulos precedentes.

#### 4.2.2 Resultados do estágio CC-CA

Neste tópico são apresentados alguns resultados do estágio CC-CA com o sistema operando em regime permanente. Inicialmente, na Figura 4.3 são mostradas a tensão no elo CC e a tensão de linha na saída do conversor.

Na Figura 4.3, pode-se observar que a tensão do elo CC apresentou um valor de tensão controlada de 600 V, o qual corresponde ao especificado no projeto. A tensão de linha na saída do conversor se comportou como uma tensão pulsada de 2 níveis (-600 V e 600V), conforme o esperado.

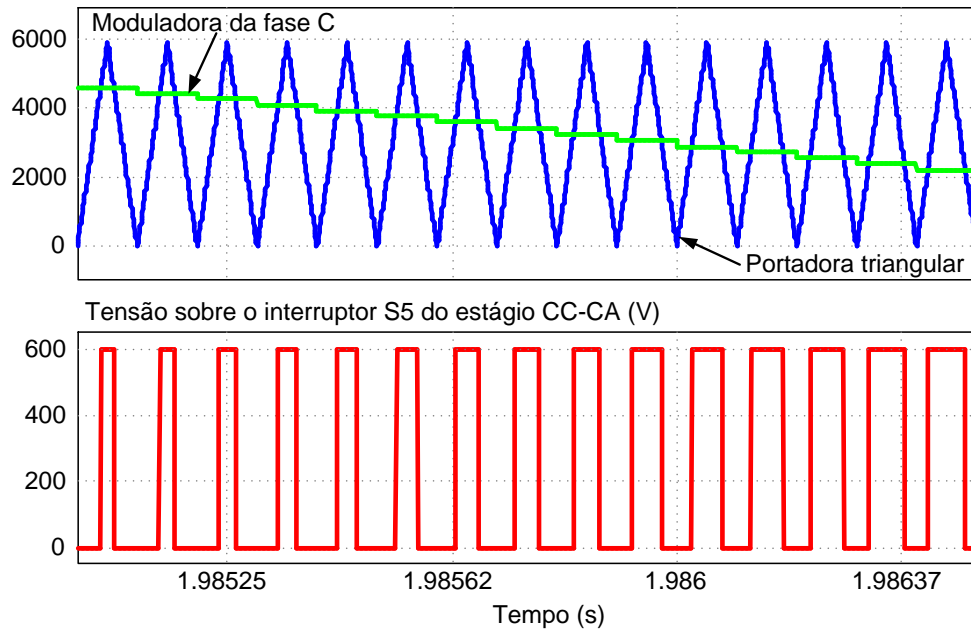
Figura 4.3 – Tensão no elo CC e tensão de fase na saída do inversor, respectivamente.



Fonte: Autor.

Na Figura 4.4 têm-se a tensão sobre o interruptor S5 do estágio CC-CA (Figura 2.1) e as formas de onda da portadora e da moduladora, as quais definem o sinal de comando do referido interruptor. Pode-se observar de forma clara na Figura 4.4 o comportamento discreto do sinal modulador. No projeto foi considerada a amplitude positiva da portadora triangular igual a 2950. Na prática, esta onda triangular consiste numa contagem de 0 a 5900 em uma frequência de 10 kHz, onde este valor de contagem é comparado com os registros PWMs do microcontrolador. Portanto, para evitar valores negativos, é feito um *offset* de 2950 nos sinais moduladores das fases A, B e C e na portadora triangular implementada na simulação.

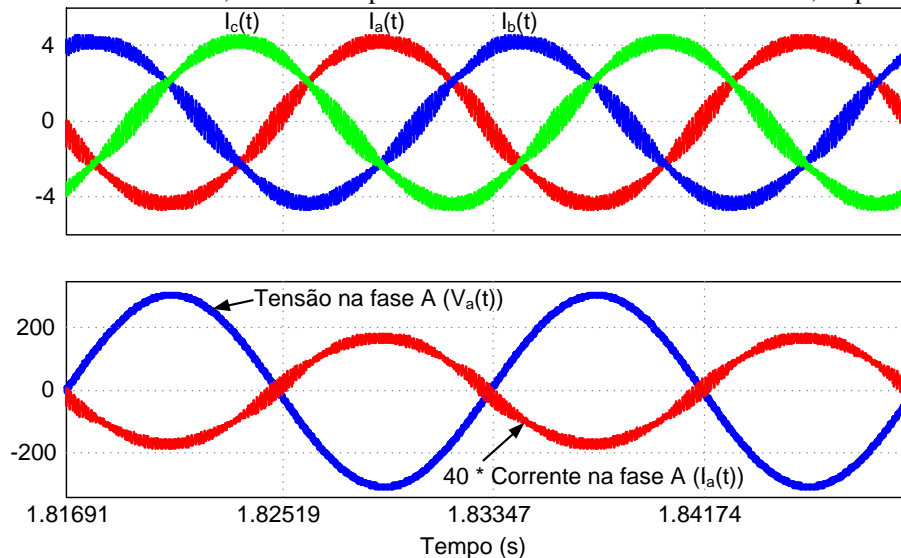
Figura 4.4 – Formas de onda da portadora triangular e do sinal modulador da fase C e tensão sobre o interruptor S5, respectivamente.



Fonte: Autor.

Na Figura 4.5 veem-se as correntes das fases A, B, e C e um comparativo entre tensão e corrente na fase A. Pode-se observar que as correntes trifásicas estão defasadas de  $120^\circ$  umas das outras e em sequência positiva, isto é, sequência ABC. Do comparativo entre tensão e corrente na fase A conclui-se que o sistema está fornecendo energia à rede elétrica pelo fato da corrente estar  $180^\circ$  defasada em relação tensão, o que significa que a corrente está fluindo no sentido da rede elétrica.

Figura 4.5 – Correntes nas fases A, B e C e comparativo entre tensão e corrente na fase A, respectivamente.



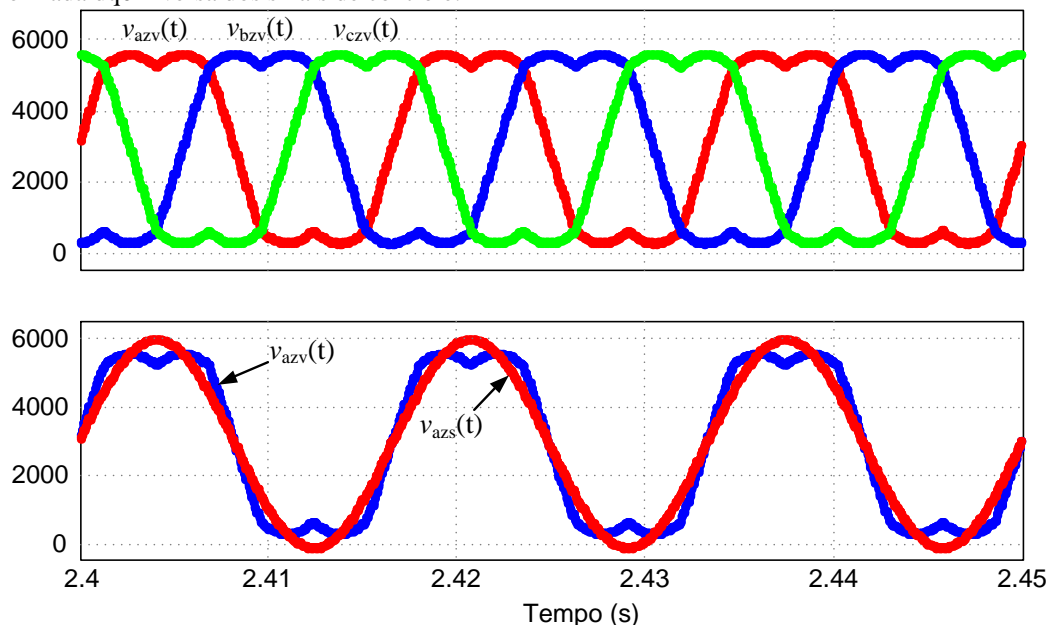
Fonte: Autor.

Na Figura 4.6 veem-se os sinais moduladores das fases A, B, e C e um comparativo entre as formas de onda da moduladora da fase A e de um dos sinais trifásicos resultantes da transformada dq0 inversa dos sinais de saída dos controladores (ver Figura 3.6).

Pode-se observar na Figura 4.6 que os sinais moduladores trifásicos  $v_{azv}(t)$ ,  $v_{bzv}(t)$  e  $v_{czv}(t)$  estão entre 0 e 5900, pois foi aplicado um *offset* de 2950 somado a estes sinais. A razão da utilização deste *offset*, o qual aumenta o nível dos sinais moduladores trifásicos, é devido à decisão de se utilizar sinais moduladores positivos, pois, sem este *offset* ter-se-iam sinais moduladores que variariam entre -2950 e 2950 ao invés de entre 0 e 5900.

A aplicação da expressão (2.19) nos sinais finais obtidos da transformada dq inversa (ver estratégia de controle apresentada na Figura 3.6) tem como resultado os sinais moduladores apresentados na Figura 4.6. Observando o comparativo entre as formas de onda da moduladora da fase A e do sinal senoidal da fase A resultante da transformada dq0 inversa, nota-se claramente a adição de uma componente de terceira harmônica no sinal modulador, o que caracteriza a utilização do método específico de modulação vetorial aplicada a um conversor do tipo VSI, conforme visto no Capítulo 2 deste trabalho.

Figura 4.6 – Sinais moduladores das fases A, B e C e comparativo entre sinal modulador da fase A e resultante da transformada dq0 inversa dos sinais de controle.



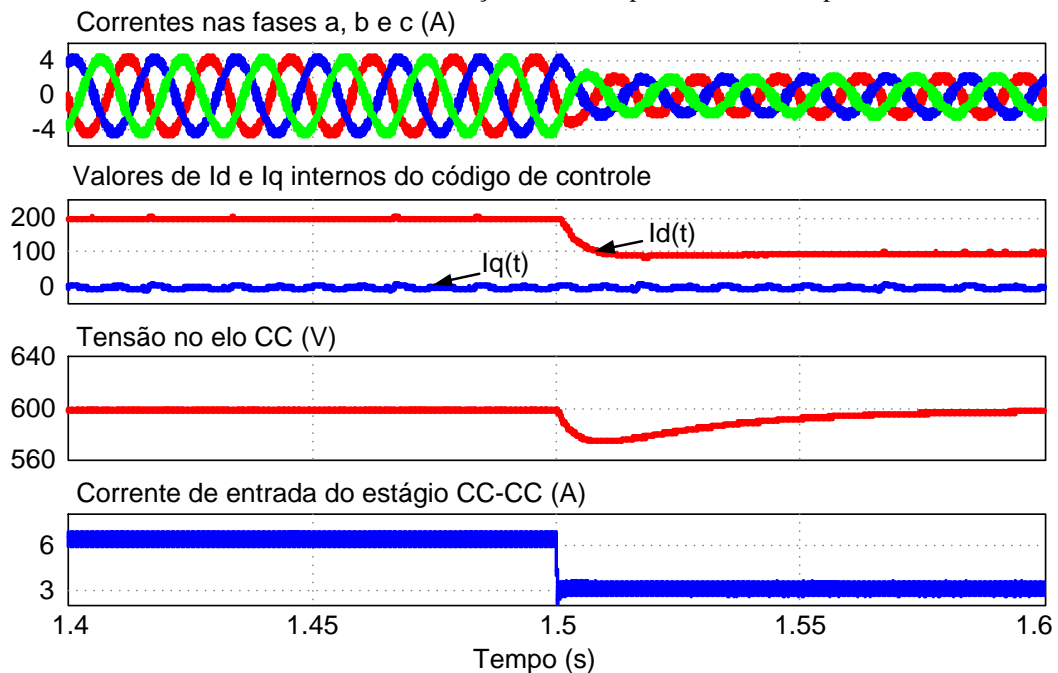
Fonte: Autor.

Por fim, conclui-se que o estágio CC-CA operou de forma satisfatória, o que validou em simulação o projeto desenvolvido nos Capítulos 2 e 3.

### 4.2.3 Outros resultados

Como outros resultados são analisados o comportamento do conversor projetado quando for verificado uma diminuição ou um aumento na potência fornecida à rede elétrica. Na Figura 4.7 vê-se esta primeira situação, onde o sistema estava fornecendo cerca de 2 kW e passa a fornecer 1 kW.

Figura 4.7 – Resultados decorrentes de uma diminuição brusca de potência de 2 kW para 1 kW.



Fonte: Autor.

Observa-se na Figura 4.7 que as malhas de corrente, tanto do estágio CC-CC como do estágio CC-CA, tiveram um tempo de resposta bem rápido. Para a corrente de eixo direto teve-se um tempo de acomodação de aproximadamente 0,01 s. A tensão do elo CC apresentou um afundamento de cerca de 30 V e um tempo de acomodação de 0,1 s. Além disso, verifica-se que a corrente de eixo de quadratura,  $I_q(t)$ , ficou estável em 0 A e corrente do eixo direto teve seu valor reduzido pela metade. Em (4.1) tem-se o cálculo da corrente de eixo direto, considerando uma potência de saída de 2 kW e um ganho de 27 no elemento de medição. É importante ressaltar que a corrente de eixo direto calculada em (4.1) trata-se do valor da variável declarada  $I_d$  vista pelo código de controle. Portanto, o resultado de (4.1) não é um valor que existe na prática e sim um valor interno utilizado no código de controle implementado em linguagem C.

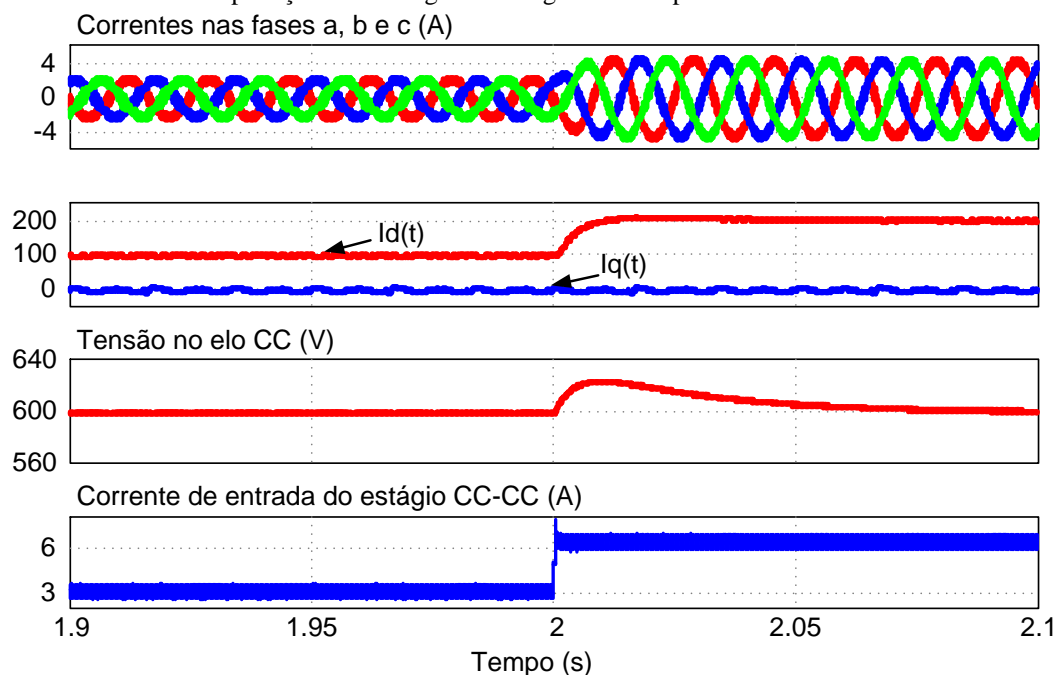


$$I_d(t) = \sqrt{3} \left( \frac{\sqrt{2} \cdot P_o}{\sqrt{3} \cdot V_{ac}} \right) \cdot H_i = \frac{\sqrt{2} \cdot 2000}{380} \cdot 27 \approx 201 \quad (4.1)$$

Portanto, para o teste realizado na Figura 4.7, conclui-se que o conversor apresentou um desempenho satisfatório.

Na Figura 4.8 vê-se o teste em que é aplicado um degrau de carga no conversor, onde o sistema, que estava fornecendo 1 kW à rede elétrica, passa a fornecer 2 kW.

Figura 4.8 – Resultados da aplicação de um degrau de carga de 1 kW para 2 kW.



Fonte: Autor.

Observa-se na Figura 4.8 praticamente o mesmo comportamento da Figura 4.7, onde as malhas de corrente, tanto do estágio CC-CC como do estágio CC-CA, tiveram um tempo de resposta praticamente instantâneo. Para a corrente de eixo direto teve-se um tempo de acomodação de aproximadamente 0,01 s. A tensão do elo CC apresentou um tempo de acomodação de 0,1 s e a corrente de eixo de quadratura,  $I_q(t)$ , ficou estável em 0 A. Entretanto, a corrente do eixo direto teve seu valor duplicado e verificou-se um valor de ultrapassagem em torno de 20 V na tensão no elo CC. Desta forma, a partir dos resultados de simulação apresentados nas Figura 4.7 e 4.8, foi possível observar claramente a efetividade dos controladores projetados.

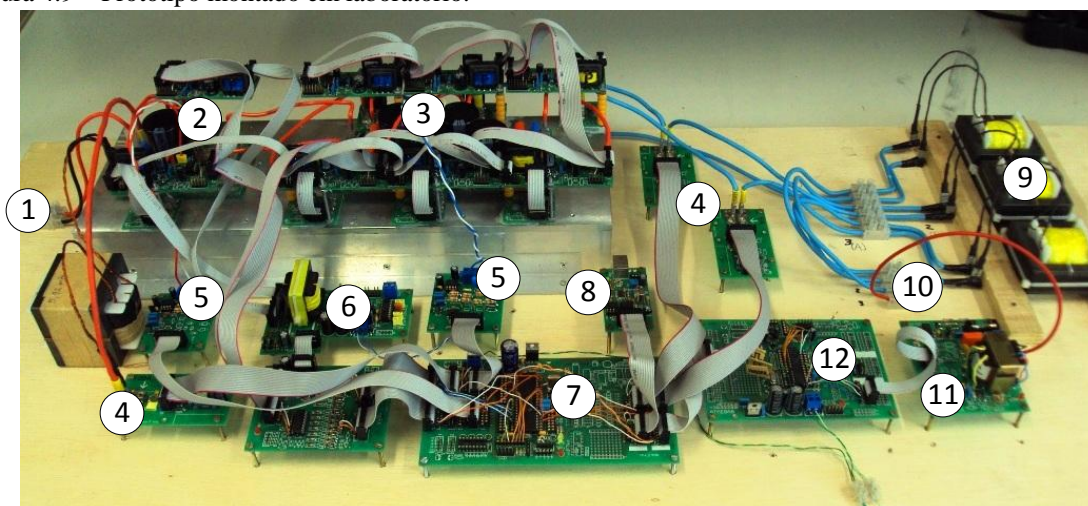
A partir dos resultados de simulação apresentados acima, conclui-se que o conversor projetado funcionou conforme o especificado e apresentou um desempenho bem

satisfatório, o que valida em simulação o projeto dos elementos do circuito de potência e dos controladores discretos apresentados nos Capítulos 2 e 3, respectivamente. Com o intuito de se validar o funcionamento do conversor em laboratório, o próximo item deste Capítulo trata sobre os resultados obtidos por meio do protótipo montado.

### 4.3 Resultados experimentais

Para a obtenção dos resultados experimentais foi desenvolvido um protótipo do conversor, o qual pode ser visto na Figura 4.9. Devido a questões de praticidade, optou-se pela utilização de placas modulares para a montagem do protótipo.

Figura 4.9 – Protótipo montado em laboratório.



- |  |  |
|--|--|
| ① Conexão com o barramento CC                        | ⑦ Circuito de controle (DsPIC)           |
| ② Estágio CC-CC                                      | ⑧ Placa de interface serial              |
| ③ Estágio CC-CA                                      | ⑨ Indutores de filtro                    |
| ④ Sensores de corrente                               | ⑩ Saída para conexão com a rede elétrica |
| ⑤ Sensores de tensão                                 | ⑪ Circuito detector de zero              |
| ⑥ Fonte de alimentação dos <i>drivers</i> das chaves | ⑫ Circuito de tratamento sincronizador   |

Fonte: Autor.

Da Figura 4.9, pode-se verificar que o protótipo foi construído buscando-se o máximo de simplicidade, o que tem como consequência a redução de custos do conversor. A seguir estão listados alguns critérios de projeto que buscaram reduzir a complexidade do protótipo montado:

- Utilização de somente dois sensores de corrente na saída do conversor, uma vez que o terceiro sinal de corrente pode ser obtido de forma algébrica;
- Utilização de um microprocessador do tipo dsPIC para realizar o controle e a modulação vetorial;
- Medição de apenas uma das três tensões de fase da rede elétrica no circuito de detecção de zero.

Com a medição dos sinais de correntes de duas fases, a terceira medida é nada mais do que o negativo da soma das outras duas, como mostrado em (3.52). A grande maioria dos trabalhos que tratam sobre controle vetorial e/ou modulação vetorial, como (BATISTA, 2006; BOTTERON *et al.*, 2001; DOVAL-GANDOY *et al.*, 1999), faz a utilização de DSPs para realizar tais processos. Entretanto, optou-se pela utilização de um dsPIC, o qual consiste em um Controlador Digital de Sinais (DSC) da Microchip que ao mesmo tempo combina as vantagens de um microcontrolador de 16 bits com a de um DSP. O processador dsPIC30f4011 foi escolhido por apresentar um ambiente de programação amigável e um poder de processamento mais do que o necessário para executar as estratégias de controle apresentadas nesta dissertação. Além disto, a escolha de um microcontrolador dsPIC está diretamente relacionada a redução de custos totais do projeto, pois um dsPIC30f4011 chega a custar cerca de 60% menos que um processador digital de sinais TMS320LF2407A da Texas Instruments (FARNELL NEWARK, 2012). No Apêndice C é mostrado o algoritmo do código de controle implementado no dsPIC, bem como este código em linguagem C comentado. Todas as características do dsPIC30f4011 podem ser vistas em (MICROCHIP, 2004).

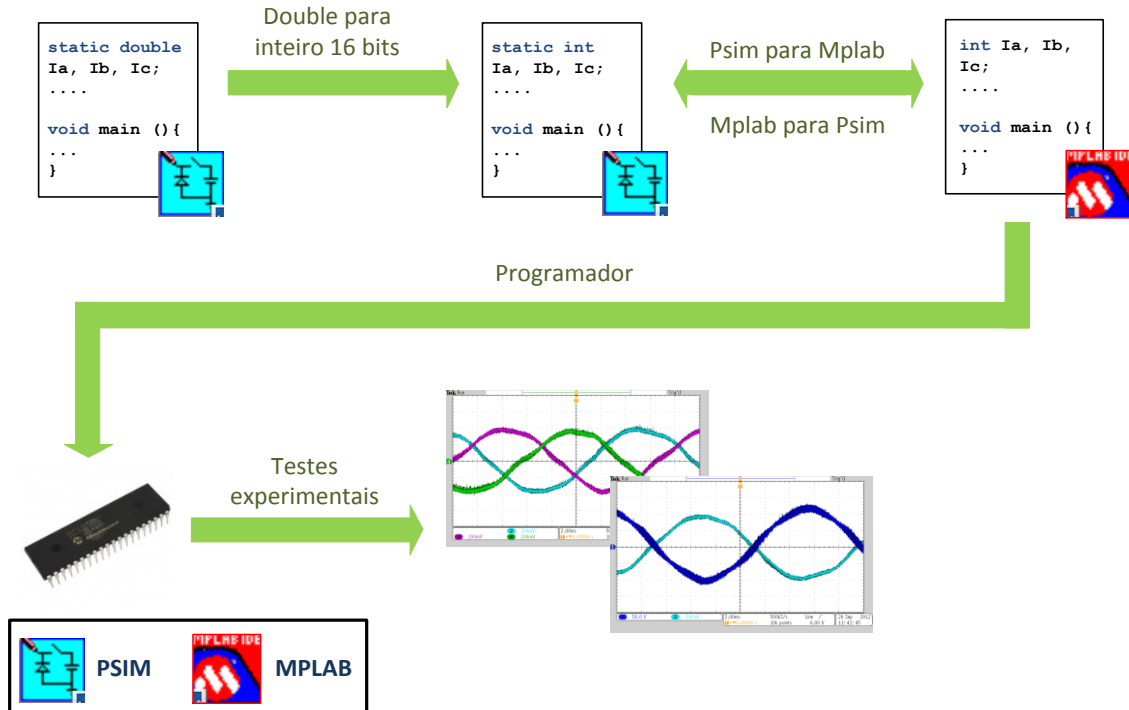
O circuito de tratamento sincronizador utilizado no protótipo experimental consiste em um circuito do tipo PLL (*Phase Locked Loop*), o qual se trata de uma estrutura robusta bastante empregada para sincronizar conversores conectados a sistemas elétricos. Uma das principais vantagens deste tipo de circuito sincronizador é que este pode rejeitar altos níveis de ruído e harmônicos ou desequilíbrio que estejam contidos nas tensões trifásicas do sistema elétrico (BEZERRA, 2010). Alguns circuitos de sincronização PLL tais como PQ-PLL, necessitam das leituras das três tensões do sistema trifásico. Visando um menor nível de complexidade, o circuito PLL utilizado foi adaptado para fazer a leitura de apenas umas das tensões de fase. No Apêndice D são mostrados mais detalhes do circuito de sincronização utilizado.

Nos subtópicos seguintes são apresentados os procedimentos de testes e alguns resultados experimentais obtidos no protótipo montado em laboratório

### 4.3.1 Procedimentos experimentais

Neste tópico apresenta-se todo o processo realizado desde a simulação até os testes experimentais no protótipo. A Figura 4.10 mostra de forma simplificada os procedimentos de testes do conversor.

Figura 4.10 – Procedimentos experimentais.



Fonte: Autor.

Conforme se pode observar na Figura 4.10, a depuração e a implementação do programa de controle seguiu uma sequência de passos bem definida. Para um melhor entendimento do leitor, segue-se a descrição do procedimento adotado:

1) Inicialmente é feita a simulação para validar a estratégia de controle adotada, bem como a ação dos controladores discretos de corrente e de tensão projetados no Capítulo 3. Esta simulação é desenvolvida com o uso da linguagem C no programa PSIM por meio do *simplified C block*. Nesta etapa todas as variáveis são declaradas no código de controle como *static double*, pois o objetivo é apenas validar o algoritmo de controle que será utilizado e declarando as variáveis desta forma evitam-se preocupações com a perda de precisão realizada durante as operações matemáticas. O termo *static* é necessário no bloco de programação no PSIM em toda variável que precise guardar algum valor de um laço anterior,

pois durante a simulação este código em C é executado milhares de vezes e todas as variáveis que não são do tipo *static* são reinicializadas.

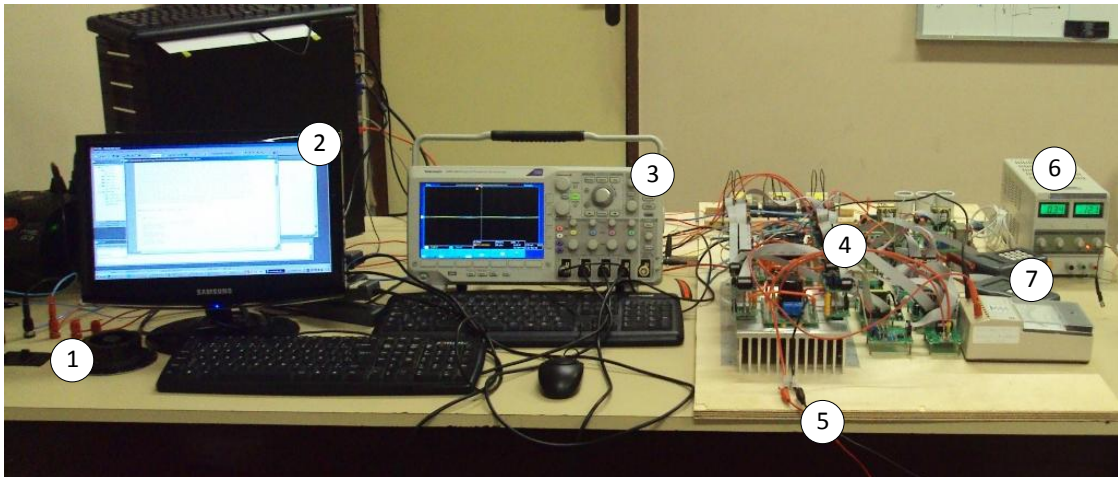
2) Validado o algoritmo de controle com as variáveis declaradas em *double*, o próximo passo trata da normalização das variáveis, as quais agora são declaradas como inteiro de 16 bits. Este procedimento exige bastante atenção, pois um erro nesta fase pode comprometer por completo o funcionamento do protótipo. É importante ressaltar que todas as variáveis já devem ser adequadas ao código que será codificado no microcontrolador. Após realizada a conversão das variáveis para inteiro de 16 bits, o circuito é simulado novamente com o intuito de se verificar a validade do código de controle para esta situação. Feito todo este procedimento, o código implementado na simulação do PSIM está totalmente compatível com o que é programado no dsPIC, sendo necessária apenas algumas pequenas modificações

3) Nesta última fase o código final é compilado no MPLAB, o dsPIC é programado e finalmente são feitos os testes no protótipo experimental.

Este procedimento mostrou-se bastante eficaz e facilitou bastante os experimentos realizados na bancada de testes, pois o código utilizado na simulação é praticamente o mesmo programado no dsPIC. Havendo a necessidade de qualquer melhoria nos controladores ou na modulação utilizada, primeiramente devem ser feitas as alterações no código da simulação, o que poderia validar ou não estas melhorias. Verificando a efetividade destas alterações, o microcontrolador seria novamente programado com o código resultante.

Na Figura 4.11 pode-se visualizar a bancada de testes do protótipo montado. Observa-se que a conexão com a rede elétrica trifásica é feita através de um varivolt, o qual possibilitou que fossem utilizados diversos valores de tensão trifásica. No computador eram realizadas as simulações, a programação do microcontrolador e a recepção de algumas variáveis enviadas pelo dsPIC por meio da placa de interface serial vista na Figura 4.9. Para alimentar os circuitos de controle e sincronizador foi necessária a utilização de uma fonte externa, como indicado pelo número 6 na Figura 4.11. Por meio de dois *displays* foi possível monitorar algumas variáveis dos circuitos de controle e sincronizador. Além disto, através destes teclados o estágio CC-CA pôde ser ligado ou desligado e os valores referências de tensão e corrente das malhas de controle podiam ser alterados.

Figura 4.11 – Bancada de testes.



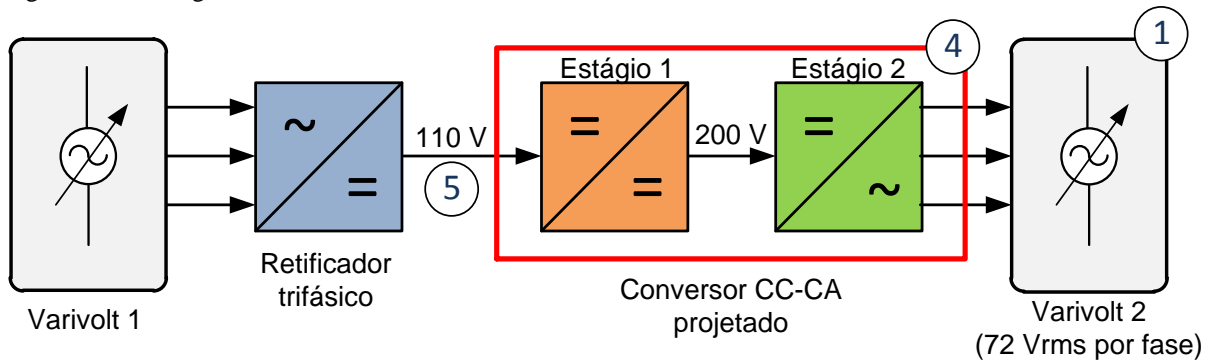
- |  |                                     |
|--|-------------------------------------|
| ① Conexão com a rede elétrica trifásica (varivolt) | ⑤ Conexão com o barramento CC       |
| ② Computador (programação e interface serial)      | ⑥ Fonte para o circuito de controle |
| ③ Osciloscópio                                     | ⑦ <i>Displays</i> de monitoramento  |
| ④ Protótipo  |                                     |

Fonte: Autor.

Devido a grande quantidade de ruídos e de interferência eletromagnética geradas pelo protótipo durante os testes experimentais, este foi testado com níveis de tensão reduzidos tanto no estágio CC-CC como no estágio CC-CA. Portanto, foram utilizadas tensões cerca de 3 vezes menores do que o especificado.

A Figura 4.12 mostra em forma de diagrama de blocos a bancada de testes, onde se podem ver os valores de tensão utilizados em cada estágio. Observa-se que como fonte CC na entrada do conversor projetado foi utilizado um retificador trifásico alimentado por outro varivolt, o qual foi ajustado de forma que se obtivesse uma tensão de 110 V na saída do retificador.

Figura 4.12 – Diagrama de blocos da bancada de testes.



.Fonte: Autor.

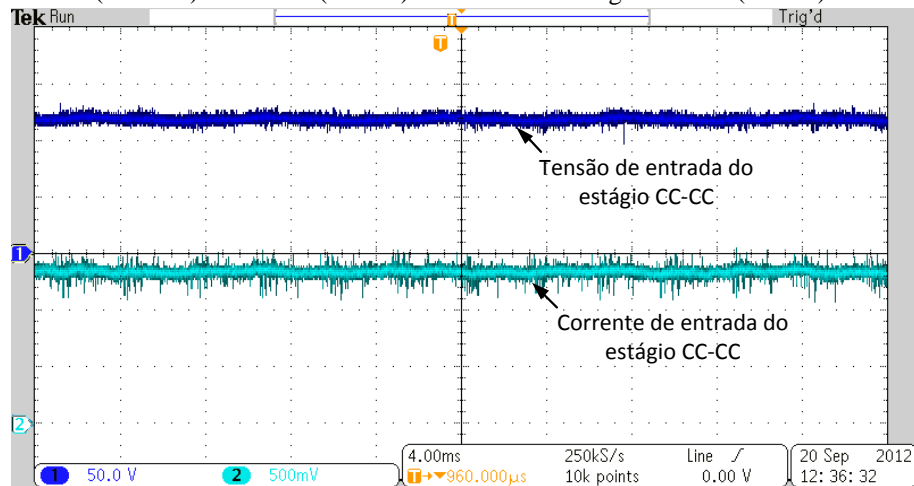
A seguir serão mostrados os resultados obtidos na bancada de testes.

### 4.3.2 Resultados do estágio CC-CC

Assim como foi apresentado nos resultados de simulação, neste tópico são apresentados os resultados experimentais correspondentes ao estágio CC-CC com o sistema já interligado a rede elétrica.

Na Figura 4.13 são mostradas a tensão e a corrente de entrada do conversor. Observa-se que a tensão apresenta um valor de 110 V e a corrente apresenta um valor pouco acima do nominal, isto é, 6,6 A. Portanto, tem-se um total de aproximadamente 725 W na entrada do conversor.

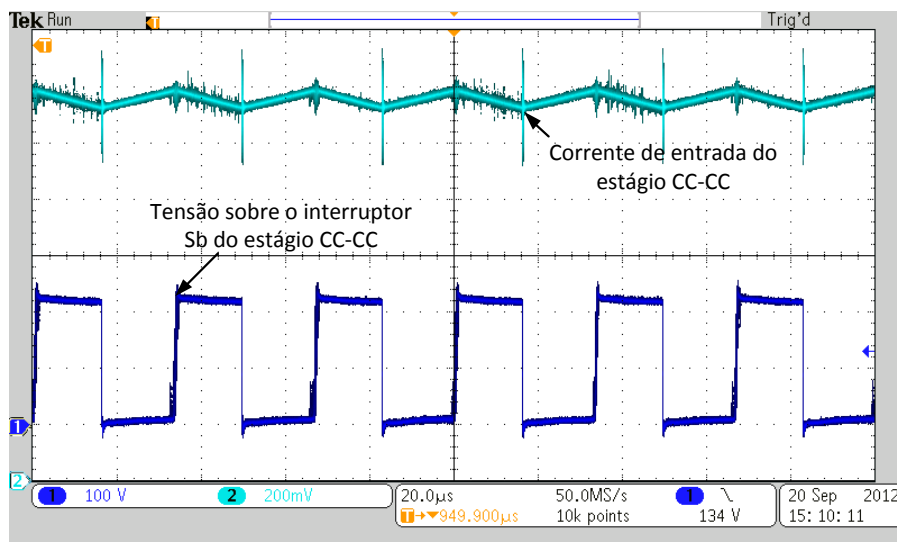
Figura 4.13 – Tensão (50V/div) e corrente (2A/div) na entrada do estágio CC-CC (725 W).



Fonte: Autor.

Na Figura 4.14 veem-se a corrente de entrada do conversor e a tensão sobre o interruptor  $S_b$  do estágio CC-CC (ver Figura 2.1). Observa-se que a corrente de entrada está controlada em um valor médio de 6,6 A e que o interruptor  $S_b$  apresenta um valor de 110 V (tensão de entrada) quando está desligada. O interruptor apresentou uma frequência de chaveamento de 30 kHz e um valor bem pequeno de ultrapassagem quando a mesma é desligada.

Figura 4.14 – Corrente no indutor de entrada (1A/div) e tensão sobre o interruptor Sb do estágio CC-CC (100V/div).



Fonte: Autor.

Por fim, destaca-se que aos valores de tensão nos estágios CC-CC e CC-CA tiveram que sofrer alterações para que fosse possível realizar testes experimentais. Entretanto, conclui-se que a estratégia de controle da corrente de entrada do estágio CC-CC foi validada por meio dos resultados mostrados nas Figura 4.13 e 4.14.

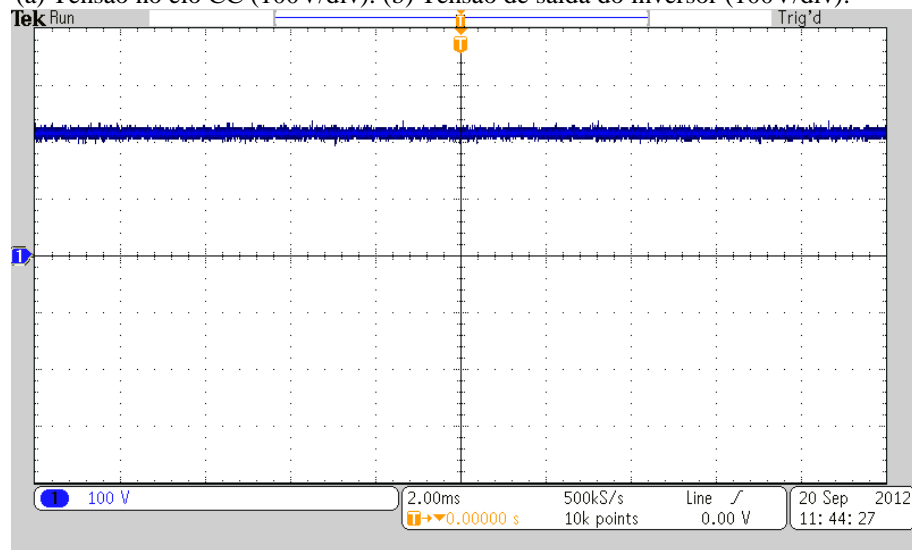
### 4.3.3 Resultados do estágio CC-CA

Como já citado anteriormente, as tensões de ambos os estágios de processamento de energia tiveram que sofrer modificações devido a grande quantidade de ruídos e de interferência eletromagnética para níveis mais elevados de tensão. Portanto, para realizar os testes foi adotada uma tensão de 200 V para o elo CC, ou barramento de entrada do estágio CC-CA, e o varivolt, que se trata do ponto utilizado para conexão com a rede elétrica, foi ajustado para uma tensão de linha de aproximadamente 125 V<sub>rms</sub>.

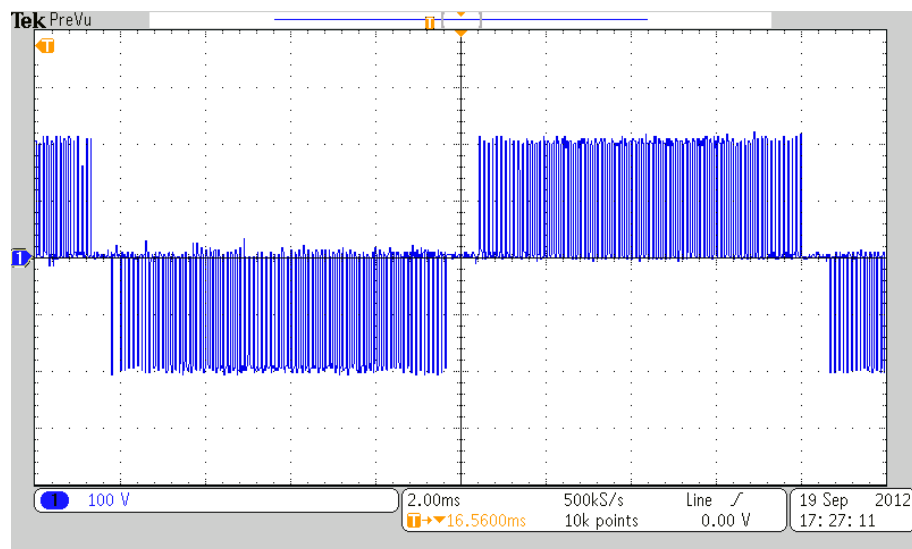
Nas Figura 4.15 (a) e 4.15 (b) observa-se as tensões no elo CC e na saída do conversor. Vê-se claramente que a tensão no elo CC está controlada em 200 V e que a tensão na saída do conversor apresenta dois níveis (200 V e -200 V) em uma frequência de 60 Hz, o que comprova o correto funcionamento do conversor.



Figura 4.15 – (a) Tensão no elo CC (100V/div). (b) Tensão de saída do inversor (100V/div).



(a)

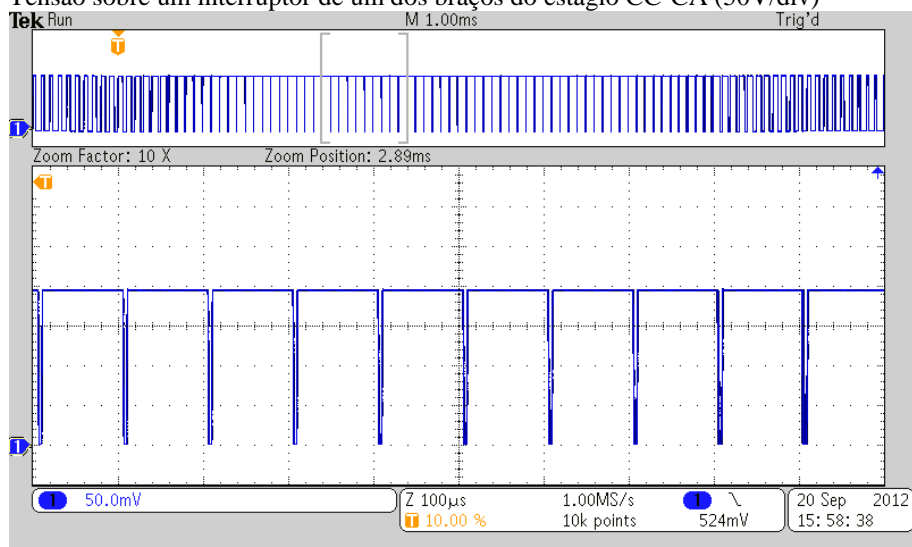


(b)

Fonte: Autor.

Na Figura 4.16 verificam-se as variações na largura dos pulsos da tensão em um dos interruptores do estágio CC-CA em um determinado instante de tempo. Veja que o interruptor está operando em uma frequência de 10 kHz e que apresenta o valor da tensão no elo CC quando a mesma está desligada.

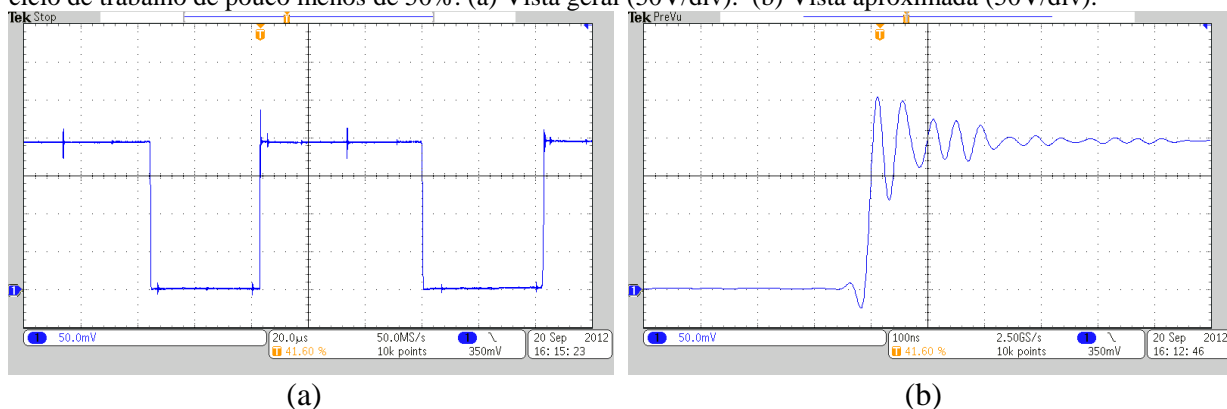
Figura 4.16 – Tensão sobre um interruptor de um dos braços do estágio CC-CA (50V/div)



Fonte: Autor.

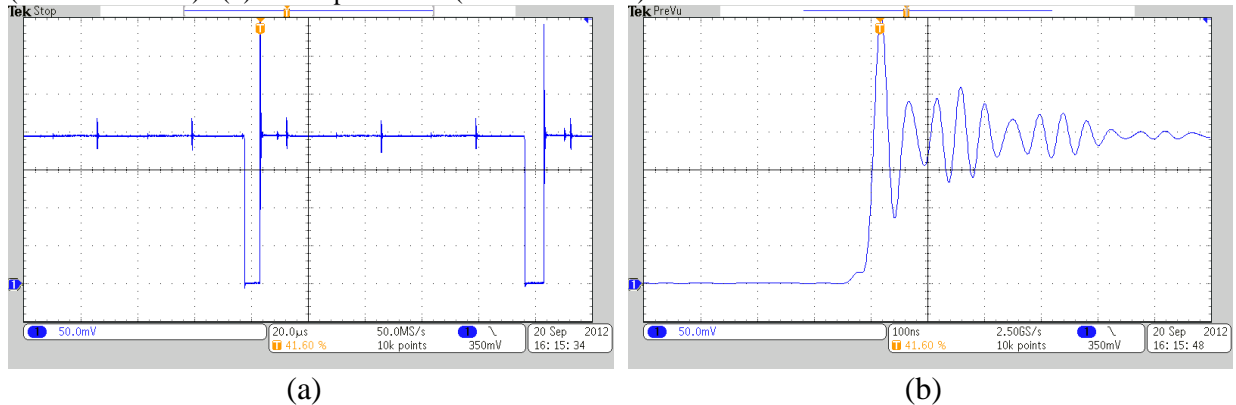
Nas Figura 4.17 e 4.18 vê-se o desligamento de um interruptor para diferentes valores de ciclo de trabalho. Observe que para um ciclo de trabalho intermediário, Figura 4.17, o valor de tensão de ultrapassagem foi bem menor do que o verificado para um ciclo de trabalho baixo, onde o interruptor está a maior parte do tempo desligada, Figura 4.18. Isto ocorre porque quando o interruptor está operando com um ciclo de trabalho muito pequeno, ou muito alto, significa que o módulo da corrente que passa por este dispositivo de chaveamento neste exato instante apresenta um valor elevado, isto é, próximo ao pico da senóide. Portanto, tem-se como resposta uma sobretensão bem mais elevada sobre o dispositivo no momento do seu desligamento quando o mesmo opera com um ciclo de trabalho bem pequeno, ou muito alto.

Figura 4.17 – Tensão sobre um interruptor de um dos braços do estágio CC-CA quando a mesma opera com um ciclo de trabalho de pouco menos de 50%. (a) Vista geral (50V/div). (b) Vista aproximada (50V/div).



Fonte: Autor.

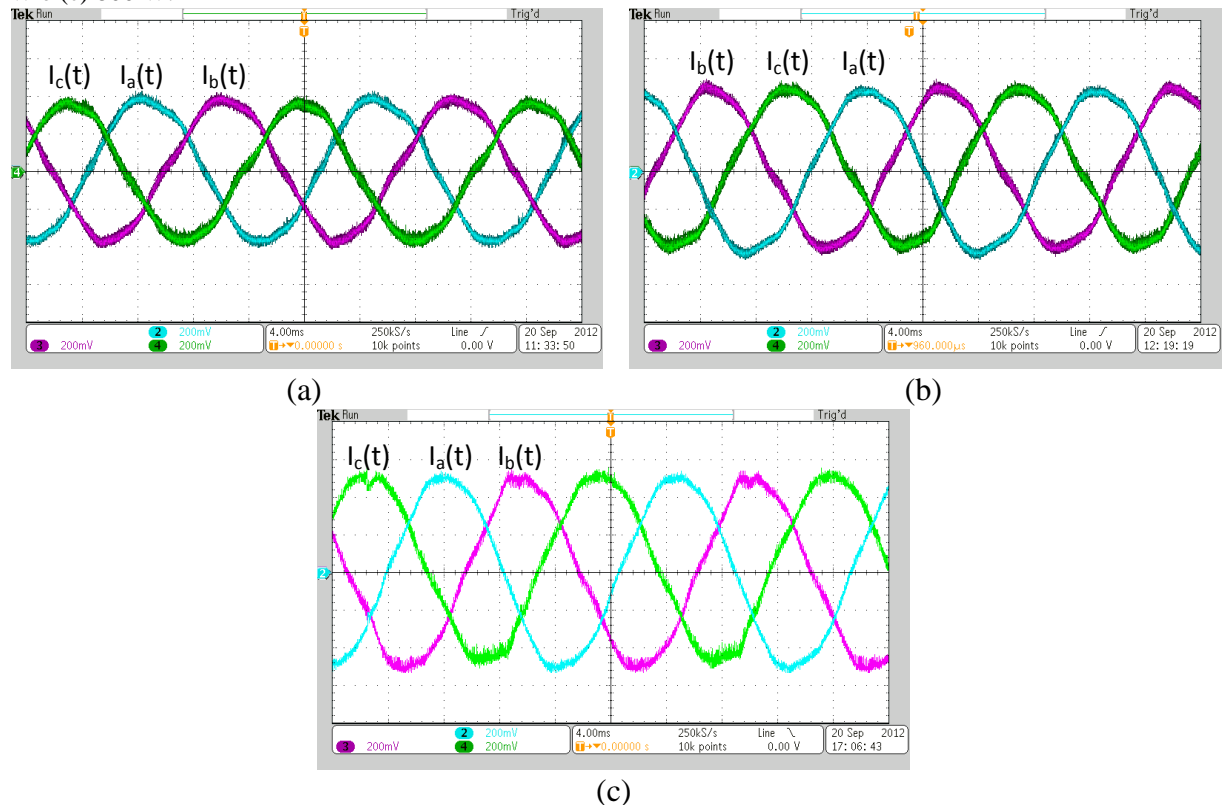
Figura 4.18 – Tensão sobre um interruptor de um dos braços do estágio CC-CA quando a mesma opera com um ciclo de trabalho baixo (maior valor de ultrapassagem ao desligar o interruptor). (a) Vista geral (1000\*50mV/div). (b) Vista aproximada (1000\*50mV/div).



Fonte: Autor.

Os problemas de sobretensões durante a abertura dos interruptores, bem como a grande quantidade de ruídos verificados, podem ser atribuídos devido ao *layout* do protótipo montado. No Apêndice F são mostrados maiores detalhes sobre o circuito montado, onde são apresentadas as possíveis causas e soluções para os problemas verificados durante o funcionamento do protótipo.

Figura 4.19 – Correntes nas fases A, B e C (2A/div) para as seguintes potências de entrada: (a) 650 W, (b) 725 W e (c) 800 W.

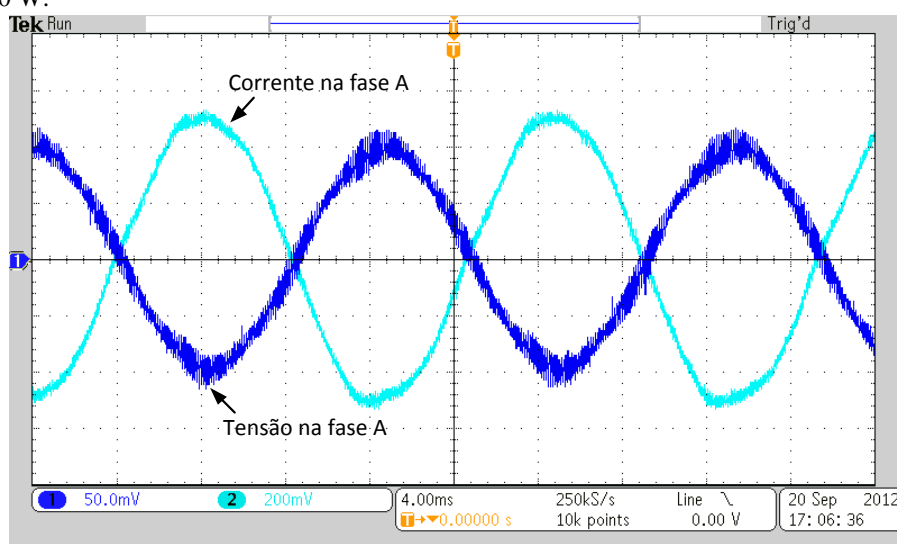


Fonte: Autor.

Na Figura 4.19 têm-se as correntes nas fases A, B e C para diferentes valores de potência. Observe que para todos os casos as correntes apresentam comportamento senoidal, estando defasadas de  $120^\circ$  umas das outras a uma frequência de 60 Hz e em sequência positiva, isto é, sequência ABC. As taxas de distorção harmônica (THD) para as correntes nas três fases apresentadas na Figura 4.19 (c) foram calculadas a partir dos pontos coletados pelo osciloscópio e foi considerado um número de 50 harmônicas para realizar tais cálculos. Os valores de distorção harmônica obtidos foram 3,28%, 4,42% e 5,09% para as correntes nas fases A, B e C, respectivamente. Segundo (VILLALVA, 2010), a distorção harmônica total da corrente injetada pelo conversor não pode ser superior a 5%. Portanto, conclui-se que os valores de THD das correntes nas fases A e B estão dentro do limite aceitável e que a THD da corrente na fase C está bem próxima deste limite. Estes resultados validam o algoritmo utilizado e a estratégia de controle adotada.

Na Figura 4.20 é mostrado um comparativo entre a tensão e corrente na fase A para uma potência de 800 W. Vê-se claramente que a corrente está em oposição de fase da tensão, o que indica que o conversor está fornecendo energia para a rede elétrica por meio do varivolt, o qual está calibrado em 125 Vrms de tensão de linha. O fator de potência da corrente pela tensão apresentou um valor aceitável de  $0,98^3$ .

Figura 4.20 – Comparativo entre tensão ( $1000 \cdot 50\text{mV/div}$ ) e corrente ( $2\text{A/div}$ ) na fase A para uma potência de entrada de 800 W.



Fonte: Autor.

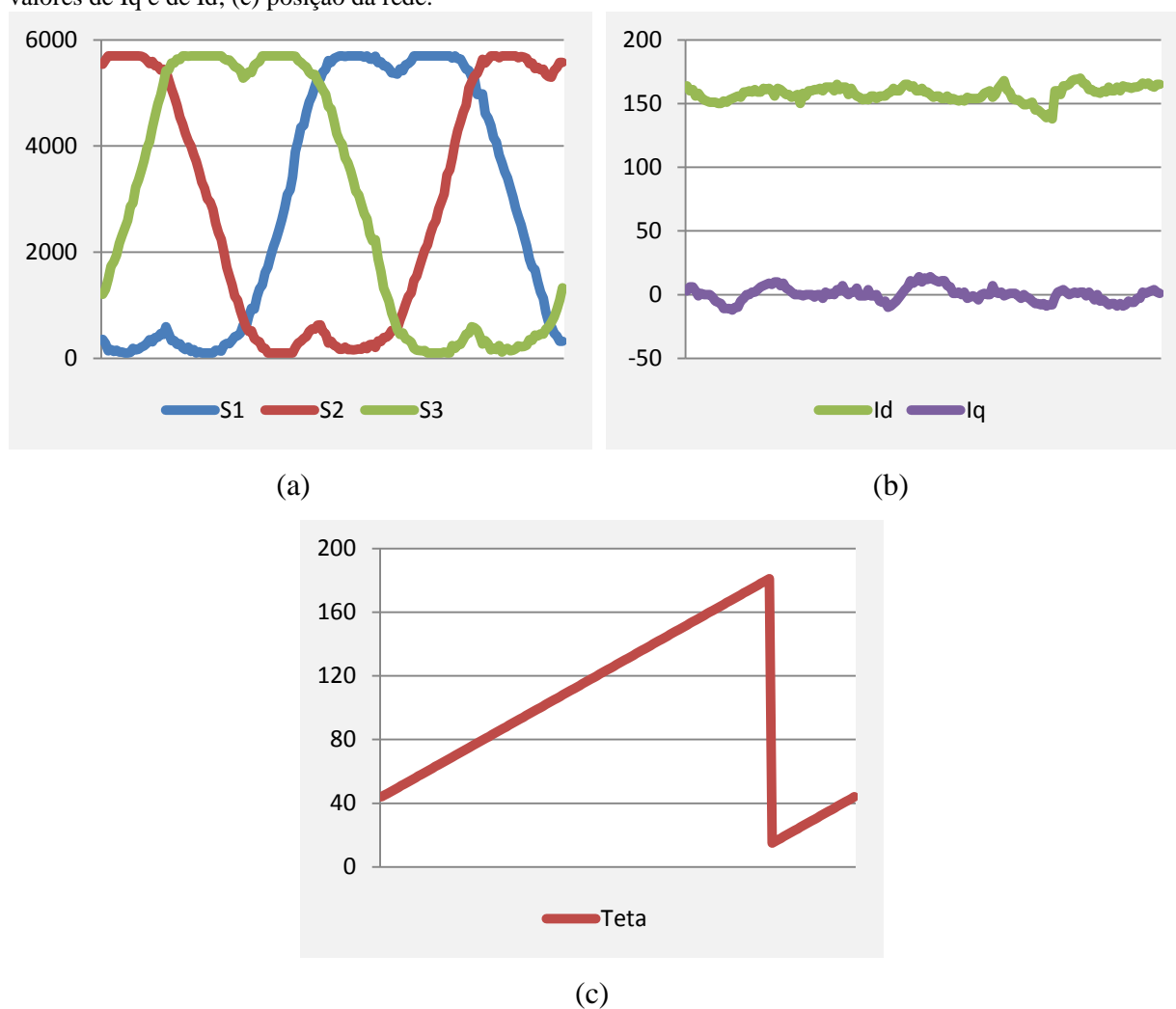
<sup>3</sup> Este valor foi calculado utilizando a expressão geral:  $FP = \cos \varphi / \sqrt{1 - THD^2}$ , onde  $\varphi$  é o ângulo de deslocamento entre tensão e corrente.

Ainda na Figura 4.20, é fácil observar o comportamento bastante ruidoso da tensão presente no varivolt, o que impossibilitou o teste com maiores níveis de potência. Mesmo assim, os resultados apresentados validaram o algoritmo de controle e, conseqüentemente, o funcionamento do conversor fornecendo energia para rede elétrica.

#### 4.3.4 Outros resultados

A Figura 4.21 mostra as variáveis enviadas pela porta serial do dsPIC e coletadas pelo computador através de uma placa de interface serial (ver na Figura 4.9). Estas aquisições foram feitas para uma potência de entrada de pouco mais de 800 W.

Figura 4.21 – Dados coletados pela serial do microcontrolador: (a) sinais de controle das fases A, B e C; (b) valores de  $I_q$  e de  $I_d$ ; (c) posição da rede.



Fonte: Autor.

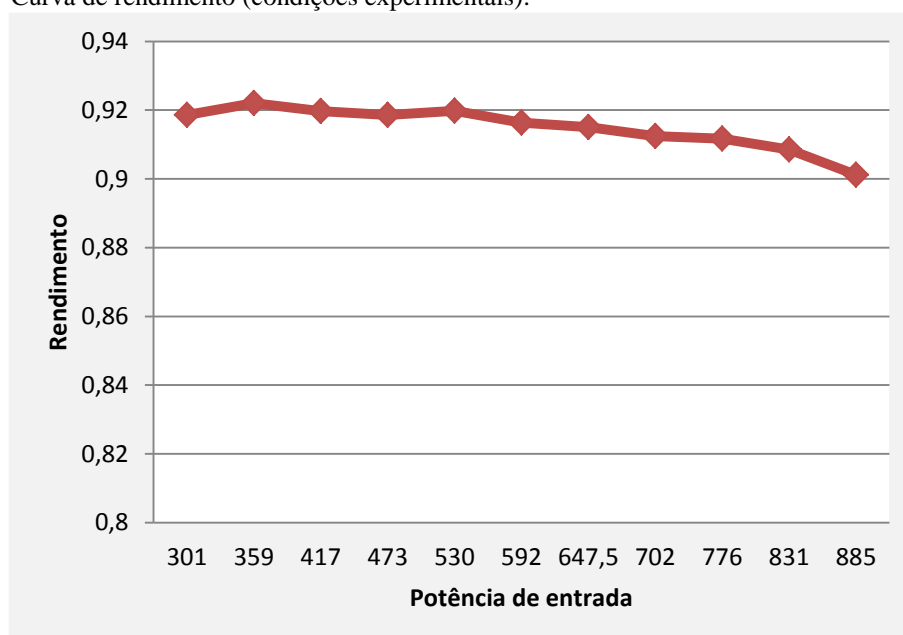
Na Figura 4.21(a) são mostrados os sinais de controle dos braços do estágio CC-CA em um determinado instante de tempo. Observe o comportamento da modulação vetorial, que leva à produção inerente de uma terceira harmônica nos sinais moduladores de fase, aqui designados como S1, S2, e S3 para as fases A, B e C, respectivamente. Veja também uma leve saturação na parte superior dos sinais de controle, pois, como pode ser visto na Figura 4.20, a corrente para esta situação específica já está ultrapassando o valor nominal estabelecido em cerca de 4,3 A de pico por fase.

A Figura 4.21(b) mostra os sinais normalizados de  $I_q$  e  $I_d$  obtidos logo após ser realizada a transformada  $dq0$  nas leituras das correntes de linha medidas na saída do conversor. Vê-se que  $I_q$  está sendo controlada em 0 e  $I_d$  em aproximadamente 150.

Na Figura 4.21 (c) tem-se o ângulo que é utilizado nas transformadas  $dq0$  direta e inversa. Este ângulo nada mais é do que o posicionamento angular da fase A somado de  $30^\circ$ , o que equivale ao ângulo da tensão de linha  $V_{ab}$ . O ângulo de posicionamento foi normalizado com o valor 168 equivalente aos  $360^\circ$ .

A curva de rendimento do protótipo montado está apresentada na Figura 4.22. É importante ressaltar que Estes resultados foram obtidos nas condições citadas anteriormente, isto é, tensão de entrada no estágio CC-CC de 110 V, tensão no elo CC de 200 V e tensão de linha da rede de 125 Vrms.

Figura 4.22 – Curva de rendimento (condições experimentais).



Fonte: Autor.

Como já citado anteriormente, testes com níveis maiores de potência foram impossibilitados devido a grande presença de ruídos e interferência eletromagnética no sistema. Para níveis nominais de tensão é de se esperar rendimentos na classe dos 94%, pois para uma determinada potência são utilizadas tensões mais elevadas e, conseqüentemente, menores níveis de corrente, o que resulta em uma redução considerável nas perdas por condução dadas por  $V_{ce} \cdot I_{med}$ , onde  $V_{ce}$  é a tensão entre o coletor e o emissor do IGBT e  $I_{med}$  é o valor médio da corrente que passa pelo IGBT.

#### **4.4 Considerações finais**

Neste capítulo foram apresentados os resultados de simulação e experimentais de ambos os estágios de processamento de energia operando de forma simultânea, isto é, com o conversor já interligado a rede elétrica. Estes resultados mostram que os estudos teóricos e projetos realizados nos Capítulos 2 e 3 são válidos.

Inicialmente os resultados de simulação comprovaram por completo o funcionamento do conversor dentro das especificações de projeto, onde se verificou a efetividade do inversor projetado para interligar um sistema fotovoltaico com a rede elétrica, cumprindo, desta forma, o principal objetivo desta dissertação.

Para realizar os testes experimentais foi construído um protótipo, entretanto, para possibilitar o seu funcionamento e validar o algoritmo de controle, algumas modificações tiveram que ser atendidas, devido a grande quantidade de interferência eletromagnética e ruídos verificados durante o funcionamento do protótipo. De forma mais direta, estas modificações foram feitas nos valores de tensão do barramento CC, do elo CC e da rede elétrica, onde foi utilizado tensões cerca de 3 vezes menores, o que, conseqüentemente, diminuiu a quantidade de ruídos no sistema e possibilitou a realização dos testes. Mesmo com essas modificações, foi possível injetar na rede elétrica uma potência de pouco mais de 40% do valor máximo especificado. A curva de rendimento do protótipo para diferentes valores de potência de entrada mostrou resultados satisfatórios, mesmo esperando-se maiores rendimentos caso fossem utilizados os valores de tensão especificados no Capítulo 2. Por fim, conclui-se que, mesmo tendo sido efetuadas algumas modificações de projeto, foram validadas as estratégias de controle dos estágios CC-CC e CC-CA no protótipo experimental.

## 5 CONCLUSÕES GERAIS

Neste trabalho foi apresentado o projeto de um conversor CC-CA para conectar um sistema fotovoltaico à rede elétrica. Este conversor é composto de dois estágios de processamento de energia. O primeiro estágio consiste em uma conversão CC-CC onde a tensão de entrada é elevada de 311 V para 600 V. O segundo estágio consiste em uma conversão CC-CA onde é feita a entrega da energia convertida nos módulos fotovoltaicos para o sistema elétrico trifásico.

Partindo de alguns critérios, tais como, menor complexidade de operação e de dimensionamento dos componentes, para o estágio CC-CC foi escolhida a topologia *Boost* clássica e para o estágio CC-CA foi adotada a topologia *Full-bridge* trifásica com entrada fonte de tensão (VSI). Uma breve contextualização sobre a modulação vetorial aplicada a topologia VSI foi necessária, onde se mostrou como esta modulação foi implementada no conversor do estágio CC-CA.

Com todos os componentes do circuito de potência dimensionados e tendo em mãos as funções de transferências necessárias, seguiu-se para o projeto dos controladores digitais de ambos os estágios de processamento de energia de acordo com a técnica de controle adotada e considerando algumas especificações adicionais de projeto, tais como, taxas de amostragem, frequências de cruzamento e ganhos dos circuitos de medição.

Para a realização dos testes experimentais, primeiramente seguiu-se todo um procedimento de simulação do código de controle no programa PSIM, tendo como resultado um código em linguagem C e com todas as variáveis declaradas como inteiro de 16 bits. Depois de validado o código de controle por meio de simulação, este foi transferido para o programa MPLAB, o qual tinha como função compilar e programar o código completo diretamente no microcontrolador dsPIC. A implementação do código em ponto fixo reduziu bastante os esforços operacionais no microcontrolador, o que tornou viável a utilização do dsPIC30f4011. A implementação do controle e da modulação vetorial em um dsPIC é um ponto forte deste trabalho, pois, como já comentado, a grande maioria dos trabalhos publicados que tratam sobre a implementação de tais processos utilizam DSPs. Portanto, a utilização de um processador da família dsPIC, além de apresentar uma programação mais amigável, implica diretamente em uma redução de custos totais do projeto.

Os resultados de simulação comprovaram o funcionamento do conversor dentro das especificações de projeto. Com relação aos testes experimentais, foi destacado que algumas modificações tiveram que ser efetuadas devido a grande quantidade de interferência



eletromagnética e ruídos gerados pelo protótipo experimental durante seu funcionamento. Entretanto, injetou-se na rede elétrica uma potência em torno de 40% do valor máximo especificado. A curva de rendimento do protótipo para diferentes valores de potência de entrada mostrou-se como um resultado satisfatório. Portanto, validaram-se as estratégias de controle dos estágios CC-CC e CC-CA no protótipo experimental. Por fim, conclui-se que o principal objetivo desta dissertação, que era projetar um conversor CC-CA trifásico para interligar um sistema fotovoltaico à rede elétrica, foi cumprido.

Tendo em vista a abertura de mercado energético brasileiro para a microgeração e minigeração por meio da Resolução Normativa N° 482 e a importância técnica deste trabalho para o grupo de pesquisa do Departamento de Engenharia Elétrica da Universidade Federal do Ceará é necessário que se façam algumas sugestões para o aprimoramento do conversor projetado. Portanto, são sugeridos, em ordem de prioridade, os seguintes trabalhos futuros:

- Fazer um estudo aprofundado sobre como diminuir as interferências eletromagnéticas e os ruídos gerados pelo conversor. Neste estudo os PCBs das placas de controle e de potência devem ser otimizados. Feito isto, será possível testar o protótipo com potências mais elevadas.
- Inserir o protótipo projetado no sistema fotovoltaico apresentado no Capítulo 1, assim como os demais conversores que compõem este sistema.
- Fazer um estudo sobre o comportamento do conversor quando forem verificadas na rede elétrica faltas típicas de um sistema trifásico.
- Fazer um estudo sobre a possibilidade de fornecimento de reativos a rede elétrica, onde o sistema se comportará como um compensador de reativos.
- Refazer o projeto utilizando topologias isoladas em alta frequência.

## REFERÊNCIAS

- 3TIER. **Global Mean Solar Irradiance**, 2011. 1 mapa. Escalas variam. Disponível em: <[http://www.3tier.com/static/ttcms/us/images/support/maps/3tier\\_solar\\_irradiance.pdf](http://www.3tier.com/static/ttcms/us/images/support/maps/3tier_solar_irradiance.pdf)>. Acesso em: 26 set. 2012.
- Agência Nacional de Energia Elétrica (ANEEL). **Nota Técnica n° 0025/2011-SRD-SRC-SRG-SCG-SEM-SRE-SPE/ANEEL**. Brasília, 2011.
- Agência Nacional de Energia Elétrica (ANEEL). **Resolução Normativa N° 482, de 17 de abril de 2012**. Brasília, 2012.
- ALMEIDA, B. R. **Sistema de Controle Digital para WECS de Eixo Vertical**. 2012. 190 p. Dissertação (Mestrado em Engenharia Elétrica) – Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2012.
- ANTUNES, F.; FREITAS, A.; MARQUES, D.; XIMENES, S.; LIMA, A., SÁ; E. Nova Concepção na Integração de Sistemas Fotovoltaicos Interligados à Rede Elétrica. *In: ALL ABOUT ENERGY*, 2011, Fortaleza. **Anais...** Fortaleza: All About Energy, 2011. p. 589-603.
- ANTUNES, F. L. M. Edital MCT/CNPq/FNDCT N° 05/2010. **Desenvolvimento de Técnicas para Melhoria da Controlabilidade e Suportabilidade a Faltas de Sistemas de Geração Baseados em Fontes Renováveis de Energia, Interligados e Autônomos**. Fortaleza, 2010
- BARBI, Ivo. **Eletrônica de Potência: Projeto de Fontes Chaveadas**. 2. ed. Florianópolis: Edição do Autor, 2007. 334 p.
- BATISTA, F. A. B. **Modulação Vetorial Aplicada a Retificadores Trifásicos PWM Unidirecionais**. 2006. 282 f. Tese (Doutorado em Engenharia Elétrica) – Centro Tecnológico, Universidade Federal de Santa Catarina, Florianópolis, 2006.
- BEZERRA, P. A. M. **Análise Teórica e Simulações de um Aerogerador Síncrono de Velocidade Variável Utilizando Controle Vetorial**. 2010. 117 p. Monografia (Graduação em Engenharia Elétrica) – Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2010.
- BOTTERON, F.; PINHEIRO, H.; GRÜNDLING, H. A.; PINHEIRO, J. R.; HEY, H. L. Digital Voltage and Current Controllers for Three-Phase PWM Inverter For UPS Applications. *In: INDUSTRY APPLICATIONS CONFERENCE: THIRTY-SIXTH IAS ANNUAL MEETING*, 36., 2001, Chicago. **IEE Conference Proceedings**. Chicago: IEEE Industrial Electronics Society, 2011. p. 2667-2674.
- CASARO, M. M.; MARTINS, D. C. Processamento Eletrônico da Energia Solar Fotovoltaica em Sistemas Conectados à Rede Elétrica. **Revista Controle & Automação**. Brazil, v. 21, n. 2, p. 159-172, mar./abr. 2010.
- CASTRO, N. J. D.; PAES, K. E.; DANTAS, G. D. A. Perspectivas para a Geração Fotovoltaica no Brasil. **Canal Energia**, Rio de Janeiro, 2012. Disponível em:

<[http://www.canalenergia.com.br/zpublisher/materias/Artigos\\_e\\_Entrevistas.asp?id=87322](http://www.canalenergia.com.br/zpublisher/materias/Artigos_e_Entrevistas.asp?id=87322)>. Acesso em: 26 set. 2012.

COELHO, R. F.; SCHIMTZ, L.; MARTINS, D. C. Grid-Connected PV-Wind-Fuel Cell Hybrid System Employing a Supercapacitor Bank as Storage Device to Supply a Critical DC Load. *In: 33RD INTERNATIONAL TELECOMMUNICATIONS ENERGY CONFERENCE (INTELEC)*, 2011, Amsterdam. **Proceedings...** Amsterdam: IEEE Power Electronics Society (PELS), 2011. p. 1-10.

DOVAL-GANDOY, J.; IGLESIAS, A.; CASTRO, C.; PEÑALVER, C. M. Three Alternatives for Implementing Space Vector Modulation With The DSP TMS320F240. *In: 25TH ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY (IECON)*, 25., 1999, San Carlo. **IECON '99 Proceedings**. San Carlo: IEEE Industrial Electronics Society, 1999. p. 336-341.

FARNELL NEWARK. **Distribuidor de componentes eletro-eletrônicos e instrumentos de teste e medição**. Disponível em: <<http://www.farnellnewark.com.br>>. Acesso em: 26 nov. 2012.

FREITAS, A.; ANTUNES, F.; MINEIRO, E.; GADELHA, A.; GUALTER, F. DC-DC High Gain Converter Applied to Renewable Energy With New Proposed to MPPT Search. *In: INTERNATIONAL CONFERENCE ON RENEWABLE ENERGIES AND POWER QUALITY*, 2012, Santiago de Compostela. **Proceedings...** Santiago de Compostela: EA4EPQ, 2012. Disponível em: <<http://www.icrepq.com/icrepq'12/775-freitas.pdf>>. Acesso em: 24 set. 2012.

HOLMES, D. Grahame; LIPO, Thomas A. **Pulse Width Modulation For Power Converters: Principles and Practice**. Piscataway: John Wiley & Sons, 2003. 724 p.

HUANG, Y.; SHEN, M.; PENG, F. Z.; WANG, J. Z-Source Inverter for Residential Photovoltaic Systems. **IEEE Transactions on Power Electronics**, v. 21, n. 6, p. 1776-1782, nov. 2006.

Internacional Energy Agency (IEA). **Technology Roadmap: Solar Photovoltaic Energy**. Paris, 2010. Disponível em: <[http://www.iea.org/publications/freepublications/publication/pv\\_roadmap.pdf](http://www.iea.org/publications/freepublications/publication/pv_roadmap.pdf)>. Acesso em: 26 set. 2012.

INTERNACIONAL RECTIFIER. **IRG4PH50UD - UltraFast CoPack IGBT: Insulated Gate Bipolar Transistor With Ultrafast Soft Recovery Diode**. Disponível em: <<http://www.irf.com/product-info/datasheets/data/irg4ph50ud.pdf>>. Acesso em: 12 set. 2012.

KAZIMIERCZUK, M. K. **Pulse-width Modulated DC-DC Power Converters**. 1. ed. Dayton: John Wiley & Sons, 2008. 782 p.

KHALIFA, A. S.; EL-SAADANY, E. F. Control of Three Phase Grid Connected Photovoltaic Power Systems. *In: 14TH INTERNATIONAL CONFERENCE ON HARMONICS AND QUALITY OF POWER (ICHQP)*, 14., 2010, Bergamo. **Proceeding...** Bergamo: Power & Energy Society (PES), 2010. p. 1-7.

KLEPL, M. J. Evaluation of Digital Control Law Design in the W'-Plane. *In: AMERICAN CONTROL CONFERENCE*, 1986, Seattle. **Proceeding...** p. 1471-1474.

LEÃO, R. P. S. **GTD – Geração, Transmissão e Distribuição de Energia Elétrica**. Fortaleza: UFC, 2009. Disponível em: < [www.dee.ufc.br/~rleao](http://www.dee.ufc.br/~rleao) >. Acesso em: 01 nov. 2012.

LI, W.; LV, X.; DENG, Y.; LIU, J.; HE, X. A Review of Non-Isolated High Step-Up DC/DC Converters in Renewable Energy Applications. *In: TWENTY-FOURTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC)*, 34., 2009, Washington. **Proceedings...** Washington: Power Electronics Society (PEL), 2009. p. 364-369.

MARQUES, D. D. **Conversor Bidirecional CC-CC de Alto Ganho para Aplicação de Sistemas Autônomos de Geração de Energia Elétrica**. 2012. 148 p. Dissertação (Mestrado em Engenharia Elétrica) Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2012.

MARTINS, F. R.; GUARNIERI, R. A.; PEREIRA, E.B. O Aproveitamento da Energia Eólica. **Revista Brasileira de Ensino de Física**, Brasil, v. 30, n. 1, p. 1304.1-1304.13, 2008.

MICROCHIP. **dsPIC30F4011/4012 Data Sheet: High Performance Digital Signal Controllers**. Estados Unidos da America, 2005 Disponível em: <<http://ww1.microchip.com/downloads/en/devicedoc/70135c.pdf>>. Acesso em: 18 jan. 2011.

POMILIO, J. A. **Conversor Elevador de Tensão (Boost) como PFP**. Campinas: UNICAMP, 2007. Disponível em: <<http://www.dsce.fee.unicamp.br/~antenor/pdf/files/pfp/Cap3.pdf>>. Acesso em: 29 nov. 2012.

RIO DE JANEIRO. Governo do Estado. **Carta Sol**. Rio de Janeiro, 2011.

RÜTHER, R.; SALAMONI, I. O Potencial dos Setores Urbanos Brasileiros para a Geração de Energia Solar Fotovoltaica de Forma Integrada às Edificações. **FÓRUM PATRIMÔNIO–Ambiente Construído e Patrimônio Sustentável**, v. 4, n. 1, nov. 2011.

SAHAN, B. VERGARA, A. N. ; HENZE, N. ; ENGLER, A. ; ZACHARIAS, P. A Single-Stage PV Module Integrated Converter Based on a Low-Power Current-Source Inverter. **IEEE Transactions on Industrial Electronics**, v. 55, n. 7, p. 2602-2609, jul. 2008.

SCHONARDIE, M. F.; MARTINS, D. C. Solar Grid-Connected Three-Phase System With Active and Reactive Power Control and Input Voltage Clamped. *In: 14TH IEEE INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS (ICECS)*, 14., 2007, Marrakech. **Proceedings...** Marrakech: Circuits and Systems Society (CAS), 2007. p. 463-466.

SILVA, F. S. F. **Sistema Fotovoltaico para Iluminação e Alimentação de Pequenos Equipamentos em Corrente Contínua**. 2010. 106 p. Dissertação (Mestrado em Engenharia Elétrica) – Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2010.

TÉRAN, E. M. M. **Sistema Fotovoltaico de Pequeno Porte Interligado à Rede Elétrica**. 2012. 130 p. Dissertação (Mestrado em Engenharia Elétrica) – Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2012.

TSENGENES, G.; ADAMIDIS, G. Comparative Evaluation of Fuzzy-Pi and Pi Control Methods for a Three Phase Grid Connected Inverter. *In*: 14TH EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS (EPE 2011), 14., 2011, Birmingham. **Proceedings...** Birmingham: Power Electronics Society (PEL), 2011. p. 1-10.

VILLALVA, M. G. **Conversor Eletrônico de Potência Trifásico para Sistema Fotovoltaico Conectado à Rede Elétrica**. 2010. 292 f. Tese (Doutorado em Engenharia Elétrica e de Computação) - Faculdade de Engenharia Elétrica e de Computação, Universidade Estadual de Campinas, Campinas, 2010.

VILLALVA, M. G.; GAZOLI, J. R.; FILHO, E. R. Modeling and Control of a Three-Phase Isolated Grid-Connected Converter fed by a Photovoltaic Array. *In*: CONGRESSO BRASILEIRO DE ELETRÔNICA DE POTÊNCIA (COBEP), 10., 2009, Bonito. **Anais...** Bonito: SOBRAEP, 2009. p. 202-210.

VORPERIAN, V. Simplified Analysis of PWM Converters Using Model of PWM Switch. Continuous Conduction Mode. **IEEE Transactions on Aerospace and Electronic Systems**, v. 26, n. 3, p. 490-496, jun. 1990.

WANG, Z.; CHANG, L.; MAO, M. DC Voltage Sensorless Control Strategy for Three-Phase Grid-Connected Inverter. *In*: . IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE (PESC), 2008, Rhodes. **Proceedings...** Rhodes: Power Electronics Society (PEL), 2008. p. 323-329.

WEI, J.; TANG, Y.; XIE, S. Grid-Connected PV System Based on the Series Z-Source Inverter. *In*: IEEE CONFERENCE ON INDUSTRIAL ELECTRONICS AND APPLICATIONS (ICIEA), 5., 2010, Taichung. **Proceedings...** Taichung: IEEE Industrial Electronics Society, 2010. p. 532-537.

## APÊNDICES

### APÊNDICE A – Projeto físico dos componentes magnéticos utilizados

Neste apêndice são mostrados os projetos físicos do indutor do estágio CC-CC, (Lb) e dos indutores de filtro de saída do estágio CC-CA (La = Lb = Lc = L), que podem ser vistos no esquemático apresentado na Figura 2.1.

- Projeto físico do indutor do estágio CC-CC (Lb)

Inicialmente, deve-se calcular o valor da corrente de pico que flui no indutor Lb, o qual está mostrado na expressão (A.1). O cálculo deste valor de corrente é realizado utilizando algumas das especificações de projeto apresentadas na Tabela 2.5.

$$I_{lb\_pk} = \frac{P_{in}}{V_{bar}} \cdot \left( 1 + \frac{\Delta i_{lb}\%}{2} \right) = 6,85 \text{ A} \quad (\text{A.1})$$

Adota-se o fator de utilização da janela ( $K_w$ ) é dado em (A.2). Esse fator é responsável por caracterizar o grau de utilização da área para bobinagem do enrolamento.

$$K_w = 0,7 \quad (\text{A.2})$$

Os valores das máximas densidades de corrente ( $J_{max}$ ) e de fluxo magnético ( $B_{max}$ ) são definidos em (A.3).

$$\begin{cases} J_{max} = 450 \text{ A/cm}^2 \\ B_{max} = 0,35 \text{ T} \end{cases} \quad (\text{A.3})$$

Deste modo determina-se o produto de áreas do núcleo e da janela para o projeto, conforme mostrado em (A.4).

$$A_p = \frac{L_b \cdot I_{lb\_pk}^2}{K_w \cdot J_{max} \cdot B_{max}} \cdot 10^4 = 25,412 \text{ cm}^4 \quad (\text{A.4})$$

Onde,  $L_b$  é o valor de indutância calculado em (2.25) do Capítulo 2 e  $A_p$  é dado pelo produto das áreas da janela ( $A_w$ ) e da perna central ( $A_e$ ).

Depois de calculado  $A_p$ , segue-se para a seleção de um núcleo e um carretel que sejam adequados as necessidades do projeto. Desta forma, foi selecionado o núcleo de ferrite 2-EE-65/33/26 da THORNTON, o qual consiste na junção de dois núcleos do tipo EE-65/33/26 formando, desta maneira, um núcleo com uma largura duas vezes maior que a de um simples núcleo EE-65/33/26. A Tabela A.1 sintetiza as principais características do núcleo selecionado.

Tabela A.1 – Núcleo de ferrite 2-EE-65/33/26.

Parâmetro	Simbologia	Valor
Área da perna central	$A_e$	10,64 cm <sup>2</sup>
Área da janela	$A_w$	5,48 cm <sup>2</sup>
Produto das áreas	$A_p$	58,28 cm <sup>4</sup>
Volume do núcleo	$V_e$	156,4 cm <sup>3</sup>

O número de espiras é calculado através da expressão (A.5).

$$N_{Lb} = \frac{L_b \cdot I_{lb\_pk}}{A_e \cdot B_{max}} \cdot 10^4 = 109 \text{ espiras} \quad (\text{A.5})$$

Portanto, o entreferro deve ser ajustado de acordo com o valor dado em (A.6).

$$l_g = \frac{\mu_0 \cdot N_{Lb}^2 \cdot A_e}{L_b} \cdot 10^{-2} = 0,266 \text{ cm} \quad (\text{A.6})$$

Onde,  $\mu_0$  é a constante de permeabilidade magnética do ar e é dada por (A.7).

$$\mu_0 = 4 \cdot \pi \cdot 10^{-7} \text{ H/m} \quad (\text{A.7})$$

A seção reta do condutor a ser utilizado no enrolamento do indutor é dada pela expressão (A.8).

$$S_{\text{Cu\_Lb}} = \frac{P_{\text{in}}}{J_{\text{max}} \cdot V_{\text{bar}}} = 0,014 \text{ cm}^2 \quad (\text{A.8})$$

Para o projeto do indutor é escolhido o fio esmaltado AWG 24 com as seguintes seções:  $S_f = 0,002044 \text{ cm}^2$  sem isolamento,  $S_{\text{fiso}} = 0,002582 \text{ cm}^2$  com isolamento. De acordo com a seção do condutor é calculado o número de fios que devem ser associados em paralelo na expressão (A.9).

$$N_{\text{paralelo}} = \frac{S_{\text{Cu\_Lb}}}{S_f} = 7 \text{ fios} \quad (\text{A.9})$$

Para o cálculo do fator de utilização da janela do núcleo é utilizada a expressão (A.10).

$$k_u = \frac{S_{\text{fiso}} \cdot N_{\text{Lb}} \cdot N_{\text{paralelo}}}{A_w} = 0,36 \quad (\text{A.10})$$

Como o valor calculado é menor que 0,5, conclui-se que a montagem do indutor não apresentará problemas de espaço, isto é, o núcleo escolhido suporta a quantidade de espiras e de fios em paralelo.

O comprimento aproximando de cada fio utilizado em paralelo é dado em (A11), onde os números utilizados são dados da medida do carretel.

$$l_t = 1,1 \cdot \left( \frac{78-54}{2} \text{ mm} + \frac{43-20}{2} \text{ mm} + 54 + 20 \right) \cdot \frac{2 \cdot N_{\text{Lb}}}{1000} \approx 35 \text{ m} \quad (\text{A11})$$

- Projeto físico dos indutores de filtro de saída do estágio CC-CA ( $L_a = L_b = L_c = L$ )

O procedimento de projeto dos indutores de filtro na saída do estágio CC-CA foi praticamente o mesmo realizado anteriormente. Portanto, primeiramente deve-se calcular o valor da corrente de pico que flui em cada fase na saída do conversor CC-CA, o qual está mostrado na expressão (A.12). O cálculo deste valor de corrente é realizado utilizando algumas das especificações de projeto apresentadas na Tabela 2.5.



$$I_{L\_pk} = \frac{\sqrt{2} \cdot P_{in} \cdot \eta_T}{\sqrt{3} \cdot V_{ac} \cdot V_{bar}} \cdot \left(1 + \frac{\Delta i_a \%}{2}\right) = 4,293 \text{ A} \quad (\text{A.12})$$

Adota-se o fator de utilização da janela ( $K_w$ ) é dado em (A.13). Esse fator é responsável por caracterizar o grau de utilização da área para bobinagem do enrolamento.

$$K_w = 0,7 \quad (\text{A.13})$$

Os valores das máximas densidades de corrente ( $J_{max}$ ) e de fluxo magnético ( $B_{max}$ ) são definidos em (A.14).

$$\begin{cases} J_{max} = 400 \text{ A/cm}^2 \\ B_{max} = 0,30 \text{ T} \end{cases} \quad (\text{A.14})$$

Deste modo determina-se o produto de áreas do núcleo e da janela para o projeto, conforme mostrado em (A.15).

$$A_p = \frac{L \cdot I_{L\_pk}^2}{K_w \cdot J_{max} \cdot B_{max}} \cdot 10^4 = 10,223 \text{ cm}^4 \quad (\text{A.15})$$

Onde,  $L$  é o valor de indutância calculado em (2.32) do Capítulo 2 e  $A_p$  é dado pelo produto das áreas da janela ( $A_w$ ) e da perna central ( $A_e$ ).

Depois de calculado  $A_p$ , segue-se para a seleção de um núcleo e um carretel que sejam adequados as necessidades do projeto. Como os indutores de filtro de saída iram operar na frequência de 60 Hz, o ideal seria que os mesmos fossem fabricados com núcleos laminados de ferro-silício. Entretanto, devido a um prazo curto de execução do projeto e a fácil disponibilidade de núcleos de ferrite, optou-se pela utilização de núcleos de ferrite. Desta forma, foi selecionado o núcleo EE-65/33/26 da THORNTON. A Tabela A.2 sintetiza as principais características do núcleo selecionado.

Tabela A.2 – Núcleo de ferrite EE-65/33/26.

Parâmetro	Simbologia	Valor
Área da perna central	$A_e$	5,32 cm <sup>2</sup>
Área da janela	$A_w$	5,48 cm <sup>2</sup>
Produto das áreas	$A_p$	29,14 cm <sup>4</sup>
Volume do núcleo	$V_e$	78,2 cm <sup>3</sup>

O número de espiras é calculado através da expressão (A.16).

$$N_L = \frac{L \cdot I_{lb\_pk}}{A_e \cdot B_{max}} \cdot 10^4 = 177 \text{ espiras} \quad (\text{A.16})$$

Portanto, o entreferro deve ser ajustado de acordo com o valor dado em (A.17).

$$l_g = \frac{\mu_0 \cdot N_L^2 \cdot A_e}{L} \cdot 10^{-2} = 0,318 \text{ cm} \quad (\text{A.17})$$

Onde,  $\mu_0$  é a constante de permeabilidade magnética do ar e é dada por (A.7).

A seção reta do condutor a ser utilizado no enrolamento do indutor é dada pela expressão (A.18).

$$S_{Cu\_L} = \frac{I_L \cdot p_k}{J_{max} \cdot \sqrt{2}} = 0,0076 \text{ cm}^2 \quad (\text{A.18})$$

Para o projeto do indutor é escolhido o fio esmaltado AWG 24 com as seguintes seções:  $S_f = 0,002044 \text{ cm}^2$  sem isolamento,  $S_{fiso} = 0,002582 \text{ cm}^2$  com isolamento. De acordo com a seção do condutor é calculado o número de fios que devem ser associados em paralelo na expressão (A.19).

$$N_{paralelo} = \frac{S_{Cu\_L}}{S_f} = 4 \text{ fios} \quad (\text{A.19})$$

Para o cálculo do fator de utilização da janela do núcleo é utilizada a expressão (A.20).

$$k_u = \frac{S_{\text{fiso}} \cdot N_L \cdot N_{\text{paralelo}}}{A_w} = 0,334 \quad (\text{A.20})$$

Como o valor calculado é menor que 0,5, conclui-se que a montagem do indutor não apresentará problemas de espaço, isto é, o núcleo escolhido suporta a quantidade de espiras e de fios em paralelo.

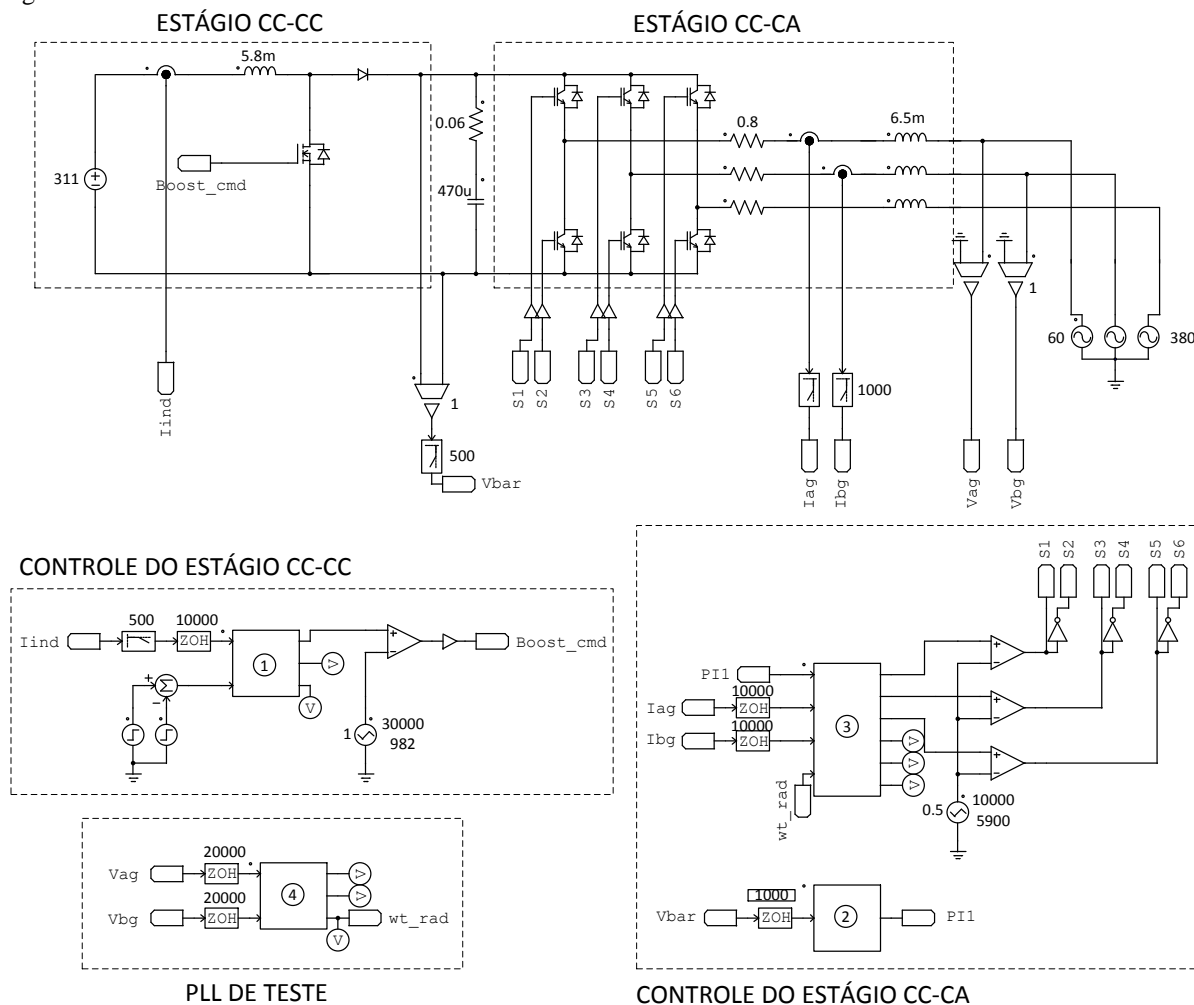
O comprimento aproximando de cada fio utilizado em paralelo é dado em (A.21), onde os números utilizados são dados da medida do carretel.

$$l_t = 1,1 \cdot \left( \frac{52 - 27}{2} \text{ mm} + \frac{43 - 20}{2} \text{ mm} + 27 + 20 \right) \cdot \frac{2 \cdot N_{Lb}}{1000} \approx 28 \text{ m} \quad (\text{A.21})$$

## APÊNDICE B – Detalhes do circuito simulado

Neste apêndice serão apresentados o circuito completo e o código de controle implementado na simulação por meio do programa PSIM. A Figura B.1 mostra o circuito completo que foi simulado.

Figura B.1 – Circuito elétrico simulado.



Os códigos de controle em linguagem C contidos dentro de cada *Simplified C Block* são listados a seguir:

- Bloco 1: Controle do estágio CC-CC

```
double ICC,degrau;
ICC=x1*30;
degrau=x2;
```

```
//Ajusta leitura de corrente do estágio CC-CC
```

```

double Duty_cc;
double duty_buck;

//definição das variáveis usadas na rotina do controlador do estágio CC-CC
static double PI_BOOST;
static double PIA_BOOST;
static double IerrorA_boost;
static double Ierror_boost;
static double ICC_REF=193;

void controlador_boost (double A, double B)
{
    Ierror_boost = (ICC_REF-degrau-ICC); //cálculo do erro
//equação a diferença
    PI_BOOST = PIA_BOOST+A*Ierror_boost - B*IerrorA_boost;
    y3=PI_BOOST; //variável monitorada no terceiro pino de saída do bloco
//limita saída do PI a um valor dentro dos limites do PWM do dsPIC (0 a 982)
    if(PI_BOOST>900) PI_BOOST=900;
    if(PI_BOOST<0) PI_BOOST=0;
    IerrorA_boost = Ierror_boost; //armazenamento do erro em k-1
    PIA_BOOST=PI_BOOST; //armazenamento da saída do PI em k-1
}
controlador_boost(2.7982,2.6278); //chamada da rotina do controlador
Duty_cc = PI_BOOST; //determinação do ciclo de trabalho
if(Duty_cc >900) Duty_cc=900;
if(Duty_cc<80) Duty_cc=80;
y1 = Duty_cc; //coloca valor resultante no primeiro pino de saída para
//ser comparado com o sinal triangular

```

- Bloco 2: Controle da malha de tensão do estágio CC-CA

```

double Vb600;
double Vb600_REF = 600;
double PI_kA=1.7599;
double PI_kB=1.7055;
Vb600=x1; //aquisição da leitura do elo CC

//definição das variáveis usadas na rotina do controlador da malha de tensão
double PI1;
static double PI1_1;
static double Vb600_error, error1;

void controlador1(double A, double B)
{
    Vb600_error = (double)( Vb600- Vb600_REF); //cálculo do erro
    if(Vb600_error>50) Vb600_error = 50;
    if(Vb600_error<-50) Vb600_error = -50;
    PI1 = PI1_1+A*Vb600_error - B*error1; //equação a diferença
    if(PI1>250) PI1=250;
    if(PI1<-250) PI1=-250;
    error1 = Vb600_error; //armazenamento do erro em k-1
    PI1_1=PI1; //armazenamento da saída do PI em k-1
}

```

```

controlador1(PI_kA, PI_kB);           //chamada da rotina do controlador da malha de tensão

y1=PI1;           //coloca valor resultante no pino de saída para ser
//utilizado como ref. na malha de corrente de eixo direto

```

- Bloco 3: Controle das malhas de corrente de eixos direto e de quadratura do estágio CC-CA

```

double teta;
double Ia,Ib;
double Id,Iq;
double PI_kC=7.9495;
double PI_kD=6.5766;
double PI_kE=7.9495;
double PI_kF=6.5766;

Ia=x2*27;           //Ajusta leitura de corrente na fase A
Ib=x3*27;           //Ajusta leitura de corrente na fase B
teta=x4;           //Leitura do ângulo de posição da rede elétrica

//Rotina que faz a transformada abc para dq
void dq0_direta (double a1, double b1)
{
    double a, b, c;

    a = a1;           // 'a' na faixa de -100 a 100
    b = b1;
    c = -(a+b);       //corrente na fase C obtida de forma algébrica

    //transformada Y para Delta nas correntes medidas
    a = (a-b);
    b = (b-c);
    c = -(a+b);

    //cálculo da corrente de eixo de quadratura
    Iq = a*cos(teta) + b*cos(teta+4.1888) + c*cos(teta+2.0944);
    Iq = 0.66667*Iq;
    y6=Iq;

    //cálculo da corrente de eixo direto
    Id = a*sin(teta) + b*sin(teta+4.1888) + c*sin(teta+2.0944);
    Id = 0.66667*Id;
    y5=Id;
}

//definição das variáveis usadas na rotina dos controladores das malhas de corrente
double PI1;
double PI2;
double PI3;
static double PI2_1;
static double PI3_1;

```

```

static double Id_error, error2;
static double Iq_error, error3;

PI1=x1;          //valor resultante da malha de tensão (ref. da corrente de eixo direto)

void controlador ( double C, double D, double E, double F)
{
    //rotina de controle da corrente de eixo direto
    Id_error = (PI1-Id);          //cálculo do erro
    PI2 = PI2_1+C*Id_error - D*error2;          //equação a diferença
    if(PI2>8000) PI2=8000;
    if(PI2<-8000) PI2=-8000;
    error2 = Id_error;          //armazenamento do erro em k-1
    PI2_1=PI2;          //armazenamento da saída do PI em k-1

    //rotina de controle da corrente de eixo de quadratura
    Iq_error = -Iq;          //cálculo do erro
    PI3 = PI3_1+E*Iq_error - F*error3;          //equação a diferença
    if(PI3>4000) PI3=4000;
    if(PI3<-4000) PI3=-4000;
    error3 = Iq_error;          //armazenamento do erro em k-1
    PI3_1=PI3;          //armazenamento da saída do PI em k-1
}

double Duty_A,Duty_B,Duty_C;
//Rotina que faz a transformada dq para abc
void dq0_inversa (double d1, double q1)
{
    double a,b,c,smin,smax;
    double d, q;

    d = d1;
    q = q1;
    //Subtrai ângulo da rede de 30° (delta para Y) antes de fazer transf. inversa
    teta=teta-0.5236;

    //Transformada inversa
    a = cos(teta)*q + sin(teta)*d;
    a=a/1.732;          //divide resultado por raiz de 3 (delta para Y)
    y4=a;
    b = cos(teta+4.1888)*q + sin(teta+4.1888)*d;
    b=b/1.732;          //divide resultado por raiz de 3 (delta para Y)
    c = -(a+b);
    //modulação vetorial: início
    if(a>b && a>c)
    {
        smax=a;
        if(b>c) smin=c;
        else smin=b;
    }
    if(b>a && b>c)
    {
        smax=b;
        if(a>c) smin=c;
        else smin=a;
    }
}

```

```

    }
    if(c>a && c>b)
    {
        smax=c;
        if(b>a) smin=a;
        else smin=b;
    }

    Duty_A=2950+(a-(smin+smax)/2)/1;
    Duty_B=2950+(b-(smin+smax)/2)/1;
    Duty_C=2950+(c-(smin+smax)/2)/1;

    if(Duty_A>5700) Duty_A=5700;
    if(Duty_A<100) Duty_A=100;
    if(Duty_B>5700) Duty_B=5700;
    if(Duty_B<100) Duty_B=100;
    if(Duty_C>5700) Duty_C=5700;
    if(Duty_C<100) Duty_C=100;
    //modulação vetorial: fim

    //sinais modulantes entregues na saída do bloco para serem comparados com a
    //portadora triangular
    y1=Duty_A;
    y2=Duty_B;
    y3=Duty_C;
}

dq0_direta(Ia,Ib); //transf. direta
controlador(PI_kC, PI_kD, PI_kE, PI_kF); //chama rotina de controle
PI2 = PI2 + Iq*4.084e-3; //acopla Iq ao sinal de controle de eixo direto
PI3 = PI3 - Id*4.084e-3; //acopla Id ao sinal de controle de eixo de quadratura
dq0_inversa(PI2,PI3); //transf. Inversa e obtenção dos sinais modulantes

```

- Bloco 4: PLL de teste

```

double PI,SO;
static double PI_1,SI_1,SO_1;
static double error;
double reff,feed,a,b,c;

a=x1;
b=x2;
c=-a-b;

//valores de linha em p.u.
a = (a-b)*0.003215;
b = (b-c)*0.003215;
c = -a-b;

reff = (b-c)*0.55736;
feed = a*0.6667 - (b+c)*0.3335;

reff = reff*sin(SO_1) ;

```



```
feed = -feed*cos(SO_1);

double controlador (double A, double B)
{
    PI = PI_1+A*(reff-feed) - B*error;
    if(PI>400) PI=400;
    if(PI<0) PI=0;

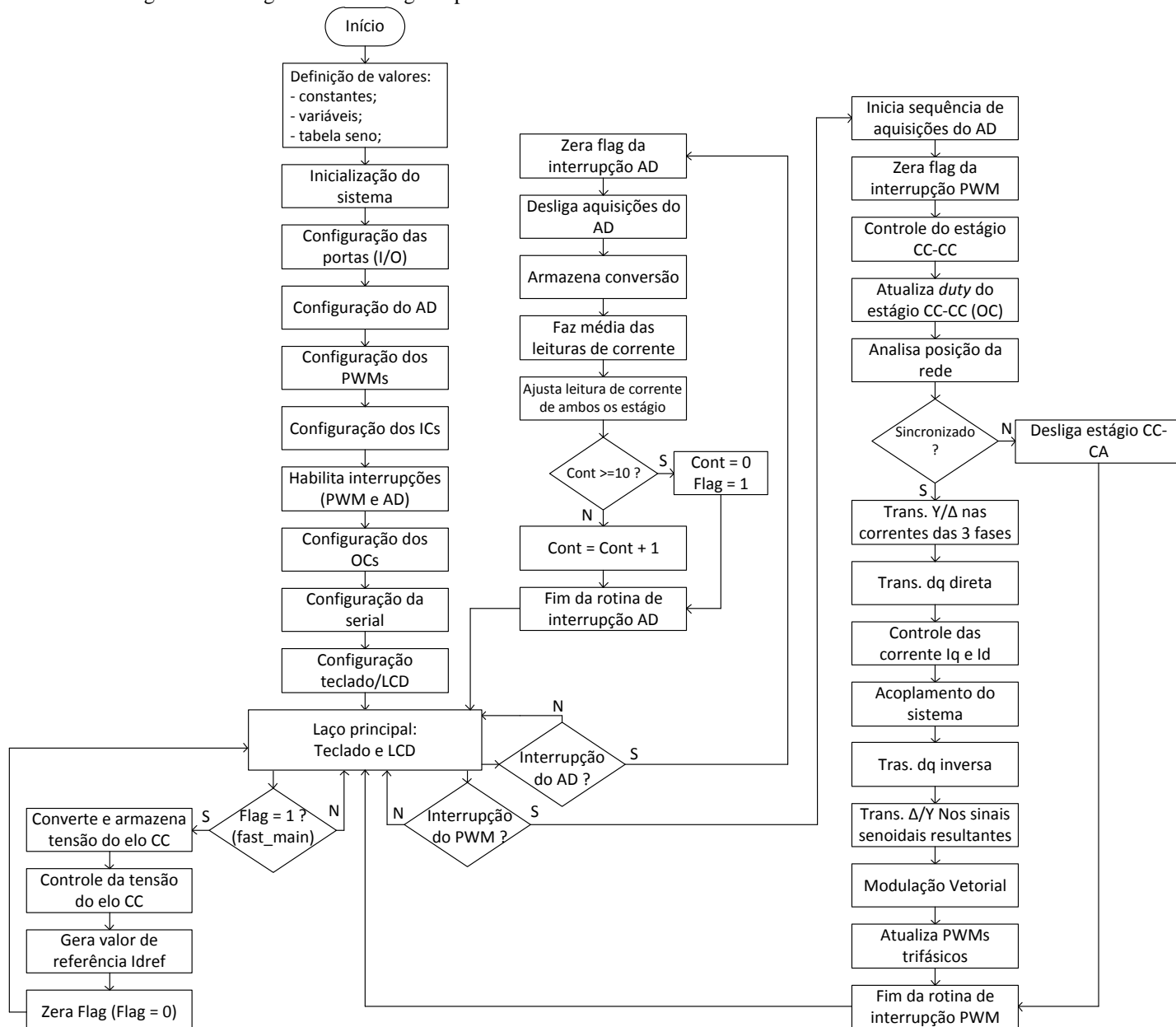
    error =reff-feed;
    PI_1=PI;
    return PI;
}

y1=controlador(192.8,191.2);
SO = (controlador(192.8,191.2)+ SI_1 )*2.5e-5 + SO_1;
SI_1=controlador(192.8,191);
if(SO>6.2831853) SO=0;
SO_1=SO;
y2= SO-1.5708;
y3=SO; //posicionamento da tensão de linha Vab da rede elétrica
```

## APÊNDICE C – Algoritmo de controle e código em C implementado no microcontrolador

O algoritmo do código em linguagem C implementado no microcontrolador dsPIC30f4011 está apresentado na Figura C.1.

Figura C.2 – Algoritmo do código implementado no microcontrolador.



A seguir estão listados o código principal programado no dsPIC30f4011 e seus respectivos pseudocódigos.

- Código do programa principal

```
#include "p30f4011.h"

_FOSC(0xBFEE); // 0xBFEE5 (XT-PLL-x4) 0xBFEE6 (XT-PLL-x8) 0xBFEE7 (XT-PLL-x16)
_FWDT(WDT_OFF);

void FAST_MAIN(void);

#define MACRO_PWMs_OFF    OVDCON = 0x0000; PDC1 = 0; PDC2 = 0; PDC3 = 0;// override
ON
#define MACRO_PWMs_ON    OVDCON = 0x3F00; // override OFF

#define OFFSET_IA    386
#define OFFSET_IB    383
#define OFFSET_ICC   383

#define SINCOK_IS_INPUT    TRISBbits.TRISB6 = 1
#define SINCOK_IS_HIGH     LATBbits.LATB6 = 1
#define SINCOK_LEVEL      PORTBbits.RB6

#define SINC_IS_INPUT      TRISEbits.TRISE8 = 1
#define SINC_IS_HIGH       LATEbits.LATE8 = 1
#define SINC_LEVEL        PORTEbits.RE8

#define SINCHf_IS_INPUT    TRISBbits.TRISB5 = 1
#define SINCHf_IS_HIGH     LATBbits.LATB5 = 1
#define SINCHf_LEVEL      PORTBbits.RB5
int Sinc_LevelA=0;

#define PINTESTE01_IS_OUTPUT TRISBbits.TRISB7 = 0
#define PINTESTE01_HIGH     LATBbits.LATB7 = 1
#define PINTESTE01_LOW      LATBbits.LATB7 = 0
unsigned char xTEST01;
#define DEBUG01 xTEST01++;if(xTEST01&0x01)PINTESTE01_HIGH;else PINTESTE01_LOW;
/* @ PIN TESTE 1 @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ PIN TESTE 1 @ @ @ @ @ */

#define PINTESTE02_IS_OUTPUT TRISBbits.TRISB8 = 0
#define PINTESTE02_HIGH     LATBbits.LATB8 = 1
#define PINTESTE02_LOW      LATBbits.LATB8 = 0
unsigned char xTEST02;
#define DEBUG02 xTEST02++;if(xTEST02&0x01)PINTESTE02_HIGH;else PINTESTE02_LOW;
/* @ PIN TESTE 1 @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ @ PIN TESTE 1 @ @ @ @ @ */

#define OC3_TRIS    TRISDbits.TRISD3
#define OC3_PORT    PORTDbits.RD3
#define OC4_TRIS    TRISDbits.TRISD3
#define OC4_PORT    PORTDbits.RD3
#define TOP_PWM     5895
#define MIN_WIDTH   100
#define MAX_WIDTH   5795

unsigned char flag_con=0;
unsigned char i_con=0;
```

```

unsigned int CSTARTUP=500;

unsigned int AdBuf_A0;
unsigned int AdBuf_A1;
unsigned int AdBuf_A2;
unsigned int AdBuf_A3;
unsigned int AdBuf_A4;
unsigned int AdBuf_A5;
unsigned int AdBuf_A6;
unsigned int AdBuf_A7;
unsigned int AdBuf_A8;

int AD_IA,AD_IB,AD_ICC;
int IA,IB,IfC,ICC;
int ICC_avg_tmp=0;
int FAST_int_tmp=0;
int ICC_avg = 0;

long ICC_avg_tmpl=0;
long FAST_int_tmpl=0;
int ICC_avg1 = 0;

void configure_AD(void)
{
    ADPCFG=0xFFE3;           // Configuração das portas AS (0=Analog, 1=Digital)
    IFS0bits.ADIF=0;        // Zera flag de interrupção AD
    ADCON3bits.SAMC=12;     // Tempo de aquisição: Max=31 (SAMC vezes Tad)
    ADCON3bits.ADCS=22;    // Adclock prescaler: (Tcy/2).(ADCS+1) ADCS <= 63

    ADCON3bits.ADRC=0;     // ADclock: (0) do sistema de clock (1) clock interno

    ADCON2bits.VCFG=1;     // (1: VREF+ ext, VREF=AVSS) (3: VREF+ ext, VREF- ext)
    ADCON2bits.CSCNA=1;   // 0: não escanear 1: escanear (ADCSSL)
    ADCON2bits.SMPI=9;
    ADCON2bits.BUFGM=0;    // Modo Buffer: 0:(0..15) 1:(0..7)(8..15)
    ADCON2bits.ALTS=0;    // (0) MUXA (1)MUXA/MUXB
    ADCON2bits.CHPS=0;    // Configura Modo SIMSAM (DSPIC4011)

    ADCHS=0x0000;

    ADCSSL=0x001C;        // Escolhe canais para escanear
    ADCON1bits.SIMSAM=0;  // Amostras simultâneas (DSPIC4011)
    ADCON1bits.SSRC=7;    // AD Trigger: (7)auto sampling/conversion (3)PWM
    ADCON1bits.ASAM=0;    // 0=Aquisição começa com ADCON1bits.SAMP=1
    ADCON1bits.FORM=0;    // Formato da conversão (0=iteiro)
    ADCON1bits.ADON=1;    // Liga AD
}

void Cfg_PWM(void)
{
    PTCON = 0x8000;       // Habilita base de tempo
    PTPER = (TOP_PWM/2);  // Período do PWM
    PWMCON1 = 0x0077;     // Habilita função PWM nas portas
    PWMCON2 = 0x0000;
    DTCON1 = 0x0022;     // Deadtimes ppddddd; (315)
}

```

```

    FLTACON = 0x0000;          // Fault
    MACRO_PWMs_OFF;
    SEVTCMP = 0;
    PDC1  = 1860;
    PDC2  = 0;
    PDC3  = 5650;
}

void Cfg_ICs(void)
{
    T2CON=0x8030;              // Liga Timer 2, PRE=1:256
    IC1CON=0x8085;           // Source: timer 2 / captura (0xYYY5) a cada 16 bordas de subida
    IC2CON=0x8085;           // Source: timer 2 / captura (0xYYY5) a cada 16 bordas de subida
}

void Cfg_OCs(void)
{
    T3CON=0x8000;            // Liga Timer 3, PRE=1:256
    OC3CON = 0x000E;
    PR3 = 982;
    OC3RS = 10;
    OC4CON = 0x000E;
    OC4RS = 10;
}

void define_portas(void)
{
    OC3_TRIS = 0;
    OC4_TRIS = 0;

    SINC_IS_INPUT;
    SINC_IS_HIGH;

    SINCHF_IS_INPUT;
    SINCHF_IS_HIGH;

    SINCOK_IS_INPUT;
    SINCOK_IS_HIGH;

    PINTESTE01_IS_OUTPUT;
    PINTESTE02_IS_OUTPUT;
}

//----- MEDICAO DE TENSAO
//SENSOR 600 v
#define IC_OFF_CTE2 143
#define IC_K_CTE2  61665

//SENSOR 311 v
#define IC_OFF_CTE1 131
#define IC_K_CTE1  34522

unsigned int IC_tmp=0;
unsigned int IC_n=0;
unsigned int IC_per=1;

```

```

unsigned int IC_pera=0;
int V_error;
int Vb311=0;
int Vtmp=0;

unsigned int IC_tmp2=0;
unsigned int IC_n2=0;
unsigned int IC_per2=1;
unsigned int IC_pera2=0;
int V_error2;
int Vb600=0;
int Vtmp2=0;

void IC_Vb311(void)
{
    if(IC1CONbits.ICBNE){
        IC_tmp = IC1BUF;
        IC_per = IC_tmp - IC_pera;
        IC_pera = IC_tmp;
        if((IC_per>IC_OFF_CTE1)&&(IC_per < 2000)){
            Vtmp = ((unsigned int)IC_K_CTE1 / (IC_per - IC_OFF_CTE1));
            V_error = Vtmp - Vb311; // somekind of filter...
            if(V_error>2)V_error=2;
            if(V_error<-2)V_error=-2;
            Vb311 += V_error;
            if(Vb311<0)Vb311=0;
            if(Vb311>370)Vb311=370;
        }
        IC_n=0;
    }
    else{
        IC_n++;
        if(IC_n>10){Vb311=1;IC_n=10;}
    }
}

void IC_Vb600(void)
{
    if(IC2CONbits.ICBNE){
        IC_tmp2 = IC2BUF;
        IC_per2 = IC_tmp2 - IC_pera2; // ICatual - ICanterior
        IC_pera2 = IC_tmp2;
        if((IC_per2>IC_OFF_CTE2)&&(IC_per2 < 2000)){
            Vtmp2 = ((unsigned int)IC_K_CTE2 / (IC_per2 - IC_OFF_CTE2));
            V_error2 = Vtmp2 - Vb600; // filtro
            if(V_error2>2)V_error2=2;
            if(V_error2<-2)V_error2=-2;
            Vb600 += V_error2;
            if(Vb600<0)Vb600=0;
            if(Vb600>670)Vb600=670;
        }
        IC_n2=0;
    }
    else{
        IC_n2++;
    }
}

```

```

        if(IC_n2>10){Vb600=1;IC_n2=10;}
    }
}

void habilita_interrupcoes(void)
{
    IEC0bits.ADIE = 1;      // Habilita interrupção AD
    IEC2bits.PWMIE = 1;    // Habilita interrupção PWM
    IPC1 = 0x9000;        // Alta prioridade para interrupção PWM
}

unsigned char c=0,SEL_TELA=1;
unsigned int aux2=0,aux=0;

#include "DELAY.C"
#include "LTECV4_DSPIC.bli"
#include "CONTROLE_CC_CA.c"
#include "CONTROLE_CC_CC.c"
#include "SERIAL.BLI"

void menu_ajuste1(){
    apaga_lcd();
    linha1(); epal_lcd("ICC_REF: ");
    ICC_REF = read_int(ICC_REF,3,5,300,0,2);    // read_int(int* x, char ndig, int min, int
max,unsigned char punkt,int passo)
}

void menu_ajuste(){
    apaga_lcd();
    linha1(); epal_lcd("ICC_REF: ");
    ICC_REF = read_int(ICC_REF,3,5,300,0,2);    // read_int(int* x, char ndig, int min, int
max,unsigned char punkt,int passo)

    apaga_lcd();
    linha1(); epal_lcd("PI_KC: ");
    PI_kC = read_int(PI_kC,3,0,150,0,1);    // read_int(int* x, char ndig, int min, int max,unsigned
char punkt,int passo)

    apaga_lcd();
    linha1(); epal_lcd("PI_KE: ");
    PI_kE = read_int(PI_kE,3,0,150,0,1);    // read_int(int* x, char ndig, int min, int max,unsigned
char punkt,int passo)

    apaga_lcd();
    linha1(); epal_lcd("KACOPLA: ");
    KACOPLA = read_int(KACOPLA,3,0,150,0,1);    // read_int(int* x, char ndig, int min, int
max,unsigned char punkt,int passo)
}

int main (void)
{
    define_portas();
    configure_AD();
    Cfg_PWM();
    Cfg_ICs();
}

```

```

habilita_interrupcoes();
Cfg_OCs();
Cfg_UART();
Cfg_LCD();
epal_lcd("testando PWM !!!!");
delay__ms(100);
apaga_lcd();

while (1)
{
    c = le_teclado4(0);
    if(SEL_TELA==1)
    {
        linha1();
        epal_lcd("PWM1:");
        enum_lcd(PDC1,4,0,0);          ed_lcd(' ');
        linha2();
        epal_lcd("PWM2:");
        enum_lcd(PDC2,4,0,0);          ed_lcd(' ');
        c = le_teclado4(0);
        if(c==COD_TEC_ESC) menu_ajuste1();
    }
    if(SEL_TELA==2)
    {
        linha1();
        epal_lcd("PWM3:");
        enum_lcd(PDC3,4,0,0);          ed_lcd(' ');
    }
    if(SEL_TELA==3)
    {
        linha1();
        epal_lcd("OC3:");
        enum_lcd(OC3RS,3,0,0);          ed_lcd(' ');
        linha2();
        epal_lcd("OC4:");
        enum_lcd(OC4RS,3,0,0);          ed_lcd(' ');
        enum_lcd(Vb600,4,0,0);          ed_lcd(' ');
        enum_lcd(CSTARTUP,3,0,0);      ed_lcd(' ');
        c = le_teclado4(0);
        if(c==COD_TEC_ESC) menu_ajuste();
    }
    if(SEL_TELA==4)
    {
        linha1();
        enum_lcd(AD_IA,4,0,0);          ed_lcd(' ');
        enum_lcd(AD_IB,4,0,0);          ed_lcd(' ');
        linha2();
        enum_lcd(Vb311,3,0,0);          ed_lcd(' ');
        enum_lcd(Vb600,3,0,0);          ed_lcd(' ');
    }

    if(SEL_TELA==5)
    {
        linha1();
        epal_lcd("OKL ");
    }
}

```



```

        epal_lcd("OKH ");
        epal_lcd("SNK ");
        linha2();
        enum_lcd(SINCOK_LEVEL,2,0,0);          ed_lcd(' '); ed_lcd(' ');
        enum_lcd(SINCHF_LEVEL,2,0,0);         ed_lcd(' '); ed_lcd(' ');
        enum_lcd(SINC_LEVEL,2,0,0);           ed_lcd(' ');
    }

    if(SEL_TELA==6)
    {
        linha1();
        enum_lcd(IA,3,1,0);          ed_lcd(' ');
        enum_lcd(IB,3,1,0);          ed_lcd(' ');
        enum_lcd(IfC,3,1,0);         ed_lcd(' ');
        linha2();
        enum_lcd(AD_ICC,3,1,0);       ed_lcd(' ');
        enum_lcd(ICC,3,1,0);          ed_lcd(' ');
        enum_lcd(ICC_avg1,3,1,0);     ed_lcd(' ');
    }
    if(c==COD_TEC_ENTER)
    {
        SEL_TELA++;
        if(SEL_TELA>6) SEL_TELA=1;
        apaga_lcd();
    }
}

}

void __attribute__((__interrupt__)) _ADCInterrupt(void)
{
    IFS0bits.ADIF = 0; //
    ADCON1bits.ASAM=0;
    AdBuf_A0 = ADCBUF0;
    AdBuf_A1 = ADCBUF1; //
    AdBuf_A2 = ADCBUF2; //
    AdBuf_A3 = ADCBUF3; //
    AdBuf_A4 = ADCBUF4; //
    AdBuf_A5 = ADCBUF5; //
    AdBuf_A6 = ADCBUF6; //
    AdBuf_A7 = ADCBUF7; //
    AdBuf_A8 = ADCBUF8; //

    AD_IA = ((AdBuf_A0 + AdBuf_A3 + AdBuf_A6)>>2);
    AD_IB = ((AdBuf_A1 + AdBuf_A4 + AdBuf_A7)>>2);
    AD_ICC = ((AdBuf_A2 + AdBuf_A5 + AdBuf_A8)>>2);

    IA = OFFSET_IA - AD_IA; // Todos os sensores estao invertidos na montagem !!!!
    IB = OFFSET_IB - AD_IB;
    IfC = -(IA+IB);
    ICC = OFFSET_ICC - AD_ICC;

    ICC_avg_tmp = ICC_avg_tmp + ICC;
    FAST_int_tmp = ICC_avg_tmp/10;
    ICC_avg_tmp = ICC_avg_tmp - FAST_int_tmp;
    ICC_avg = ICC_avg_tmp/9;
}

```

```

        i_con++;
        if(i_con>=10){i_con=0;flag_con=1;}
    } // Close AD interrupt

void FAST_MAIN(void)
{
    if(flag_con){
        flag_con=0;
//-----
        ICC_avg_tmpL = ICC_avg_tmpL + ICC_avg;
        FAST_int_tmpL = ICC_avg_tmpL/(long)167;
        ICC_avg_tmpL = ICC_avg_tmpL - FAST_int_tmpL;
        ICC_avg1 = (int)((long)ICC_avg_tmpL/(long)80);
//-----
        DEBUG01;
        IC_Vb311();
        IC_Vb600();
        controlador1(PI_kA,PI_kB);
//-----
        trata_serial();
//-----
    } // close if(flag_con)
} // close void FAST_MAIN(void)

void __attribute__((__interrupt__)) _PWMInterrupt(void)
{
    ADCON1bits.ASAM=1; // Inicia a sequencia de aquisição (NAMOS = (SMPI+1)
    IFS2bits.PWMIF = 0;

// SINCRONISMO,TETA,CSTARTUP

    if(!SINCOK_LEVEL)
    {
        if(SINC_LEVEL){
            Sinc_LevelA=1;
        }
        else{
            if(Sinc_LevelA==1){
                TetaInt = -28;
                Sinc_LevelA=0;
                if((Nsamples==NMAXsamples)&&(AcqOK==0))Flag_START=1;
            }
            if(TetaInt<141)TetaInt = TetaInt + 1;
        }
        else{
            CSTARTUP=10000; //
            TetaInt = 0;
        }
    }
    if(CSTARTUP==1)MACRO_PWMs_ON;
    if(CSTARTUP>0)CSTARTUP--;
    if(TetaInt==27)DEBUG02;
    log_dados();
}

```

```

controlador_boost(160,145);
Duty_cc = PI_BOOST/30;
if(Duty_cc>900)Duty_cc=900;
if(Duty_cc<80)Duty_cc = 0;
OC3RS = 0;          // Duty chave inferior
OC4RS = Duty_cc;   // Duty chave superior

if(CSTARTUP==0){
    dq0_direta(IA,IB,IfC);
    controlador(PI_kC,PI_kD,PI_kE,PI_kF); //(41,40,80,76,60,54);
    PI2 = PI2 + Iq*KACOPLA;
    PI3 = PI3 - Id*KACOPLA;
    dq0_inversa(PI2,PI3);
    PDC3 = Duty_A;
    PDC2 = Duty_B;
    PDC1 = Duty_C;

} // close if(CSTARTUP==0)
else{
    MACRO_PWMs_OFF;
    PI1_1=0;
    PI2_1=0;
    PI3_1=0;
}
} // Close void __attribute__((__interrupt__)) _PWMInterrupt(void)

```

- Pseudocódigo "CONTROLE\_CC\_CC.c"

```

int ICC_REF=36;          // static no PSIM

int VBARBOOSTTOL=20;
int VBARBOOSTMAX=240;
int VBARBOOSTMAXOFF=250;

int Duty_cc;

int PI_BOOST=0;          // static no PSIM
int PIA_BOOST=0;        // static no PSIM
int IerrorA_boost;      // static no PSIM
int Ierror_boost;       // static no PSIM
int boost_delta_frac=0;
int Vbar_error_boost = 0;
int flag_delta_frac=0;

void controlador_boost (int A, int B)
{
    boost_delta_frac++;
    Vbar_error_boost = Vb600 - Vb600_REF;
    if(Vb600>VBARBOOSTMAX){
        if(flag_delta_frac==1) {flag_delta_frac=0; PI_BOOST=0;}
        PIA_BOOST = PI_BOOST;
    }
}

```

```

else{
if((Vbar_error_boost>=-VBARBOOSTTOL) && (Vbar_error_boost<VBARBOOSTTOL)){
    Ierror_boost = (ICC_REF-ICC);
    if(Ierror_boost>100) Ierror_boost = 100;
    if(Ierror_boost<-100) Ierror_boost = -100;
    PI_BOOST = PIA_BOOST+A*Ierror_boost - B*IerrorA_boost;
    if(PI_BOOST>27000) PI_BOOST=27000;
    if(PI_BOOST<0) PI_BOOST=0;
    IerrorA_boost = Ierror_boost;
    flag_delta_frac = 1;
}
else{
    if(Vbar_error_boost<-VBARBOOSTTOL)
if((boost_delta_frac&0x63)==0x63)if(PI_BOOST<18000)PI_BOOST = PI_BOOST + 1 ;
    if(flag_delta_frac==1) {flag_delta_frac=0; PI_BOOST=0;}
    PIA_BOOST = PI_BOOST;
}
}
if(Vb600>VBARBOOSTMAXOFF){
    PIA_BOOST = 0;
    PI_BOOST = 0;
}
PIA_BOOST=PI_BOOST;
}

```

- Pseudocódigo "CONTROLE\_CC\_CA.c"

```

int Vb600_REF = 200;
int Id,Iq;
int TetaInt;
int PI1;
int PI2;
int PI3;
int PI1_1;
int PI2_1;
int PI3_1;
int Vb600_error, error1;
int Id_error, error2;
int Iq_error, error3;
int Duty_A,Duty_B,Duty_C;

```

```

int PI_kA=41;
int PI_kB=40;
int PI_kC=80;
int PI_kD=76;
int PI_kE=50;
int PI_kF=48;
int KACOPLA=40;

```

```

const int sin_0[]={ 1,4,7,9,12,15,17,20,23,25,28,30,33,35,37,40,42,44,46,
48,50,52,54,56,57,59,60,62,63,64,66,67,68,69,69,70,71,71,72,72,72,72,
72,72,72,72,71,71,70,69,69,68,67,66,64,63,62,60,59,57,56,54,52,50,48,46,
44,42,40,37,35,33,30,28,25,23,20,17,15,12,9,7,4,1,-1,-4,-7,-9,-12,-15,-17,
-20,-23,-25,-28,-30,-33,-35,-37,-40,-42,-44,-46,-48,-50,-52,-54,-56,-57,-59,

```

```

-60,-62,-63,-64,-66,-67,-68,-69,-69,-70,-71,-71,-72,-72,-72,-72,-72,-72,
-72,-71,-71,-70,-69,-69,-68,-67,-66,-64,-63,-62,-60,-59,-57,-56,-54,-52,-50,
-48,-46,-44,-42,-40,-37,-35,-33,-30,-28,-25,-23,-20,-17,-15,-12,-9,-7,-4,-1,
1,4,7,9,12,15,17,20,23,25,28,30,33,35,37,40,42,44,46,
48,50,52,54,56,57,59,60,62,63,64,66,67,68,69,69,70,71,71,72,72,72,72,
72,72,72,72,71,71,70,69,69,68,67,66,64,63,62,60,59,57,56,54,52,50,48,46,
44,42,40,37,35,33,30,28,25,23,20,17,15,12,9,7,4,1,-1,-4,-7,-9,-12,-15,-17,
-20,-23,-25,-28,-30,-33,-35,-37,-40,-42,-44,-46,-48,-50,-52,-54,-56,-57,-59,
-60,-62,-63,-64,-66,-67,-68,-69,-69,-70,-71,-71,-72,-72,-72,-72,-72,-72,
-72,-71,-71,-70,-69,-69,-68,-67,-66,-64,-63,-62,-60,-59,-57,-56,-54,-52,-50,
-48,-46,-44,-42,-40,-37,-35,-33,-30,-28,-25,-23,-20,-17,-15,-12,-9,-7,-4,-1};

```

```
void dq0_direta (int a1, int b1, int c1)
```

```

{
    int a, b, c;

    a = a1; // 'a' na faixa de -180 a 180
    if(a>180) a=180;
    if(a<-180) a=-180;
    b = b1;
    if(b>180) b=180;
    if(b<-180) b=-180;
    c = c1;
    if(c>180) c=180;
    if(c<-180) c=-180;

    a = (a-b);
    b = (b-c);
    c = -(a+b);

    Id = (a*sin_0[TetaInt+209]) + (b*sin_0[TetaInt+153]) + (c*sin_0[TetaInt+97]);
    Iq = (a*sin_0[TetaInt+168]) + (b*sin_0[TetaInt+111]) + (c*sin_0[TetaInt+55]);

    Id = Id/128;
    Iq = Iq/128;
}

```

```
void controlador1 (int A, int B)
```

```

{
    Vb600_error = (int)(Vb600-Vb600_REF);
    if(Vb600_error>2) Vb600_error = 2;
    if(Vb600_error<-2) Vb600_error = -2;
    PI1 = PI1_1+A*Vb600_error - B*error1;
    if(PI1>30000) PI1=30000;
    if(PI1<-30000) PI1=-30000;
    error1 = Vb600_error;
    PI1_1=PI1;
}

```

```
void controlador (int C, int D, int E, int F)
```

```

{
    Id_error = ((PI1/128)-(Id));
    if(Id_error>100) Id_error=100;
    if(Id_error<-100) Id_error=-100;
    PI2 = PI2_1+C*Id_error - D*error2;
}

```

```

if(PI2>20000) PI2=20000;
if(PI2<-20000) PI2=-20000;
error2 = Id_error;
PI2_1=PI2;

Iq_error = -Iq;
if(Iq_error>100) Iq_error=100;
if(Iq_error<-100) Iq_error=-100;
PI3 = PI3_1+E*Iq_error - F*error3;
if(PI3>20000) PI3=20000;
if(PI3<-20000) PI3=-20000;
error3 = Iq_error;
PI3_1=PI3;
}

void dq0_inversa (int d1, int q1)
{
    int a,b,c,smin,smax;
    int d, q;

    d = (int)(d1/200);
    q = (int)(q1/200);

    a = d*(sin_0[TetaInt+56]/1) + q*(sin_0[TetaInt+181]/1);
    b = d*(sin_0[TetaInt+167]/1) + q*(sin_0[TetaInt+125]/1);
    c = d*(sin_0[TetaInt+111]/1) + q*(sin_0[TetaInt+70]/1);

    a=a/2;
    c=c+a;
    b=b+c;

    if(a>b && a>c)
    {
        smax=a;
        if(b>c) smin=c;
        else smin=b;
    }
    if(b>a && b>c)
    {
        smax=b;
        if(a>c) smin=c;
        else smin=a;
    }
    if(c>a && c>b)
    {
        smax=c;
        if(b>a) smin=a;
        else smin=b;
    }

    Duty_A=2950+(a-(smin+smax)/2)/1;
    Duty_B=2950+(b-(smin+smax)/2)/1;
    Duty_C=2950+(c-(smin+smax)/2)/1;

    if(Duty_A>5700) Duty_A=5700;

```

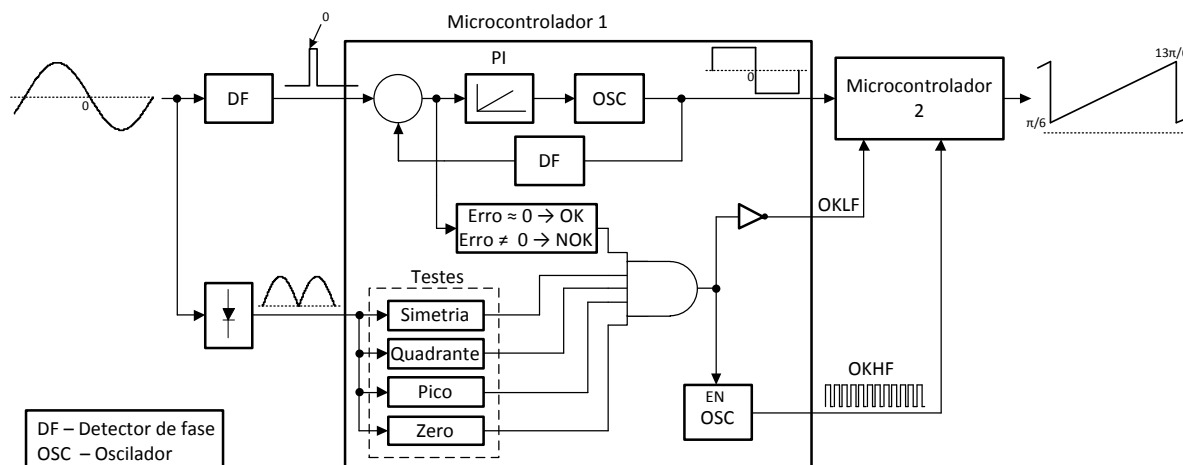
```
if(Duty_A<100) Duty_A=100;  
if(Duty_B>5700) Duty_B=5700;  
if(Duty_B<100) Duty_B=100;  
if(Duty_C>5700) Duty_C=5700;  
if(Duty_C<100) Duty_C=100;  
}
```

## APÊNDICE D – Detalhes do módulo de sincronismo

A Figura D.1 mostra o diagrama de blocos do módulo de sincronismo. Inicialmente a tensão de uma das fases é tomada como referência. Está tensão passa por um condicionador de sinais de onde se obtêm o seu sinal retificado e um pequeno sinal em fase. Estes dois sinais são entregues a um microcontrolador, o qual é responsável pela obtenção de um sinal digital exatamente em fase com o sinal senoidal da rede elétrica e por realizar os seguintes testes:

- Simetria: compara a simetria da parte positiva com a parte negativa da senóide retificada.
- Quadrante: verifica a simetria dos 4 quadrantes do sinal retificado da tensão de fase da rede elétrica.
- Pico: verifica se o valor de pico do sinal retificado está dentro da tolerância aceitável.
- Zero: monitora se o ponto de passagem pelo zero está localizado no centro de dois picos consecutivos do sinal retificado.

Figura D.3 – Diagrama de blocos do módulo de sincronismo.



Fonte: Autor.

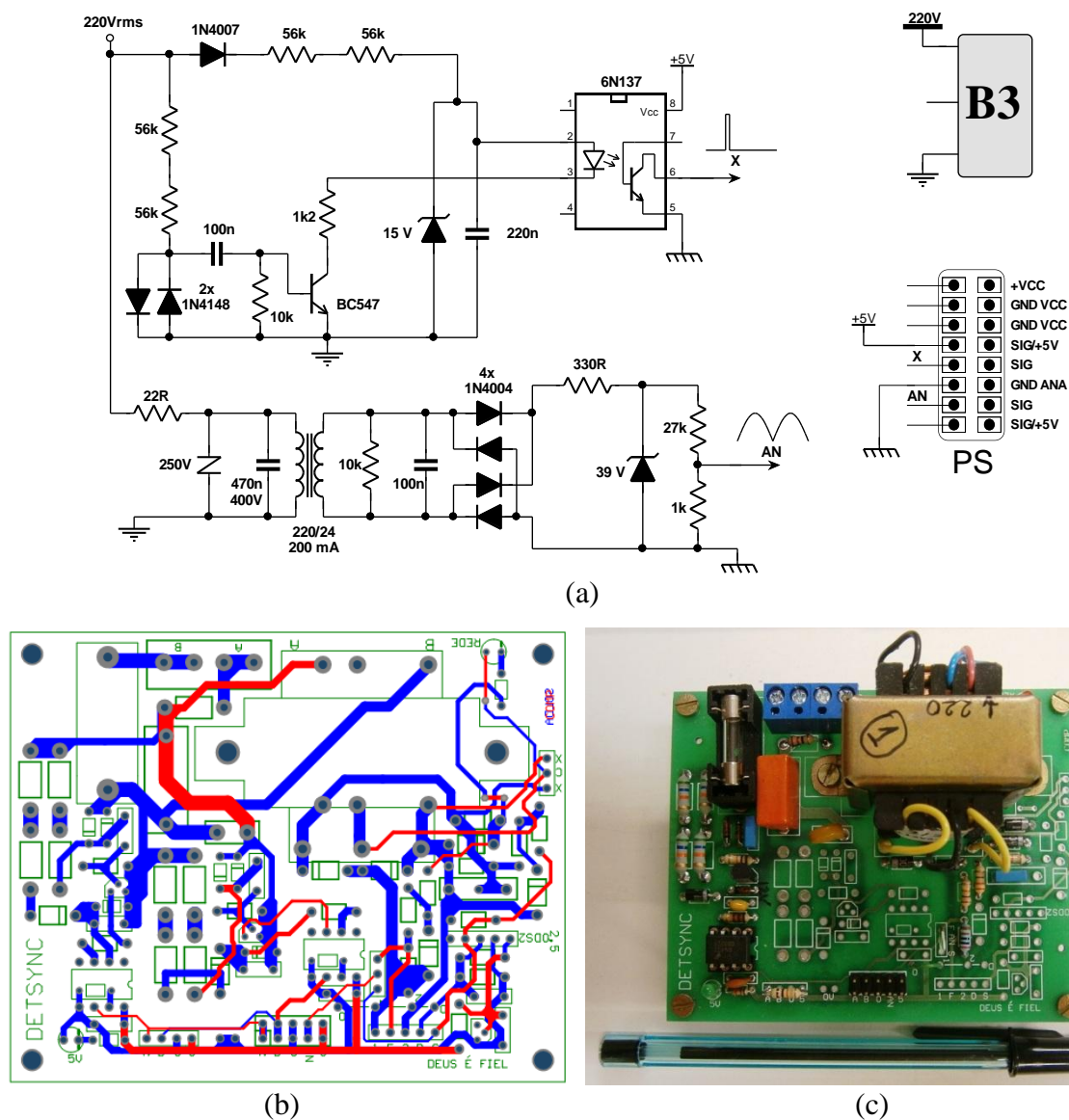
Com o sinal digital sincronizado com o sinal de tensão medida da rede elétrica ( $\text{Erro} \approx 0$ ) e com todos os testes válidos, tem-se como resultado os dois sinais auxiliares descritos a seguir:

- OKLF: sinal em baixa frequência que confirma o sincronismo. Assume o valor 1 quando não sincronizado e o valor zero quando sincronizado.
- OKHF: sinal auxiliar em alta frequência que confirma o sincronismo. Assume o valor 0 quando não sincronizado e um sinal em alta frequência quando sincronizado.



Todos os três sinais resultantes do microcontrolador 1 são entregues a um segundo microcontrolador, o qual, na prática, trata-se do dsPIC30f4011 utilizado para realizar o controle e a modulação vetorial citado no capítulo 3. Como pode ser visto na Figura D.1, o microcontrolador 2 recebe os três sinais do módulo de sincronismo e, antes de os utilizar nas transformadas dq direta e inversa, os trata, obtendo como resultado o ângulo de posicionamento da tensão de linha da rede elétrica, isto é, ângulo instantâneo da tensão de fase adicionada de 30°. As Figuras D.2 (a), D.2 (b) e D.2 (c) mostram o esquemático, o PCB e uma foto do circuito detector de fase e de leitura de tensão alternada do módulo de sincronismo, respectivamente.

Figura D.4 – Circuito detector de fase e de leitura de tensão alternada do módulo de sincronismo. (a) Esquemático. (b) PCB. (c) Foto.

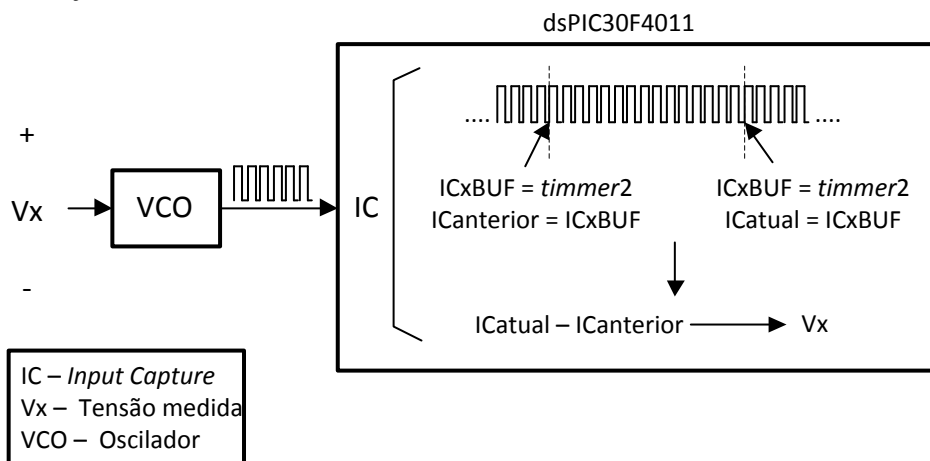


Fonte: Autor.

## APÊNDICE E – Detalhes do sensor de tensão

O circuito utilizado para sensor de tensão contínua consiste em um Oscilador Controlado por Tensão (VCO), o qual tem por finalidade gerar um sinal quadrado e efetuar a variação de sua frequência de acordo com a variação de tensão CC medida. Este sinal quadrado resultante é entregue a um pino de *Input Capture* (IC) do dsPIC30f4011 citado no capítulo 3. A cada 16 períodos da onda quadrada gerada pelo VCO o valor da contagem do *timmer 2* será guardada em um registrador (ICxBUF). O valor resultante da diferença de dois tempos consecutivos armazenados em ICxBUF pode ser representado por um valor de tensão medido. A partir daí, monta-se uma tabela com a contagem de 16 períodos da onda quadrada gerada pelo VCO e o valor de tensão medida. A Figura E.1 ilustra o procedimento descrito anteriormente.

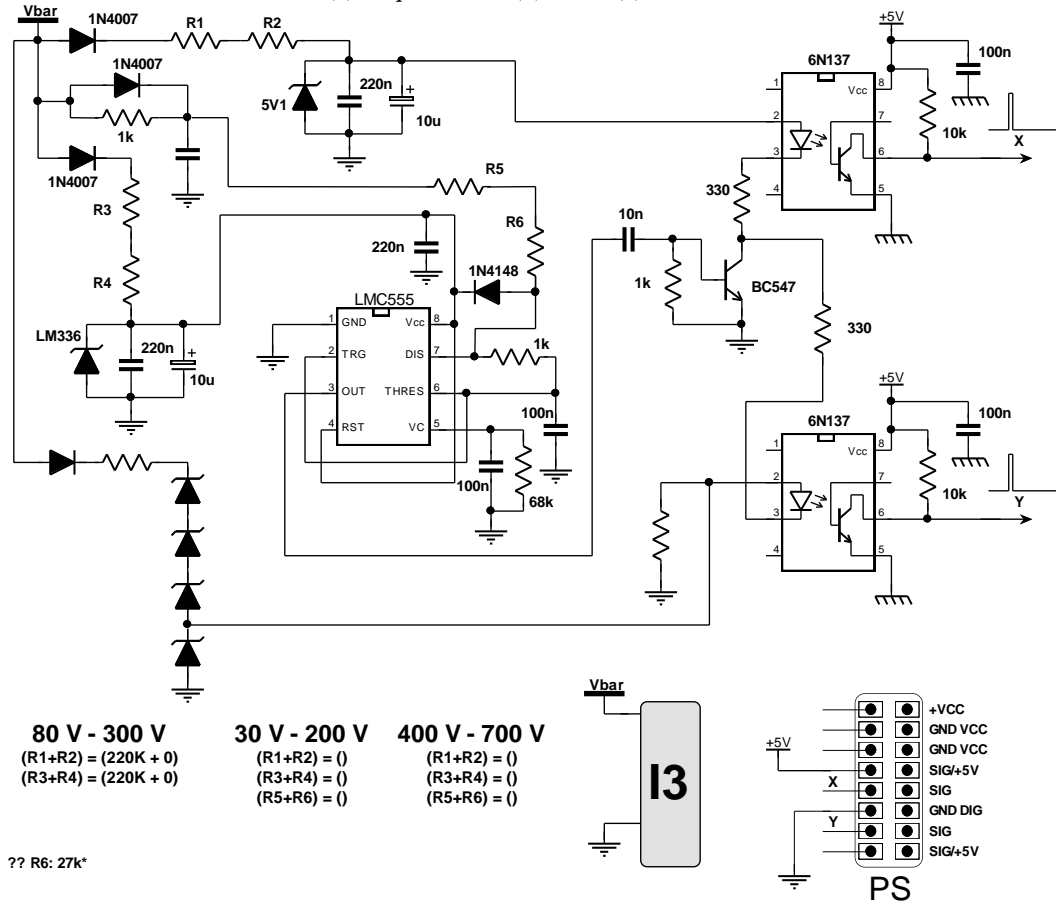
Figura E.5 – Obtenção da leitura de tensão CC.



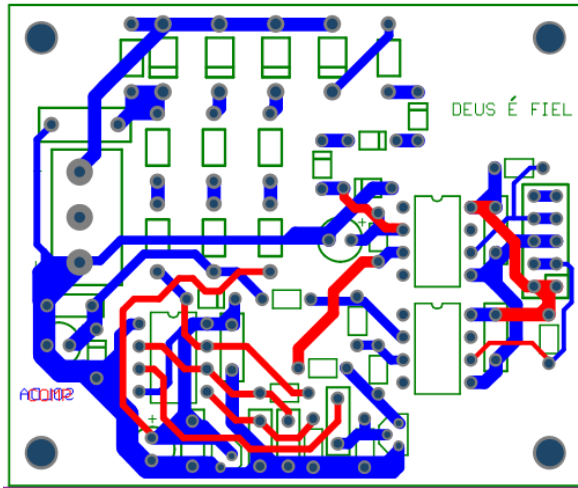
Fonte: Autor.

As Figuras E.2 (a), E.2 (b) e E.2 (c) mostram o esquemático, o PCB e uma foto do circuito VCO utilizado, respectivamente.

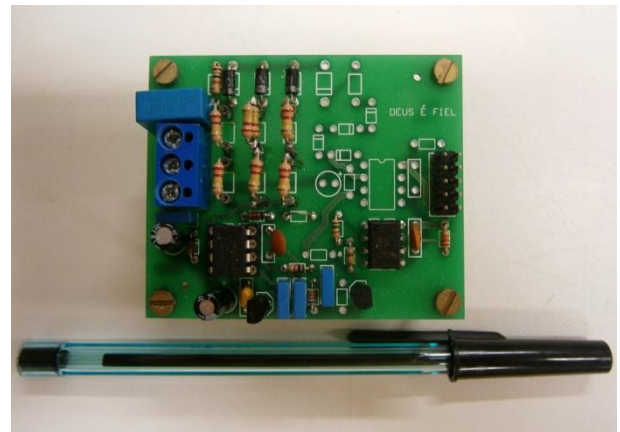
Figura E.6 – Circuito VCO utilizado. (a) Esquemático. (b) PCB. (c) Foto.



(a)



(b)



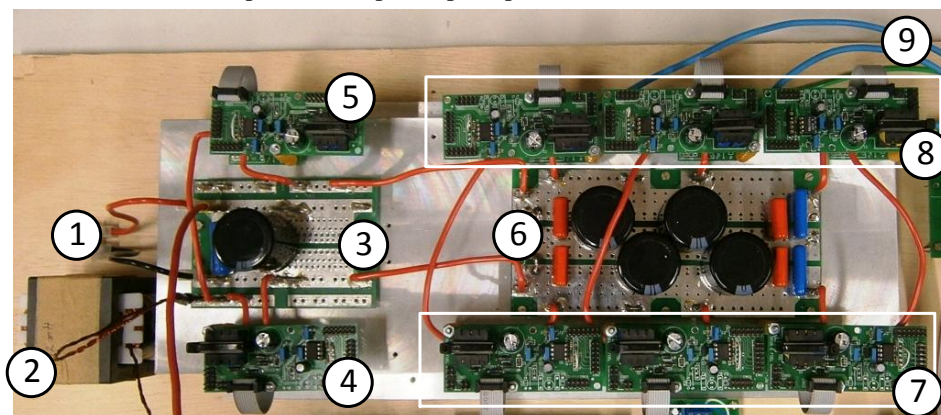
(c)

Fonte: Autor.

## APÊNDICE F – Layout do circuito de potência

A Figura F.1 mostra uma foto do circuito de potência do protótipo experimental, onde se pode ver a localização dos componentes conforme esquemático apresentado na Figura 2.1.

Figura F.7 – Foto do circuito de potência do protótipo experimental.



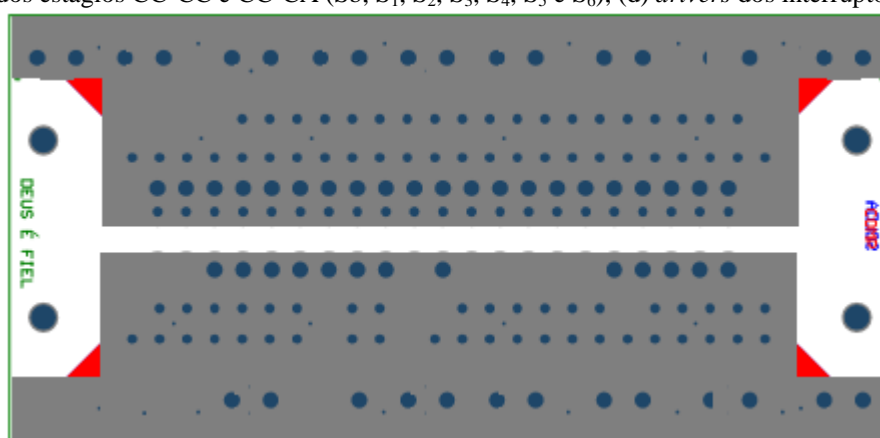
- ① Entrada do estágio CC-CC
- ② Indutor de entrada  $L_b$
- ③ Barramento de entrada do estágio CC-CC
- ④ Superior – placa circuito *driver* / Inferior – Interruptor do estágio CC-CC ( $S_b$ )
- ⑤ Superior – placa circuito *driver* / Inferior – Diodo do estágio CC-CC ( $D_b$ )
- ⑥ Barramento de entrada do estágio CC-CA (elo CC)
- ⑦ Superior – placa circuito *driver* / Inferior – Interruptores do estágio CC-CA ( $S_2, S_4, S_6$ )
- ⑧ Superior – placa circuito *driver* / Inferior – Interruptores do estágio CC-CA ( $S_1, S_3, S_5$ )
- ⑨ Fios de ligação dos pontos intermediários dos braços trifásicos

Na Figura F.1 podemos observar alguns pontos que podem ter causado os grandes inconvenientes verificados durante a operação do protótipo. Observa-se que os interruptores de cada braço do estágio CC-CA estão bem distantes de seus interruptores complementares, sendo separados no espaço por um barramento CC. Além disto, verifica-se certa distância entre os estágios CC-CC e CC-CA e entre o protótipo montado e os indutores de filtro de saída. Portanto, a forma como o protótipo foi fabricado, mesmo tendo facilitado a montagem, pode ter sido o grande causador dos inconvenientes de ruídos, interferências eletromagnéticas e

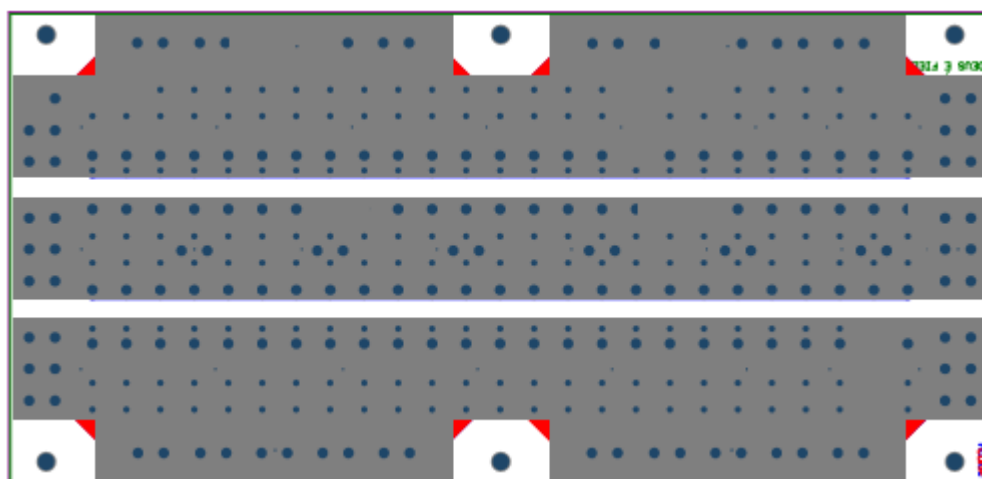
sobretensões nos interruptores verificados durante a operação do protótipo experimental. Como solução sugere-se refazer o *layout* do conversor buscando evitar ou reduzir todos os possíveis problemas experimentais observados e adicionar capacitores de polipropileno sobre os interruptores de cada braço do estágio CC-CA.

A Figura F.2 mostra o PCB das placas modulares utilizadas no circuito de potência do protótipo experimental.

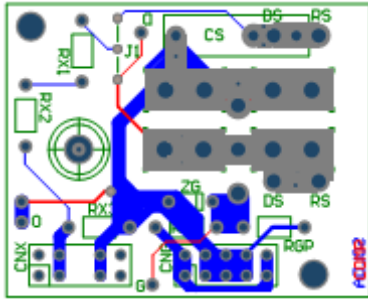
Figura F.8 – PCB das placas modulares utilizadas nos seguintes elementos do protótipo experimental: (a) barramento de entrada do estágio CC-CC, (b) barramento de entrada do estágio CC-CA (elo CC), (c) diodo  $D_b$  e interruptores dos estágios CC-CC e CC-CA ( $S_b, S_1, S_2, S_3, S_4, S_5$  e  $S_6$ ), (d) *drivers* dos interruptores.



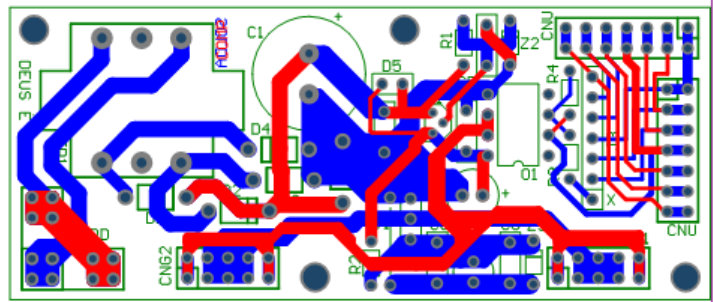
(a)



(b)



(c)



(d)