

CONCEPÇÃO DE INVERSOR MULTINÍVEL PARA APLICAÇÃO EM UPS

Lincoln M. Oliveira, Levy F. Costa, Deivid S. Marins, Sergio Daher, Fernando L. M. Antunes
Grupo de Processamento de Energia e Controle - GPEC, Departamento de Engenharia Elétrica, Universidade Federal do Ceará
Cx Postal 6001 - Campus do Pici, 60455-700, Fortaleza - CE - Brasil
e-mails: lincolnsobral@yahoo.com.br, fantunes@dee.ufc.br

Resumo - Este trabalho apresenta o modo rede de operação de um sistema ininterrupto de energia on-line monofásico de 3 kVA operando em baixa frequência, alta eficiência, alto fator de potência e com tensão de entrada e saída de 220 Vca. O estágio de entrada da UPS é composto por um retificador realizando correção de fator de potência, através de uma ponte completa de diodo em série com um conversor boost, alimentando por meio de um barramento CC um inovador inversor multinível. O inversor multinível é baseado em um transformador de múltiplos enrolamentos com um primário e vários secundários, que produzem tensões alternadas parciais com amplitudes diferenciadas entre si, seguindo o modelo binário. O estágio de saída do inversor combina essas formas de onda parciais para formar uma tensão de saída multinível. A análise, princípios de operação, exemplo de projeto e resultados experimentais do sistema proposto são apresentados neste artigo.

Palavras-Chave – Inversores Multiníveis, Sistemas Ininterruptos de Energia, Retificador com Correção de Fator de Potência.

CONCEPTION OF MULTILEVEL INVERTER APPLIED TO UPS SYSTEM

Abstract – This paper presents the grid connected mode of a 3 kVA single-phase uninterruptible power supply (UPS), with features of low frequency operation, high efficiency and unit power factor of the input. The input stage of the proposed UPS is composed by a power factor correction rectifier based on classical boost converter, which is used to supply the dc bus. The output stage is composed by a multilevel inverter, which is based on a low frequency full-bridge converter associate to a multiple winding transformer with one primary coil and several secondary coils. Each secondary coil is used to produce the partial alternating voltage and the series combination of the output coils are used to generating the complete output voltage. The theoretical analysis, design example, as well as experimental results of the proposed UPS system are presented in this paper.

Keywords - Multilevel inverter, Power factor correction rectifier, Uninterruptible power supply.

Artigo submetido em 20/05/2013. Primeira revisão em 25/08/2013. Aceito para publicação em 15/02/2014, por recomendação do Editor Henrique A. C. Braga.

I. INTRODUÇÃO

Os inversores multiníveis há muito tempo vem sendo objeto de estudo para aplicações que envolvam processamento de altos níveis de tensões e potências, tornando-se muito atrativo para aplicações em média e altas tensões, condicionamento de potência, sistemas de acionamentos de motores, distribuição de energia elétrica e ainda em sistemas de geração distribuída utilizando fontes renováveis [1-2]. Nestas aplicações, devido as limitações de corrente e tensão provenientes das tecnologias empregadas na fabricação dos semicondutores de potência, esses tipos de inversores são geralmente a única alternativa porque possuem a característica de dividir os esforços entre os semicondutores de potência [3].

A formação de uma onda multinível de alta qualidade, operando com baixa frequência de comutação, implica em menores taxas de interferência eletromagnética (EMI), menores perdas por chaveamento e alta eficiência. Estas características dos conversores multiníveis, tem recentemente surgido como uma alternativa em unidades de conversão de potência, mesmo em baixas e médias potências, tornando-se uma alternativa atrativa para aplicações em sistemas fotovoltaicos [4].

Para aplicações em sistemas de baixa potência (<10 kVA) onde o alto rendimento é um dos principais parâmetros de projeto, os inversores multiníveis estão tornando-se competitivos com inversores modulados por largura de pulso (Pulse Width Modulation - PWM) em alta frequência. Além disso, os menores custos das chaves semicondutoras de potência e a demanda de inversores de alto rendimento vêm contribuindo para a sua maior utilização [5].

No estudo realizado por [5], observa-se o desenvolvimento de um inversor multinível com transformador de múltiplos enrolamentos de 3 kVA, aplicado a sistemas isolados de geração de energia elétrica, que opera utilizando como fonte de alimentação um barramento CC formado a partir de painéis fotovoltaicos. Este inversor possui todas as características necessárias para a aplicação em Sistemas Ininterruptos de Energia (UPS), como: forma de onda da tensão na saída de alta qualidade, alta eficiência e utilização de apenas uma fonte CC na entrada do conversor.

A topologia proposta para este trabalho, contempla o estudo do modo rede de um sistema ininterrupto de energia na configuração *on-line*, operando com correção de fator de potência na entrada e potência de 3 kVA na saída através de um inversor multinível com transformador de múltiplos enrolamentos.

A Figura 1 mostra a topologia proposta de UPS operando no modo rede. A descrição do circuito, modos de operação e resultados experimentais são apresentados.

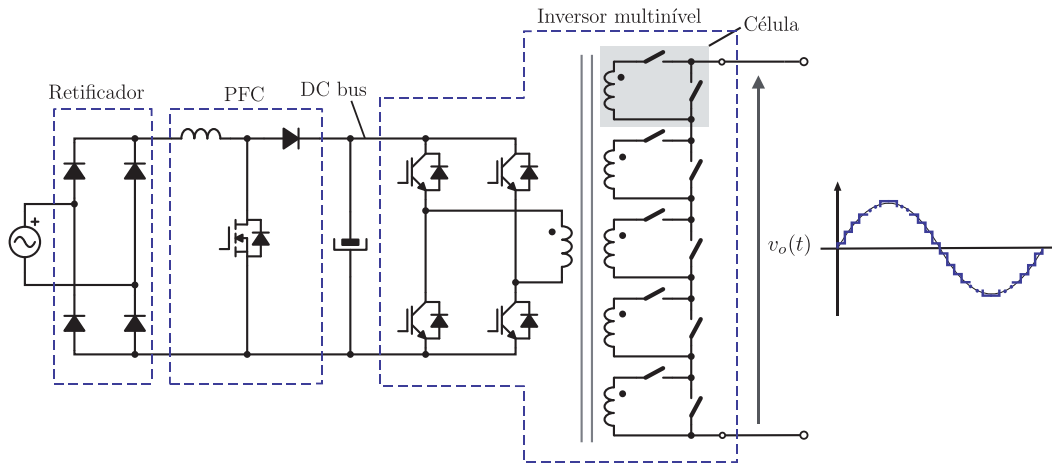


Fig. 1. Topologia proposta de UPS operando no modo rede.

II. DESCRIÇÃO DA UPS OPERANDO NO MODO REDE

A proposta de UPS *on-line* apresentada neste trabalho contempla somente o modo de operação onde a rede elétrica alimenta a carga (chamado modo rede de operação da UPS), através de um circuito que realiza a correção do fator de potência (Power Factor Correction – PFC) e um inversor multinível, sendo capaz de atender os seguintes requisitos [6]:

- Tensão de saída senoidal com taxa de distorção harmônica menor que 5%;
- Corrente de entrada senoidal com fator de potência unitário;
- Alta confiabilidade e robustez;
- Baixa emissão de interferência eletromagnética (EMI);
- Isolação Galvânica da carga com a rede elétrica;
- Alto rendimento.

A seguir serão apresentadas as análises qualitativas e quantitativas dos conversores utilizados no sistema.

III. RETIFICADOR OPERANDO COM CORREÇÃO DE FATOR DE POTÊNCIA

A. Descrição do Retificador

Para UPS com potências acima de 1 kVA, observa-se o emprego de retificadores PWM [7] ou retificadores operando com conversores CC-CC em série [8]. A topologia empregada contempla a segunda opção, onde uma ponte de diodo em série com um conversor CC-CC *boost* operando no modo de condução contínua (MCC), através de um controle por modo corrente média, realiza a correção do fator de potência. A Figura 2 mostra a topologia do retificador com PFC e o diagrama de blocos do controle empregado através do CI 3854.

B. Princípio de Operação e Principais Formas de Onda do Conversor Boost

Para o entendimento do princípio de funcionamento do retificador com correção de fator de potência, realizamos primeiramente a análise do conversor CC-CC *boost* com tensão de entrada contínua, onde num período de comutação

o conversor apresenta duas etapas de operação. Neste caso, a razão cíclica possui um valor constante, sendo definida por:

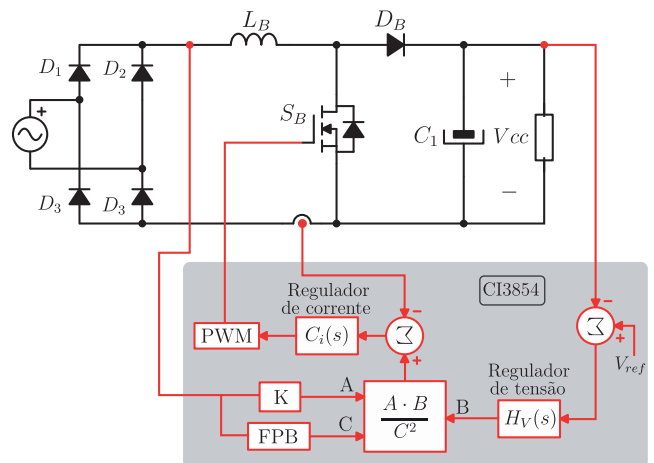


Fig. 2. Retificador com PFC e controle.

$$D = \frac{t_{on_ret}}{T_{ret}} \quad (1)$$

Onde:

t_{on_ret} – tempo de condução no interruptor S_B ;

T_{ret} – período de comutação.

As etapas de operação do conversor, apresentadas na Figura 3 com as linhas escuras correspondendo ao caminho percorrido pela corrente elétrica, são descritas a seguir:

1º Etapa: Inicia-se quando o interruptor S_B entra em condução, sendo a tensão da fonte aplicada sobre a indutância L_b cuja corrente cresce linearmente com o tempo. Durante esta etapa de operação (Figura 3 (a)) o diodo D_b fica inversamente polarizado, não ocorrendo transferência de energia da fonte para a saída do conversor e a alimentação da carga é mantida pelo capacitor C_1 . Esta etapa finaliza quando o interruptor S_b é bloqueado.

2º Etapa: Quando o interruptor S_B é bloqueado, o diodo D_b passa a conduzir, a energia da fonte e a energia armazenada no indutor no período anterior são transferidos a carga e ao capacitor de saída, onde a corrente na entrada decresce linearmente (Figura 3 (b)). O fim dessa etapa ocorre quando

o interruptor entra em estado de condução, reiniciando o processo descrito na etapa 1.

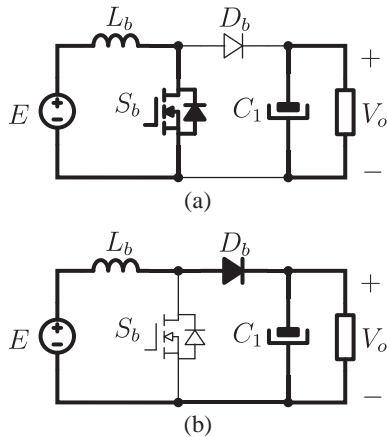


Fig. 3. Etapas de operação do conversor *boost*.

As principais formas de onda do conversor *boost* são apresentadas na Figura 4, onde $v_{Sb}(t)$, $i_{Lb}(t)$, $i_{Sb}(t)$, $i_{Db}(t)$, $v_o(t)$, $i_{C1}(t)$, $i_o(t)$, respectivamente, são os valores instantâneos da tensão sobre a chave S_b , corrente através do indutor L_b , corrente através da chave S_b , corrente através do diodo D_b , tensão na saída do conversor V_o , corrente através do capacitor C_1 , corrente na saída do conversor. Os valores de I_M e I_m correspondem respectivamente ao valor máximo e mínimo da corrente na entrada do circuito e I_o é a corrente média através da saída do conversor.

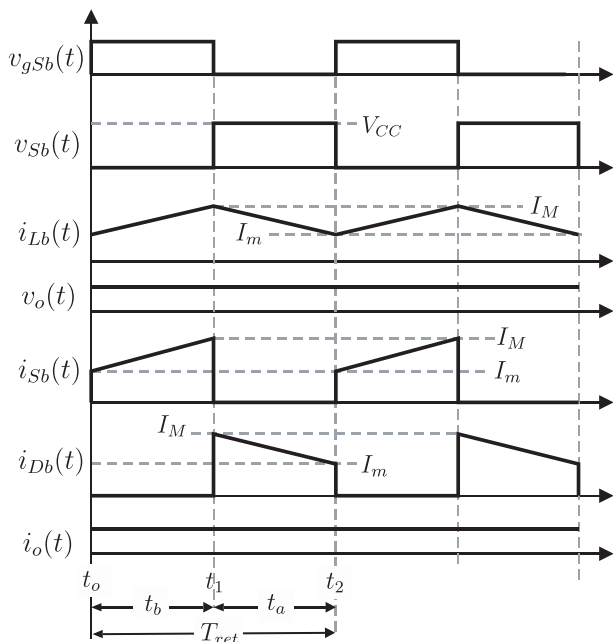


Fig. 4. Principais formas de onda do conversor *boost*.

C. Conversor Boost Operando com PFC

Para a análise do conversor *boost* realizando correção de fator de potência, acrescenta-se uma ponte retificadora de onda completa na entrada do conversor, como apresentado na Figura 2. Neste caso, como a tensão na entrada não é mais contínua, a razão cíclica varia continuamente de forma a

manter a tensão de saída constante e garantir que a corrente no indutor tenha um formato de onda senoidal retificada e em fase com a tensão de entrada. A razão cíclica instantânea poderá ser calculada através da seguinte equação:

$$d(t) = 1 - \frac{V_{pk} |\sin(\omega t)|}{V_o} \quad (2)$$

Para o controle da corrente na entrada do retificador torna-se necessário a implementação de duas malhas de controle, sendo uma de corrente através do indutor que é responsável pela modelagem do formato da corrente de entrada e uma malha de tensão atuando na regulação da tensão de saída do conversor *boost* e corrigindo possíveis desvios decorrentes de variações na carga.

A lógica de funcionamento do circuito integrado 3854 empregado para realizar o controle modo corrente média baseia-se em um sinal de referência gerado por um multiplicador/divisor analógico que é comparado com um sinal de amostragem da corrente de entrada. O resultado dessa comparação é utilizado pela malha de corrente que opera gerando o sinal de controle para o comparador PWM. A Figura 5 mostra o diagrama de blocos do método de controle modo corrente média. Onde K_V é o ganho do sensor da tensão do barramento cc, $H_V(s)$ é a função de transferência (FT) do controlador da tensão do barramento cc, $H_I(s)$ é a FT do controlador da corrente de entrada, $G_V(s)$ é a FT da planta para o controle da tensão do barramento cc (v_o/i_L) e, finalmente, $G_V(s)$ é a FT da planta para o controle da corrente de entrada (i_L/d).

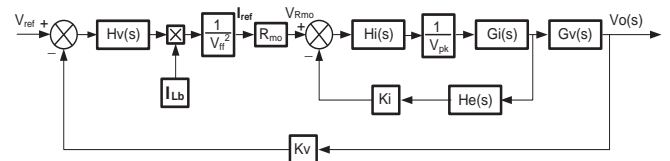


Fig. 5. Diagrama de blocos do método de controle corrente média.

No multiplicador/divisor analógico o sinal de saída do compensador de tensão (entrada A na Figura 2) é dividido pelo quadrado da tensão da malha de realimentação de entrada ou da malha de feedforward (entrada C na Figura 2) e depois é multiplicado pelo sinal da tensão de entrada retificada (entrada B na Figura 2), mantendo constante o ganho da malha de tensão. A malha de feedforward provê uma correção em laço aberto com características antecipatórias sobre a malha de tensão [9].

A Figura 6 mostra forma de onda esperada da tensão em fase com a corrente na entrada, possuindo um ripple característico da frequência de chaveamento, como observado no detalhe.

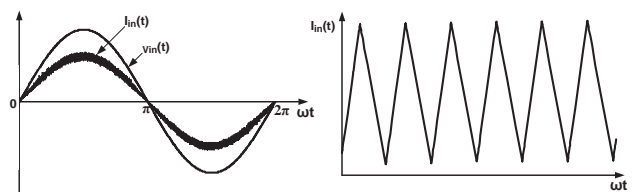


Fig. 6. Tensão e corrente instantânea na entrada do conversor.

IV. INVERSOR MULTINÍVEL BASEADO EM TRANSFORMADOR COM MÚLTIPLOS SECUNDÁRIOS

A. Descrição do Inversor Multinível

A topologia estudada do inversor pode ser vista como a união de três estágios, sendo: um conversor ponte-H, um transformador com múltiplos secundários e um estágio de saída, como mostrado na Figura 7.

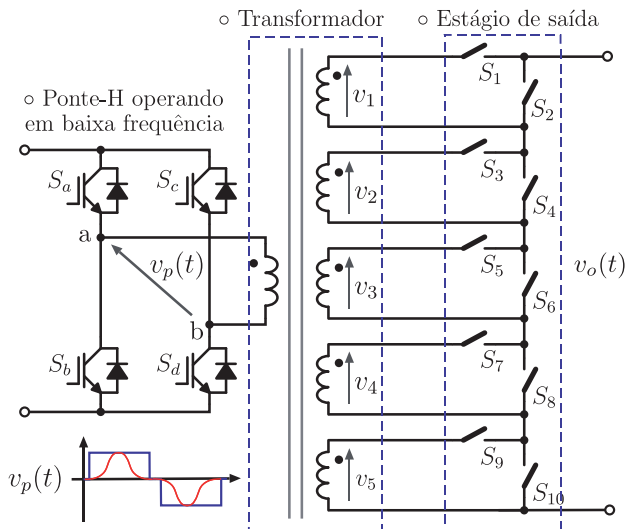


Fig. 7. Topologia estudada para o inversor multinível.

A ponte-H tem a função de gerar uma onda quadrada com frequência igual à desejada na tensão de saída. As chaves semicondutoras deste estágio estarão submetidas à tensão do barramento CC.

O transformador com múltiplos secundários recebe em seu primário uma tensão quadrada proveniente da ponte-H. Em seus secundários são induzidas forças eletromotrizes também quadradas com magnitudes que diferenciam entre si com o objetivo de serem combinadas para a formação da onda de tensão multinível. A estrutura responsável pela combinação dos vários secundários é o estágio de saída, composto por chaves estáticas que realizam a correta soma das tensões dos secundários e garantem a regulação da magnitude e da frequência da tensão de saída.

É importante ressaltar que os esforços de tensão nos semicondutores são reduzidos. Devido à baixa frequência de comutação dos interruptores, as perdas por comutação são desprezíveis, acarretando maior eficiência da estrutura.

De acordo com [9] e [10], esforços de tensão e alta temperatura são fatores que implicam na redução da vida útil do semicondutor. Portanto, como a presente estrutura tende a apresentar alta eficiência, acarretando em menor dissipação de energia e menor temperatura, e baixo esforços de tensão, então ela pode atingir um alto grau de robustez.

B. Princípio de Operação

Para a descrição de operação da topologia do conversor multinível, será considerada como exemplo uma estrutura simplificada com apenas dois estágios de saída, assim como ilustrado na Figura 8. Considera-se, ainda, que o primeiro estágio apresenta uma relação de transformação dada por $v_2/v_p = 1$, e o segundo estágio apresenta uma relação de

transformação dada por $v_1/v_p = 2$. Esses parâmetros foram escolhidos com a finalidade de facilitar e visualização do princípio de funcionamento do conversor.

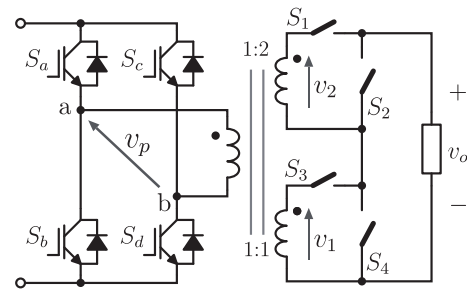


Fig. 8. Topologia do inversor multinível simplificada.

O princípio de operação do conversor será descrito a seguir, onde a Figura 9, com as linhas em negrito indicando o caminho da corrente no circuito, representará cada etapa de operação:

1º Estágio: Os interruptores S_a , S_b , S_c e S_d estão abertos, portanto, não existe transferência de energia do primário para o secundário do transformador, onde os interruptores S_2 e S_4 estão na posição de condução e a tensão na saída é zero. A Figura 9(a) apresenta este estado de operação.

2º Estágio: Os interruptores S_a e S_d entram em condução e o primário do transformador recebe tensão positiva. Na saída S_2 e S_3 são comandados a entrar em condução fornecendo uma tensão na saída igual a V_1 que é igual à tensão da fonte V_i . A Figura 9(b) apresenta este estado de operação.

3º Estágio: Os interruptores S_a e S_d permanecem em condução, porém no estágio de saída os interruptores que entram em condução serão S_1 e S_4 fornecendo uma tensão na saída igual a V_2 que é igual a $2V_i$. A Figura 9(c) apresenta este estado de operação.

4º Estágio: Os interruptores S_a e S_d permanecem em condução, com a nova Figura no estágio de saída com os semicondutores S_1 e S_3 em condução. Na saída a tensão será igual a soma de V_1 e V_2 que é igual a $3V_i$. A Figura 9(d) apresenta este estado de operação.

5º Estágio: Este estágio é igual ao 3º. Neste momento, a tensão de saída está diminuindo nos mesmos degraus de tensão pelas quais foram gradativamente apresentadas nos estágio anteriores. A Figura 9(c) apresenta este estado de operação.

6º Estágio: Este estágio é igual ao 2º. A Figura 9(b) apresenta este estado de operação.

7º Estágio: Este estágio é igual ao 1º. A partir daí, será iniciada a formação do semiciclo negativo da senoide. A Figura 9(e) apresenta este estado de operação.

8º Estágio: Os interruptores S_c e S_b entram em condução e o primário do transformador recebe tensão negativa. Na saída S_2 e S_3 são comandados a entrar em condução fornecendo uma tensão na saída igual a V_1 que é igual à tensão da fonte com valor negativo $-V_i$. A Figura 9(f) apresenta este estado de operação.

9º Estágio: Os interruptores S_c e S_b permanecem em condução, porém no estágio de saída os interruptores que entram em condução serão S_1 e S_4 fornecendo uma tensão na

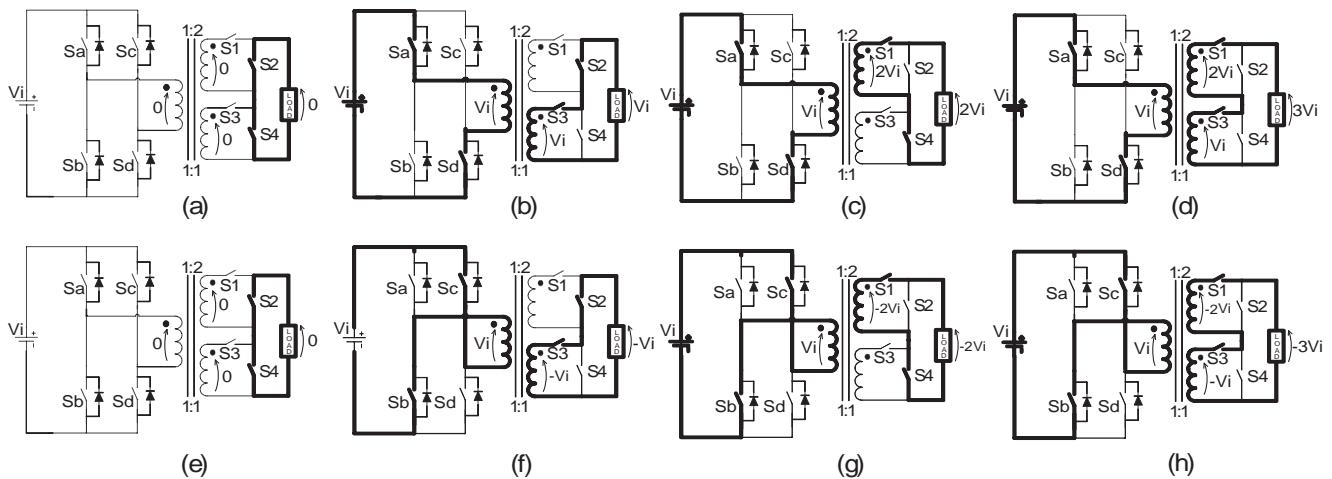


Fig. 9. Princípio de operação do inversor multinível.

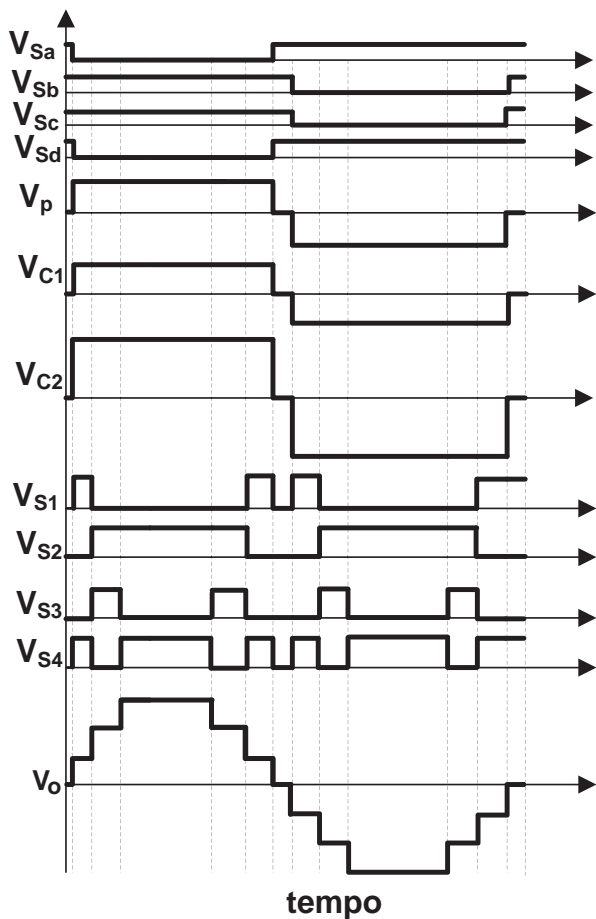


Fig. 10. Principais formas de onda do inversor multinível.

saída igual a V_2 que é igual a $-2V_i$. A Figura 9(g) apresenta este estado de operação.

10º Estágio: Os interruptores S_c e S_b permanecem em condução, com a nova configuração no estágio de saída com os semicondutores S_1 e S_3 em condução. Na saída a tensão será igual à soma de V_1 e V_2 que é igual a $-3V_i$. A Figura 9(h) apresenta este estado de operação.

11º Estágio: Este estágio é igual ao 9º. A tensão volta a diminuir nos mesmos degraus de tensão pelas quais foram

gradativamente apresentadas nos estágio anteriores. A Figura 9(g) apresenta este estado de operação.

12º Estágio: Este estágio é igual ao 8º. A Figura 9(f) apresenta este estado de operação.

As principais formas de onda do inversor multinível, bem como, as tensões em todas as chaves são apresentadas na Figura 10. Pode ser observado na Figura que as chaves do estágio de saída operam com frequências diferentes.

C. Configuração das Chaves Bidirecionais

O interruptor do estágio de saída deve ser capaz de operar com tensão e corrente alternada. Na prática, não existe um semicondutor com estas características, entretanto, usando MOSFET's, poderá ser implementado através da associação de alguns componentes.

A configuração para os interruptores mostrada na Figura 11, referente a uma célula de comutação do estágio de saída, foi escolhida devido a característica de fornecer menores perdas devido a baixa resistência de condução dos modernos MOSFET's.

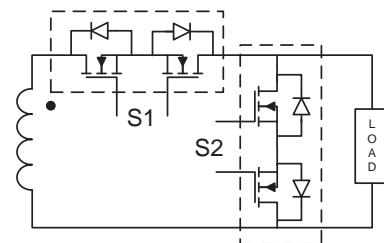


Fig. 11. Configuração das chaves em um estágio de saída do inversor.

D. Descrição da Estratégia de Controle da Tensão de Saída

Para controlar o valor eficaz da tensão de saída, duas estratégias distintas podem ser utilizadas: alterar o número de níveis da tensão de saída ou alterar a forma de onda da tensão de saída, isto é alterar o tempo de duração de cada degrau. Para obter um melhor desempenho do sistema de controle, os dois métodos podem ser utilizados. No entanto, por motivos de simplicidade, a estratégia utilizada neste trabalho para controlar a tensão de saída foi apenas alterar seu número de níveis. Portanto, para cada número

de níveis da tensão de saída, foi implementado uma tabela com os tempos de sinais de gatilho de cada interruptor. Ao todo, 16 tabelas foram implementadas, onde o mínimo número de níveis é 32 e o máximo número de níveis é 63.

O controle foi implementado em um microcontrolador ATMEL AT90S8535, onde todas as tabelas foram armazenadas. De acordo com a tensão do barramento cc e a corrente de saída, uma tabela é escolhida com a finalidade de manter o valor eficaz da tensão de saída constante. Mais detalhes da implementação do sistema de controle podem ser encontrados em [5] e [6].

V. PROJETO SIMPLIFICADO DO CIRCUITO DE POTÊNCIA

As principais especificações do sistema ininterrupto de energia operando no modo rede são mostradas na tabela 1. O projeto do inversor multinível e retificador com PFC são mostrados nesta seção.

TABELA I

Especificações da UPS Operando no Modo Rede

Potência de Saída do Sistema	Po = 3kVA
Tensão de Entrada	Vi = 220V
Varição Tensão Entrada	ΔVi = 20%
Varição Corrente Entrada	ΔIi = 15%
Freqüência da Rede Elétrica	fr = 60Hz
Fator de Potência (teórico)	1
Rendimento PFC (teórico)	η = 95%
Barramento CC	Vcc = 400V
Tensão de Saída	Vo = 220V
Varição Tensão da Saída	ΔVo = 5%
Freqüência da Tensão de Saída	fvo = 60Hz
Freqüência de Operação do PFC	fs = 40kHz
Secundários do Transformador (N = 5)	12V, 24V, 48V, 96V e 192V
Primário do transformador	Vp = 400V
Regulação Tensão na Saída	+ 5%, - 10%
Taxa de Distorção Harmônica na Saída	< 5%

A. Projeto Simplificado PFC

A tensão máxima e mínima na entrada do sistema pode ser calculada através de:

$$Vi_{m\acute{a}x} = Vi + (\Delta Vi \cdot Vi) = 275V \quad (3)$$

$$Vi_{m\acute{i}n} = Vi - (\Delta Vi \cdot Vi) = 165V \quad (4)$$

A corrente máxima e mínima na entrada do sistema é calculada através de (5) e (6), respectivamente:

$$Ii_{m\acute{a}x} = \frac{Po}{\eta \cdot Vi_{m\acute{i}n}} = 20,7A \quad (5)$$

$$Ii_{m\acute{i}n} = \frac{Po}{\eta \cdot Vi_{m\acute{a}x}} = 12,4A \quad (6)$$

A razão cíclica para a tensão mínima na entrada é dada por:

$$D = 1 - \frac{\sqrt{2} \cdot Vi_{m\acute{i}n}}{Vcc} = 0,417 \quad (7)$$

A variação máxima na corrente de entrada é dada por:

$$\Delta I = \Delta Ii \frac{Po}{\eta \cdot Vi} = 4,4A \quad (8)$$

O valor da indutância pode ser encontrado através de:

$$L_b = \frac{\sqrt{2} \cdot Vi_{m\acute{i}n} \cdot D}{fs \cdot \Delta I} = 553\mu H \quad (9)$$

O valor do filtro capacitivo é dado por:

$$C_1 = \frac{2 \cdot Po}{4 \cdot \pi \cdot fr \cdot Vcc^2 \cdot \Delta Vcc} = 3,6mF \quad (10)$$

Neste trabalho, foi utilizado a associação de 8 capacitores em paralelo com capacitância e tensão de 470μF/450V.

B. Projeto Inversor Multinível

O número de níveis do inversor é dado por:

$$n = 2^{N+1} - 1 = 63 \text{ níveis} \quad (11)$$

O número de passos em um quarto de ciclo será:

$$p = \frac{n-1}{2} = 31 \quad (12)$$

A corrente de saída do inversor é dada por:

$$Io = \frac{Vo}{Po} = 13,6A \quad (13)$$

A máxima relação de transformação do transformador é dada por:

$$R_{m\acute{a}x} = p \cdot \left(\frac{Vs_{m\acute{i}n}}{Vp} \right) = 0,93 \quad (14)$$

A corrente eficaz através do primário do transformador é dada por:

$$Ip = 0,866 \cdot R_{m\acute{a}x} \cdot Io = 11A \quad (15)$$

A freqüência de chaveamento em cada célula de comutação do estágio de saída do inversor é dada pelas equações (16) até (20), onde nc é o número da célula e N o número total de células de comutação, que para este caso é igual a 5. A numeração ocorre sendo 1 para célula de menor tensão até a número 5 para a de maior tensão.

$$fc_1 = fr \cdot (2^{N-nc+2} - 2) = 3720Hz \quad (16)$$

$$fc_2 = fr \cdot (2^{N-nc+2} - 2) = 1800Hz \quad (17)$$

$$fc_3 = fr \cdot (2^{N-nc+2} - 2) = 840Hz \quad (18)$$

$$fc_4 = fr \cdot (2^{N-nc+2} - 2) = 360Hz \quad (19)$$

$$fc_5 = fr \cdot (2^{N-nc+2} - 2) = 120Hz \quad (20)$$

Através dos cálculos das freqüências de operação de cada célula de comutação, observa-se que quanto menor a tensão no enrolamento do transformador, maior será a freqüência de comutação.

VI. RESULTADOS EXPERIMENTAIS

Com o objetivo de verificar a operação e avaliar o desempenho das topologias propostas, foi implementado e testado um protótipo de 3 kVA, onde formas de onda do sistema operando em regime permanente com carga linear e não-linear foram obtidas. A carga linear utilizada no teste apresentava natureza apenas resistiva e potência de 3 kW. A carga não-linear utilizada é baseada em um retificador com filtro capacitivo, potência aparente de 3 kVA e fator de potência de 0,7.

O projeto dos conversores é apresentado na seção V e os componentes utilizados no protótipo são apresentados na tabela II para os componentes do PFC, tabela III para a

especificação do transformador e tabela IV para os componentes do inversor. Vale ressaltar que na saída do inversor multinível foi utilizado um filtro passa baixa LC, com indutância de $70 \mu H$ e capacitância de $470 nF$.

Pela Tabela IV, observa-se que diferentes interruptores foram usados para a implementação do inversor multinível, devido a diferentes níveis de potência e tensão processados das células do estágio de potência.

TABELA II
Especificação dos Componentes do PFC

Diodes do Retificador	GBPC3510
Interruptor Sb	IRGP50B60PD1
Diodes Db	HFA25PB60
Capacitor C1	8 x 470 μ F/450V
Indutor Lb	Lb = 553 μ H
	NEE – 76/25
	N = 70 voltas (26 AWG)
	Entre-ferro = 4,13mm

TABELA III
Especificação do Transformador

Primário	400V / 11A
Secundário 1	12V / 13,6A
Secundário 2	24V / 13,6A
Secundário 3	48V / 13,6A
Secundário 4	96V / 13,6A
Secundário 5	192V / 13,6A
Frequência	60 Hz

TABELA IV
Especificação dos Componentes do Inversor

Interruptores Sa - Sd	IRFGP 4063D
Interruptores S1 – S6	IRFP 064N
Interruptores S7 – S8	IRFP 4227N
Interruptores S9 – S10	IRFP 4063D

A. Principais Formas de Onda para a UPS Operando no Modo Rede.

As Figuras 12 (a) e 12 (b) mostram a corrente e a tensão na entrada do circuito quando o sistema operando com carga linear e não-linear na saída com potência nominal, respectivamente. Nestas Figuras pode ser observado o elevado fator de potência. A Figura 12 (c) mostra a tensão na saída do inversor para carga linear na saída da UPS e potência nominal, onde se observa uma onda senoidal com alta qualidade. Da mesma forma, a Figura 12 (d) mostra o detalhe da tensão de saída, onde podem ser observados os níveis da tensão de saída.

A Figura 12 (e) mostra a corrente e a tensão no primário do transformador para as mesmas condições de operação medidas para a Figura 12 (c).

A Figura 12 (f) mostra a tensão e corrente na saída para o inversor alimentando carga não-linear. Observa-se, que tensão de saída apresentou um achatamento devido às perdas no inversor durante o intervalo de tempo em que o conversor alimenta a carga, fazendo com que a taxa de distorção harmônica (TDH) aumente consideravelmente até 6,56%.

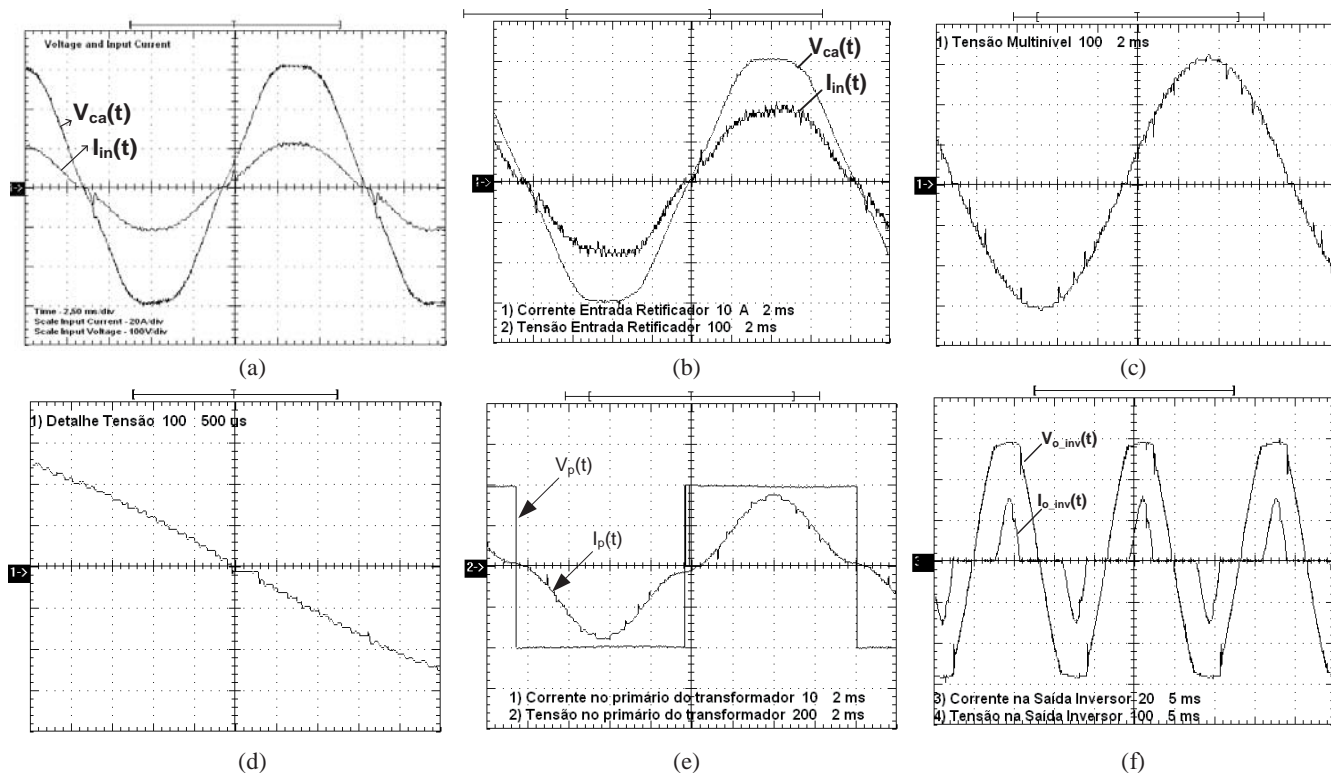


Fig. 12. Resultados experimentais: (a) Tensão e corrente na entrada da UPS alimentando carga linear. (100V/div.; 20A/div.; 2,5ms); (b) tensão e corrente na entrada da UPS alimentando carga não-linear. (100V/div.; 10A/div.; 2,5ms); (c) Tensão multinível de saída em um ciclo (100V/div.; 2ms); (d) detalhes dos níveis da tensão de saída (100V/div.; 500 μ s); (e) corrente e tensão no primário do transformador (10A/div.; 200V/div.; 2ms); (f) tensão e corrente na saída do inversor alimentando cargas não-lineares (100V/div.; 20A/div.; 5ms;).

As Figuras 13 e 14 mostram o espectro harmônico da tensão de saída, quando o inversor alimenta carga linear e não-linear, respectivamente. Por estas Figuras, observa-se que a TDH da tensão de saída para carga linear é consideravelmente baixa, sendo em torno de 1,2%. Por outro lado, a TDH da tensão de saída quando o inversor alimenta carga não-linear torna-se mais elevada, atingindo 6,56%. Este valor pode ser reduzido melhorando a estratégia de controle da tensão de saída.

A Figura 15 ilustra o fator de potência na entrada da UPS em função da potência de saída, para o sistema operando com carga não-linear na saída. Esta curva foi obtida com o analisador de potência *Power Analyzer P4000*. De forma semelhante, a Figura 16 apresenta a curva de eficiência da UPS em função da potência de saída. O rendimento do sistema foi medido com o wattímetro digital *Yokogawa WT130*.

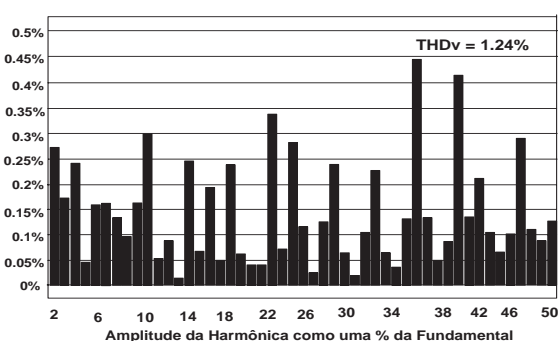


Fig. 13. TDH da tensão de saída quando a UPS alimenta carga nominal linear.

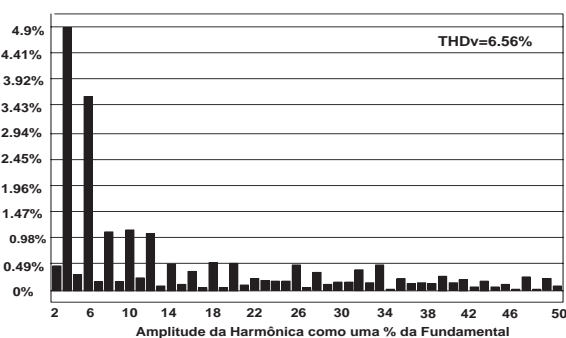


Fig. 14. TDH da tensão de saída quando a UPS alimenta carga nominal não-linear.

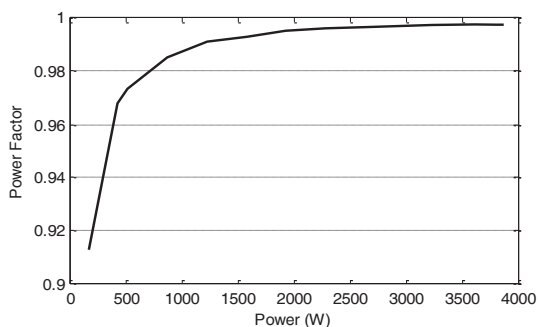


Fig. 15. Fator de potência na entrada do sistema em função da potência de saída.

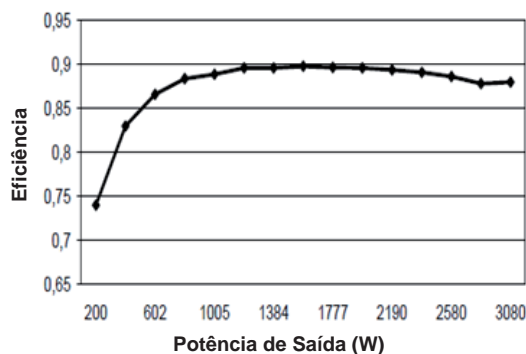


Fig. 16. Curva da eficiência do sistema em função da potência de saída.

Por fim, a Figura 17 apresenta a foto do PFC e a Figura 18 à foto do inversor multinível.

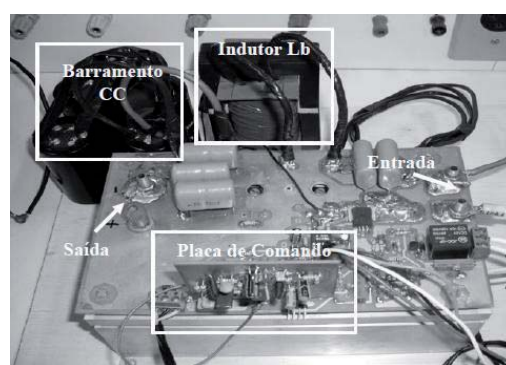


Fig. 17. Protótipo do PFC

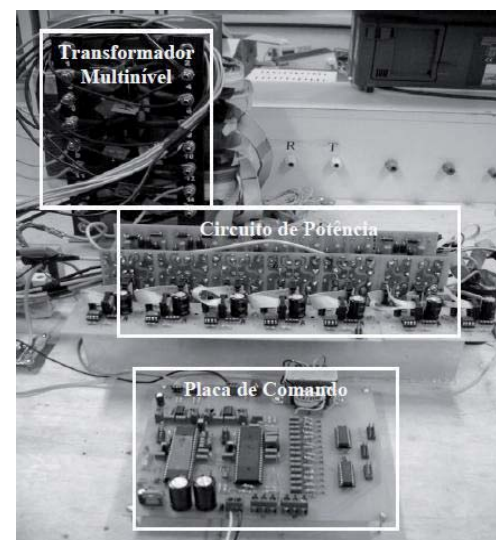


Fig. 18. Protótipo do inversor multinível

VII. CONCLUSÕES

Neste trabalho é apresentado o modo rede de operação de um sistema ininterrupto de energia on-line com potência de saída de 3 kVA e com correção de fator de potência de entrada. O retificador de entrada com correção do fator de potência é baseado na clássica estrutura do conversor *boost* operando no modo de condução contínua e controle por modo corrente média. O estágio de saída da

UPS é baseado em um inovador inversor multinível, que utiliza um transformador com múltiplos secundários na saída e operando em baixa frequência. Uma breve descrição das topologias foi realizada, assim como um procedimento de projeto de cada um delas.

Resultados experimentais foram obtidos e a estrutura proposta apresentou rendimento máximo de aproximadamente 90%. Apesar da baixa frequência de operação, nenhum ruído audível foi verificado durante os testes. Os resultados experimentais comprovaram a análise teórica apresentada neste artigo, e comprovam a viabilidade de aplicação de um inversor multinível em sistemas de baixa potência.

A principal contribuição deste trabalho consiste em mostrar a possibilidade da utilização de inversores multiníveis operando em baixas potências, acrescentando a estes tipos de sistemas a alta confiabilidade e alta eficiência inerentes a esse tipo de tecnologia, reduzindo as interferências eletromagnéticas provenientes dos chaveamentos e menor geração de calor.

AGRADECIMENTOS

Os autores agradecem a Fundação Cearense de Apoio ao Desenvolvimento Científico e Tecnológico (FUNCAP).

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] P. Panagis, F. Stergiopoulos, P. Marabeas, S. Manias, "Comparison of State of the Art Multilevel Inverters", *Power Electronics Specialists Conference*, pp. 4296-4301, June 2008.
- [2] J. Rodríguez, J.-S. Lai, F. Z. Peng, "Multilevel Inverters: A Survey of Topologies, Controls, and Applications", *IEEE Transactions on Industrial Electronics*, vol 49, no. 4, pp. 724- 738, August 2002.
- [3] Calais, M. ; Agelidis, V. G. and Meinhardt, M. (1999). "Multilevel Converters for Single-Phase Grid Connected Photovoltaic Systems: An Overview," *Solar Energy*, Vol. 66, no. 5, pp. 325-335.
- [4] S. A. Khajehodini, P. Jain, A. Bakhshai, "Cascaded Multilevel Converters and Their Applications in Photovoltaic Systems", *2nd Canadian Solar Buildings Conference Calgary*, June 2007.
- [5] Daher, S., "Analysis, Design and Implementation of a High Efficiency Multilevel Converter for Renewable Energy Systems" Universität Kassel, 2006, 96p.
- [6] L. M. Oliveira, "Uma Nova Concepção de Inversor Multinível para Aplicação em UPS" Universidade Federal do Ceará – UFC, 2009, 136p.
- [7] T. Shimizu, T. Fujita, G. Kimura, J. Hirose, "A Unity Power Factor PWM Rectifier with DC Ripple Compensation", *IEEE Transactions on Industrial Electronics*, vol.44, no.4, pp.447-455, August 1997.
- [8] C. Qiao, K. M. Smedley, "A Topology Survey of Single-Stage Power Factor Corrector with a Boost Type Input-Current-Shaper", *IEEE Transactions on Power Electronics*, vol. 16, no. 3, pp. 460-467, May 2001.
- [9] P. C. Todd, "UC3854 Controlled Power Correction Circuit Design", *Application Note U-134*, Unitrode Corp. p. 9-362, 1994.
- [10] Hitachi Ltd., "Reliability Handbook" ADE-410-002, Rev. 1.0, Japão 2002.
- [9] B. W. Williams, "Power Electronics: devices, drivers, applications and passive components", McGraw-Hill 2ª Edição, 1992.

DADOS BIOGRÁFICOS

Lincoln Moura de Oliveira, nascido em 01/08/1986 em Ibiapina, Ceará, Brasil. Tecnólogo em Eletromecânica (2006) pelo CENTEC-Sobral e mestre em Engenharia Elétrica (2009) pela Universidade Federal do Ceará – UFC. Atua como técnico de operações na Petrobras e é membro do Grupo de Processamento de Energia e Controle – GPEC, onde já atuou como consultor no Projeto Inversol, estando voltados à área de pesquisa em UPS, inversores multiníveis e aplicação de sistemas fotovoltaicos isolados e conectados a rede.

Levy Ferreira Costa é graduado em Engenharia Elétrica pela Universidade Federal do Ceará (2010) e mestre em Engenharia Elétrica pela Universidade Federal de Santa Catarina (2013). Atualmente é engenheiro de P&D da Schneider Electric Brasil.

Deivid Marins, nascido em 23/04/1988 em Fortaleza, Ceará, Brasil. Bacharel em Engenharia Elétrica (2012) pela Universidade Federal do Ceará – UFC. Atua como engenheiro de projetos elétricos para parques eólicos na Inova Energy.

Sergio Daher é graduado em Engenharia Elétrica pela Universidade Federal da Paraíba (1995), mestre em Engenharia Elétrica pela Universidade Federal do Ceará (1997) e doutor em Engenharia Elétrica pela University of Kassel (2006), Alemanha. Atualmente, é professor da Universidade Federal do Ceará, atuando no desenvolvimento de inversores para energias renováveis.

Fernando Luiz Marcelo Antunes é Bacharel em Engenharia Elétrica pela Universidade Federal do Ceará, Bacharel em Administração de Empresas pela Universidade Estadual do Ceará, Mestre em Engenharia Elétrica pela Universidade de São Paulo e PhD pela Loughborough University of Technology Inglaterra (1991). É Professor Titular do Departamento de Engenharia Elétrica da Universidade Federal do Ceará ensinando e pesquisando nas áreas de eletrônica de potência, máquinas elétricas e produção de energia elétrica a partir de fontes renováveis de energia. Coordena o Grupo de Processamento de Energia e Controle - GPEC do DEE da UFC onde são realizadas pesquisas com financiamento de agências de fomento e empresas nacionais. É bolsista do CNPq, membro da SOBRAEP, da SBA e do IEEE. Foi Editor da revista Eletrônica de Potência da Sociedade Brasileira de Eletrônica de Potência, e Ex-Presidente da SOBRAEP. Atualmente é coordenador do Programa de Pós-Graduação em Engenharia Elétrica da UFC